

S-77100/77101シリーズは、パワーシーケンサです。

S-77100シリーズは4チャンネルのイネーブル信号が出力可能で、外部電源回路を制御します。ON端子の "H" と "L" を切り換えることにより、イネーブル信号を順次オンおよびオフにします。

S-77101シリーズは3チャンネルのイネーブル信号が出力可能で、外部電源回路を制御します。ON端子を "L" から "H" に切り換えることによりイネーブル信号を順次オン、OFF端子を "H" から "L" に切り換えることによりイネーブル信号を順次オフにします。

各イネーブル信号の遅延時間は、外付けコンデンサにより設定可能です。

小型の8-Pin TSSOPまたはSNT-8Aパッケージを採用しているため、高密度実装も可能です。

■ 特長

- ・ 複数電源のシーケンス処理を容易にサポート
- ・ 遅延時間を外付けコンデンサにより設定可能
- ・ 4チャンネルのシーケンス動作を1つの入力信号で制御可能 (S-77100シリーズ)
- ・ オンシーケンス動作とオフシーケンス動作を別々の入力信号で制御可能 (S-77101シリーズ)
- ・ カスケード接続によりイネーブル出力を増やすことが可能
- ・ 低消費電流 : 3.0 μ A typ. (オフ期間、パワーグッド期間、 $V_{DD} = 3.3$ V、 $T_a = +25^{\circ}$ C)
- ・ 広動作電圧範囲 : 2.2 V ~ 5.5 V
- ・ 動作温度範囲 : $T_a = -40^{\circ}$ C ~ $+85^{\circ}$ C
- ・ 出力形態を選択可能 : CMOS出力、Nchオープンドレイン出力
- ・ 出力論理を選択可能 : アクティブ "H"、アクティブ "L"
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー

■ 用途

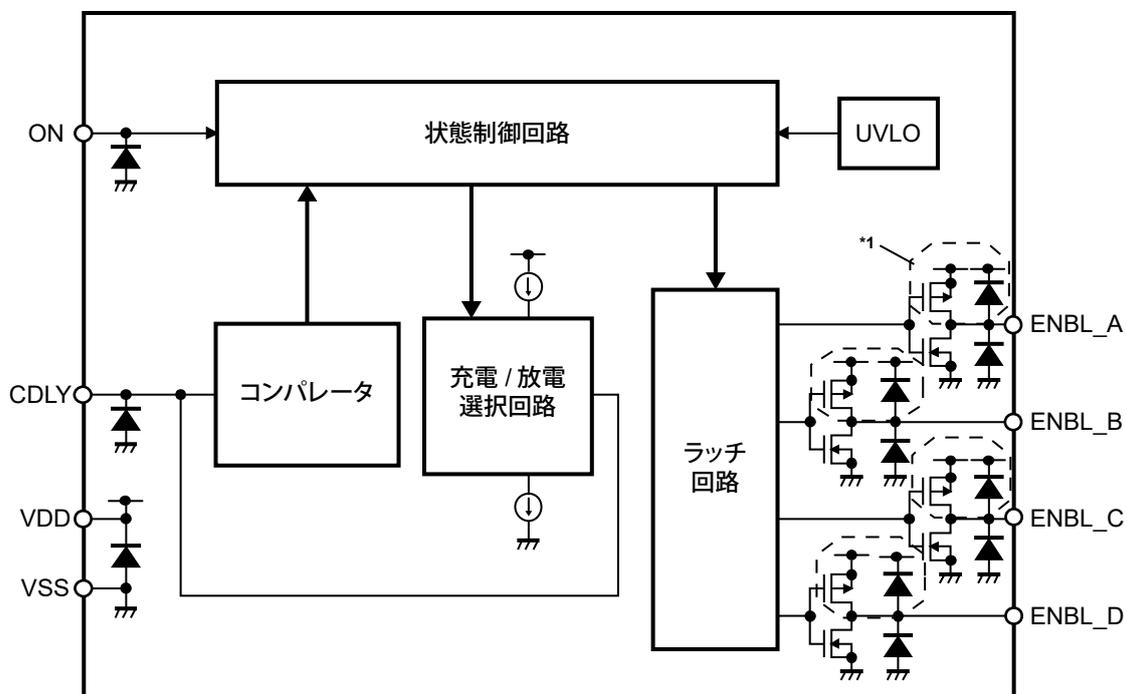
- ・ 複数デバイスの電源シーケンス処理
- ・ マイクロプロセッサ、マイクロコントローラのシーケンス処理
- ・ FPGAの電源シーケンス処理
- ・ テレビ、カメラ、プリンタ等の電源シーケンス処理

■ パッケージ

- ・ 8-Pin TSSOP
- ・ SNT-8A

■ ブロック図

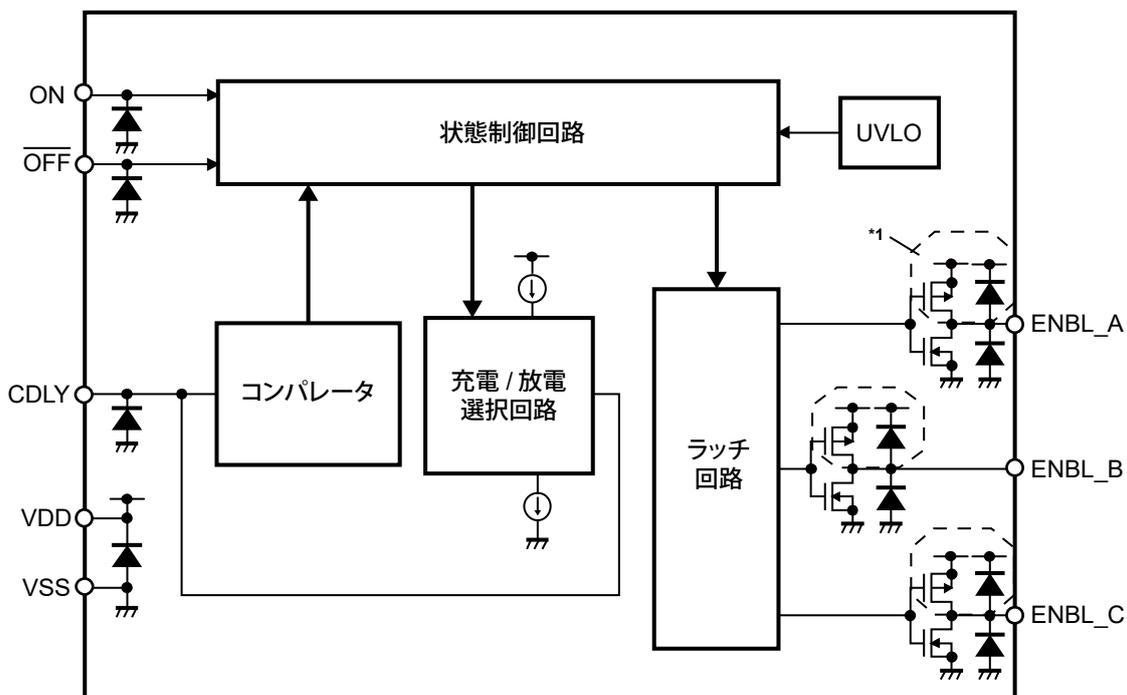
1. S-77100シリーズ



*1. オプション選択可能

図1

2. S-77101シリーズ

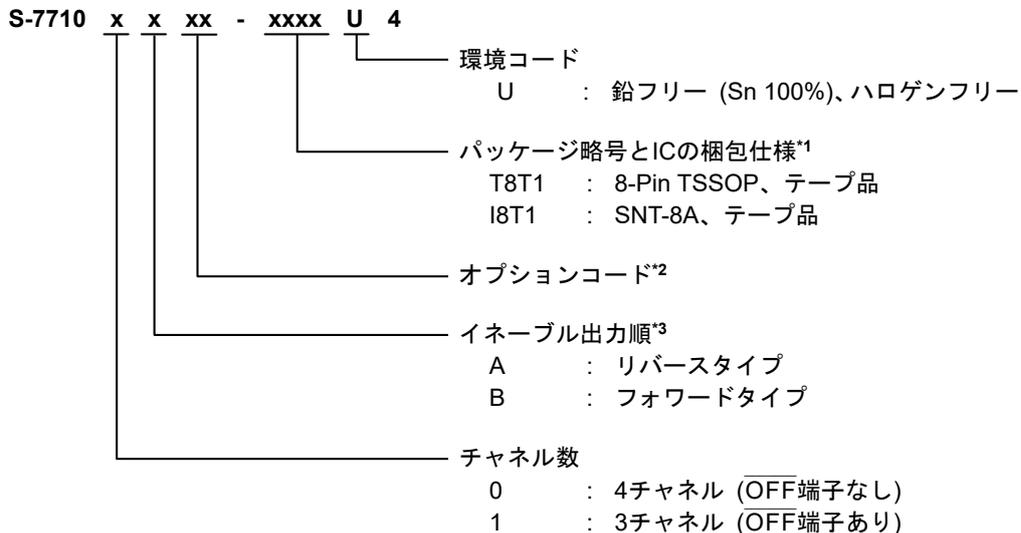


*1. オプション選択可能

図2

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. "2. 製品オプション一覧" を参照してください。

*3. オフシーケンス期間にイネーブル出力 (ENBL_x端子) が反転する順番を選択できます。

S-77100シリーズ

A: ENBL_D端子、ENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。

B: ENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "L" になります。

S-77101シリーズ

A: ENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。

B: ENBL_A端子、ENBL_B端子、ENBL_C端子の順番で "L" になります。

2. 製品オプション一覧

表1

オプションコード	外付けコンデンサ (C _{DLY}) の充放電回数 ^{*1}	入力レベル ^{*2}	出力形態 ^{*3}	出力論理 ^{*4}
01	4	シュミットトリガ	CMOS	アクティブ "H"
02	4	シュミットトリガ	Nchオープンドレイン	アクティブ "H"
11	4	コンパレータ	CMOS	アクティブ "H"
12	4	コンパレータ	Nchオープンドレイン	アクティブ "H"
31	4	コンパレータ	CMOS	アクティブ "L"

*1. 遅延時間 (t_{DLY}) 調整のためのオプションです。C_{DLY}の充放電回数を選択できます。

本データシートは、4回を選択したときを例に説明しています。

2回 / 4回

*2. ON端子、OFF端子の入力レベルを選択できます。

シュミットトリガ入力 / コンパレータ入力

*3. ENBL_x端子の出力形態を選択できます。

CMOS出力 / Nchオープンドレイン出力

*4. ENBL_x端子の出力論理を選択できます。

本データシートは、アクティブ "H" を選択したときを例に説明しています。

アクティブ "H": パワーグッド期間に "H" のタイプ / アクティブ "L": パワーグッド期間に "L" のタイプ

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
8-Pin TSSOP	FT008-A-P-SD	FT008-E-C-SD	FT008-E-R-S1	-
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

4. 製品名リスト

4.1 8-Pin TSSOP

表3

製品名	チャンネル数	イネーブル 出力順	C _{DLY} の 充放電回数	入力レベル	出力形態	出力論理
S-77100A01-T8T1U4	4	リバース	4	シュミットトリガ	CMOS	アクティブ "H"
S-77100A02-T8T1U4	4	リバース	4	シュミットトリガ	Nchオープン ドレイン	アクティブ "H"
S-77100A12-T8T1U4	4	リバース	4	コンパレータ	Nchオープン ドレイン	アクティブ "H"

4.2 SNT-8A

表4

製品名	チャンネル数	イネーブル 出力順	C _{DLY} の 充放電回数	入力レベル	出力形態	出力論理
S-77100A01-I8T1U4	4	リバース	4	シュミットトリガ	CMOS	アクティブ "H"
S-77100A02-I8T1U4	4	リバース	4	シュミットトリガ	Nchオープン ドレイン	アクティブ "H"
S-77100A31-I8T1U4	4	リバース	4	コンパレータ	CMOS	アクティブ "L"
S-77100B02-I8T1U4	4	フォワード	4	シュミットトリガ	Nchオープン ドレイン	アクティブ "H"
S-77100A12-I8T1U4	4	リバース	4	コンパレータ	Nchオープン ドレイン	アクティブ "H"
S-77100B01-I8T1U4	4	フォワード	4	シュミットトリガ	CMOS	アクティブ "H"
S-77100A11-I8T1U4	4	リバース	4	コンパレータ	CMOS	アクティブ "H"

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

■ ピン配置図

1. 8-Pin TSSOP

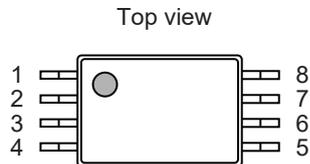


図3

表5

端子番号	端子記号	端子内容
1	ENBL_A	イネーブル信号出力端子
2	ENBL_B	イネーブル信号出力端子
3	CDLY	外付けコンデンサ (C _{DLY}) 接続端子
4	VSS	GND端子
5	ON	イネーブルトリガ入力端子
6	ENBL_D ^{*1}	イネーブル信号出力端子
	OFF ^{*2}	ディスエーブルトリガ入力端子
7	ENBL_C	イネーブル信号出力端子
8	VDD	正電源端子

*1. S-77100シリーズのみ

*2. S-77101シリーズのみ

2. SNT-8A

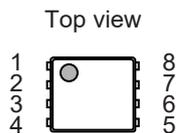


図4

表6

端子番号	端子記号	端子内容
1	ENBL_A	イネーブル信号出力端子
2	ENBL_B	イネーブル信号出力端子
3	CDLY	外付けコンデンサ (C _{DLY}) 接続端子
4	VSS	GND端子
5	ON	イネーブルトリガ入力端子
6	ENBL_D ^{*1}	イネーブル信号出力端子
	OFF ^{*2}	ディスエーブルトリガ入力端子
7	ENBL_C	イネーブル信号出力端子
8	VDD	正電源端子

*1. S-77100シリーズのみ

*2. S-77101シリーズのみ

■ 各端子の機能説明

1. ON端子

シーケンス動作を開始するためのトリガ入力端子です。
S-77100シリーズでは、立ち上がり信号が検出されるとオンシーケンス動作が行われます。立ち下がり信号が検出されるとオフシーケンス動作が行われます。
S-77101シリーズでは、立ち上がり信号が検出されるとオンシーケンス動作が行われます。
詳細は、「■ 動作説明」、「1. シーケンス動作」を参照してください。

2. $\overline{\text{OFF}}$ 端子 (S-77101シリーズのみ)

オフシーケンス動作を開始するためのトリガ入力端子です。立ち下がり信号が検出されるとオフシーケンス動作が行われます。詳細は、「■ 動作説明」、「1. シーケンス動作」を参照してください。

3. ENBL_A, ENBL_B, ENBL_C, ENBL_D端子 (ENBL_D端子はS-77100シリーズのみ)

イネーブル信号を外部電源回路へ出力するための端子です。
ENBL_x端子の出力形態はNchオープンドレイン出力 / CMOS出力をオプション選択できます。また、ENBL_x端子の出力論理はアクティブ "H" / アクティブ "L" をオプション選択できます。
シーケンス動作については、「■ 動作説明」、「1. シーケンス動作」を、オプションについては、「■ 品目コードの構成」、「2. 製品オプション一覧」を参照してください。

4. CDLY端子

オンシーケンス動作およびオフシーケンス動作の遅延時間 (t_{DLY}) を生成するために、外付けコンデンサ (C_{DLY}) を接続する端子です。 C_{DLY} は、定電流回路によって充放電されます。ON端子の立ち上がりから充放電動作が始まり、そこからENBL_A端子が立ち上がるまでの時間がS-77100/77101シリーズの生成する t_{DLY} となります。
動作のタイミングについては、「■ 動作説明」、「1. シーケンス動作」を、遅延時間については、「■ 遅延時間と外付けコンデンサの関係」を参照してください。

5. VDD端子

正電源に接続してください。印加電圧値については、「■ 電気的特性」を参照してください。

6. VSS端子

GNDに接続してください。

■ 絶対最大定格

表7

項目	記号	適用端子	絶対最大定格	単位	
電源電圧	V _{DD}	VDD	$V_{SS} - 0.3 \sim V_{SS} + 6.5$	V	
入力電圧	V _{IN}	ON, $\overline{\text{OFF}}$ (S-77101シリーズのみ)	$V_{SS} - 0.3 \sim V_{DD} + 0.3^{*1}$	V	
出力電圧	V _{OUT}	ENBL_A, ENBL_B, ENBL_C, ENBL_D (S-77100シリーズのみ)	Nchオープン ドレイン出力	$V_{SS} - 0.3 \sim V_{SS} + 6.5$	V
			CMOS出力	$V_{SS} - 0.3 \sim V_{DD} + 0.3^{*1}$	V
動作周囲温度 ^{*2}	T _{opr}	—	-40 ~ +85	°C	
保存温度	T _{stg}	—	-55 ~ +150	°C	

*1. 6.5Vを越えないようにしてください。

*2. 結露や霜がない状態です。結露や霜は、端子間を短絡させるため誤動作の要因となります。

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 電気的特性

表8

(特記なき場合 : Ta = -40°C ~ +85°C, V_{DD} = 2.2 V ~ 5.5 V, V_{SS} = 0 V)

項目	記号	適用端子	条件	Min.	Typ.*1	Max.	単位
動作電源電圧	V _{DD}	VDD	-	2.2	-	5.5	V
消費電流1 (オフ期間)	I _{DD1}	VDD	V _{DD} = 3.3 V, ON端子, OFF端子*2 = V _{SS} , ENBL_x端子 = オープン	-	3.0	6.0	μA
消費電流2 (パワーグッド期間)	I _{DD2}	VDD	V _{DD} = 3.3 V, ON端子, OFF端子*2 = V _{DD} , ENBL_x端子 = オープン	-	3.0	6.0	μA
消費電流3 (オンシーケンス期間、 オフシーケンス期間)	I _{DD3}	VDD	V _{DD} = 3.3 V, ON端子, OFF端子*2 = V _{DD} or V _{SS} , ENBL_x端子 = オープン	-	-	8.0	μA
低電圧検出電圧	V _{UVLO}	VDD	-	1.85	2.0	2.13	V
高レベル入力リーク電流	I _{IZH}	ON, OFF*2	V _{IN} = V _{DD}	-0.3	-	0.3	μA
低レベル入力リーク電流	I _{IZL}	ON, OFF*2	V _{IN} = V _{SS}	-0.3	-	0.3	μA
入力電圧 (シュミットトリガ入力選択時)	V _{IL}	ON, OFF*2	-	V _{SS} - 0.3	-	0.2 × V _{DD}	V
	V _{IH}	ON, OFF*2	-	0.8 × V _{DD}	-	V _{DD} + 0.3	V
入力しきい値電圧 (コンパレータ入力選択時)	V _{IT_ON}	ON, OFF*2	-	0.3	0.8	1.3	V
高レベル出力リーク電流*3	I _{OZH}	ENBL_A, ENBL_B, ENBL_C, ENBL_D*4	V _{OUT} = V _{DD}	-0.3	-	0.3	μA
低レベル出力リーク電流*3	I _{OZL}	ENBL_A, ENBL_B, ENBL_C, ENBL_D*4	V _{OUT} = V _{SS}	-0.3	-	0.3	μA
低レベル出力電圧	V _{OL}	ENBL_A, ENBL_B, ENBL_C, ENBL_D*4	I _{OL} = 2.0 mA	-	-	0.4	V
高レベル出力電圧*5	V _{OH}	ENBL_A, ENBL_B, ENBL_C, ENBL_D*4	I _{OH} = -0.4 mA	0.8 × V _{DD}	-	-	V
遅延時間*6	t _{DLY}	ENBL_A, ENBL_B, ENBL_C, ENBL_D*4	Ta = +25°C, V _{DD} = 3.3 V, ENBL_A端子の立ち上がりから ENBL_B端子の立ち上がりまでの 期間, C _{DLY} = 10 nF, C _{DLY} の充放電回数 = 4回	40	45	50	ms

*1. Typ.値はTa = +25°C時の値です。

*2. S-77101シリーズのみ

*3. オプションにてNchオープンドレイン出力を選択した場合。

*4. S-77100シリーズのみ

*5. オプションにてCMOS出力を選択した場合。

*6. 遅延時間は使用する環境によって変わります。実際のアプリケーションで十分な評価の上、定数を設定してください。
詳細は、「■ 遅延時間と外付けコンデンサの関係」を参照してください。

■ 動作説明

1. シーケンス動作

1.1 S-77100A (リバースタイプ)、S-77100B (フォワードタイプ)

S-77100シリーズは4チャンネル (ENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子) のイネーブル出力があります。リバースタイプとフォワードタイプでオフシーケンス動作の順番が異なります。

1.1.1 シーケンス動作概要

(1) オンシーケンス動作

ON端子が "L" から "H" に変化した後、外付けコンデンサ (C_{DLY}) の充電動作が開始され、満充電になると放電動作が行われます。これをn回繰り返した時間が遅延時間 (t_{DLY}) となり、ENBL_A端子は "H" になります。同様に、t_{DLY}経過するごとにENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "H" になります。ON端子が "L" から "H" に変化してからENBL_D端子が "H" になるまでの期間を「オンシーケンス期間」と呼びます。

(2) オフシーケンス動作

ON端子が "H" から "L" に変化した後、C_{DLY}の充電動作が開始され、満充電になると放電動作が行われます。これをn回繰り返した時間がt_{DLY}となり、S-77100AはENBL_D端子、ENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。S-77100BはENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "L" になります。ON端子が "H" から "L" に変化してからS-77100AではENBL_A端子、S-77100BではENBL_D端子が "L" になるまでの期間を「オフシーケンス期間」と呼びます。

正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子を変化させないでください。

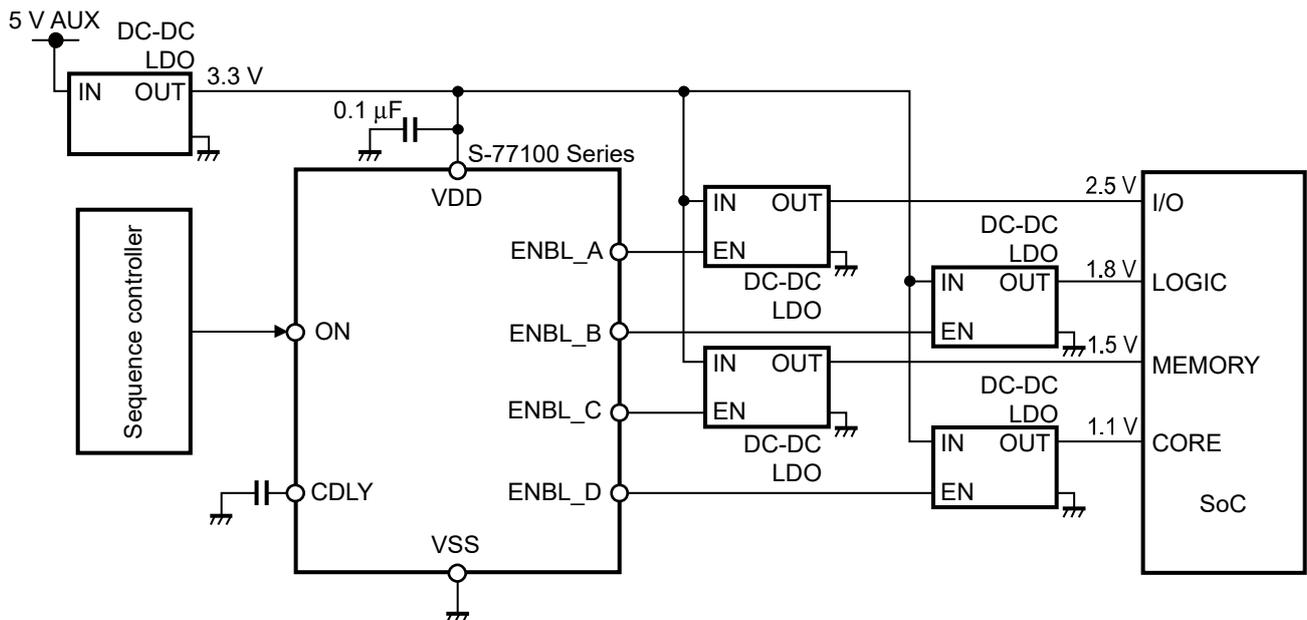
t_{DLY}を決定するC_{DLY}の充放電回数は、オプションとして2回 / 4回から選択可能です。

t_{DLY}を生成するためのC_{DLY}の充電動作と放電動作は、定電流回路によって行われます。C_{DLY}とt_{DLY}の関係は、「**■ 遅延時間と外付けコンデンサの関係**」を参照してください。

また、ENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子がすべて "H" になってからオフシーケンス動作開始までの期間を「パワーグッド期間」、ENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子がすべて "L" になってからオンシーケンス動作開始までの期間を「オフ期間」と呼びます。

周辺回路接続例は図5を参照してください。

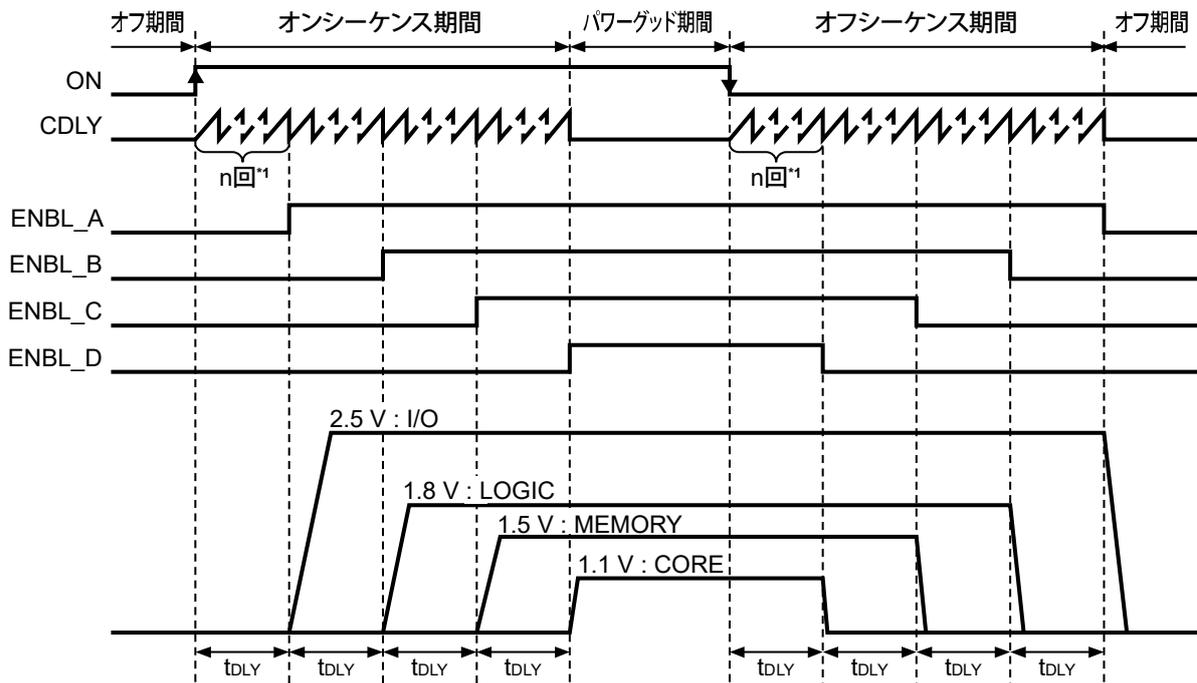
図6はS-77100A、図7はS-77100Bのタイミングチャートをそれぞれ示します。



備考 ENBL_x端子はCMOS出力です。

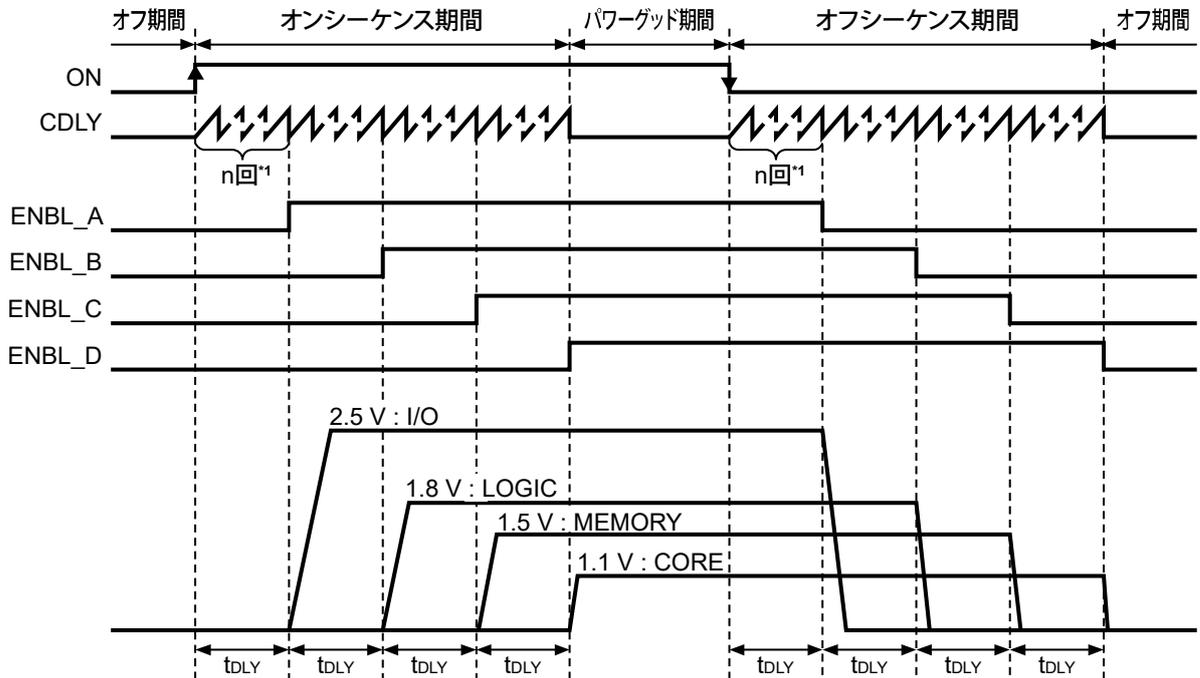
図5 周辺回路接続例 (S-77100A: リバースタイプ、S-77100B: フォワードタイプ)

- 注意 1. S-77100シリーズへ印加される電源電圧が安定状態になってから入力を行ってください。
2. 上記接続図は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。



*1. オプション選択可能 : 2回 / 4回

図6 タイミングチャート (S-77100A : リバースタイプ)



*1. オプション選択可能 : 2回 / 4回

図7 タイミングチャート (S-77100B : フォワードタイプ)

1.2 S-77101A (リバースタイプ、 $\overline{\text{OFF}}$ 端子あり)、S-77101B (フォワードタイプ、 $\overline{\text{OFF}}$ 端子あり)

S-77101シリーズは、3チャンネル (ENBL_A端子、ENBL_B端子、ENBL_C端子) のイネーブル出力と $\overline{\text{OFF}}$ 端子があります。リバースタイプとフォワードタイプでオフシーケンス動作の順番が異なります。

1.2.1 シーケンス動作概要

(1) オンシーケンス動作

ON端子が "L" から "H" に変化した後、外付けコンデンサ (C_{DLY}) の充電動作が開始され、満充電になると放電動作が行われます。これをn回繰り返した時間が遅延時間 (t_{DLY}) となり、ENBL_A端子は "H" になります。同様に、 t_{DLY} 経過するごとに、ENBL_B端子、ENBL_C端子の順番で "H" になります。ON端子が "L" から "H" に変化してからENBL_C端子が "H" になるまでの期間を「オンシーケンス期間」と呼びます。

(2) オフシーケンス動作

$\overline{\text{OFF}}$ 端子が "H" から "L" に変化した後、 C_{DLY} の充電動作が開始され、満充電になると放電動作が行われます。これをn回繰り返した時間が t_{DLY} となり、S-77101AはENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。S-77101BはENBL_A端子、ENBL_B端子、ENBL_C端子の順番で "L" になります。 $\overline{\text{OFF}}$ 端子が "H" から "L" に変化してからS-77101AではENBL_A端子、S-77101BではENBL_C端子が "L" になるまでの期間を「オフシーケンス期間」と呼びます。

正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子と $\overline{\text{OFF}}$ 端子を変化させないでください。

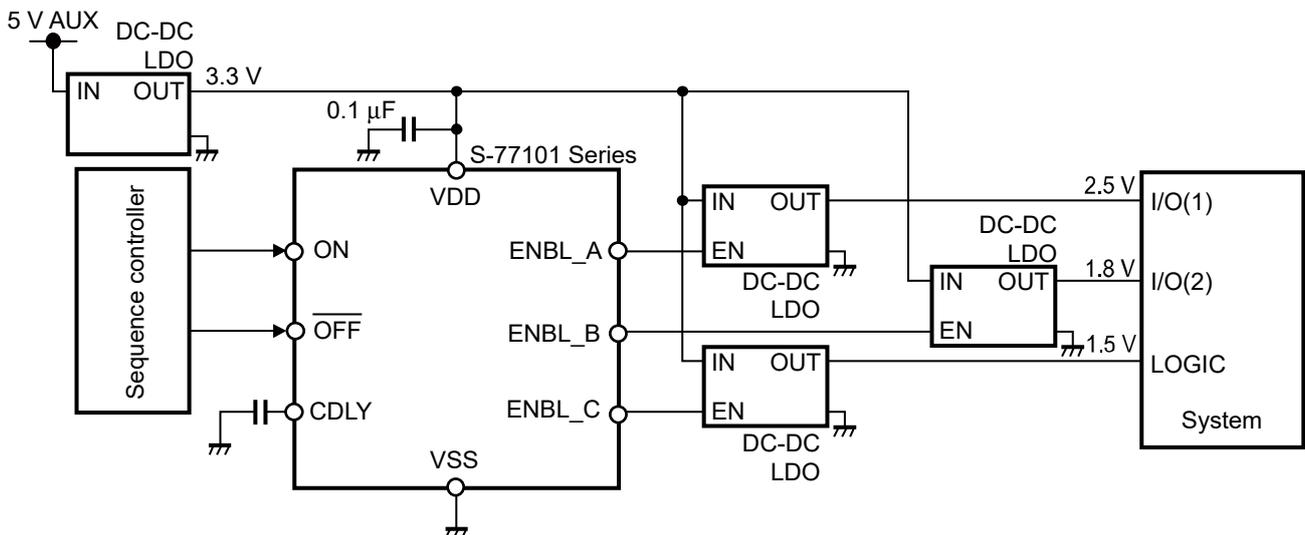
t_{DLY} を決定する C_{DLY} の充放電回数は、オプションとして2回 / 4回から選択可能です。

t_{DLY} を生成するための C_{DLY} の充電動作と放電動作は、定電流回路によって行われます。 C_{DLY} と t_{DLY} の関係は、「**■ 遅延時間と外付けコンデンサの関係**」を参照してください。

また、ENBL_A端子、ENBL_B端子、ENBL_C端子がすべて "H" になってからオフシーケンス動作開始までの期間を「パワーグッド期間」、ENBL_A端子、ENBL_B端子、ENBL_C端子がすべて "L" になってからオンシーケンス動作開始までの期間を「オフ期間」と呼びます。パワーグッド期間にON端子を "H" から "L" に変化、またはオフ期間に $\overline{\text{OFF}}$ 端子が "L" から "H" に変化してもシーケンス動作に影響はありません。

周辺回路接続例は図8を参照してください。

図9はS-77101A、図10はS-77101Bのタイミングチャートをそれぞれ示します。

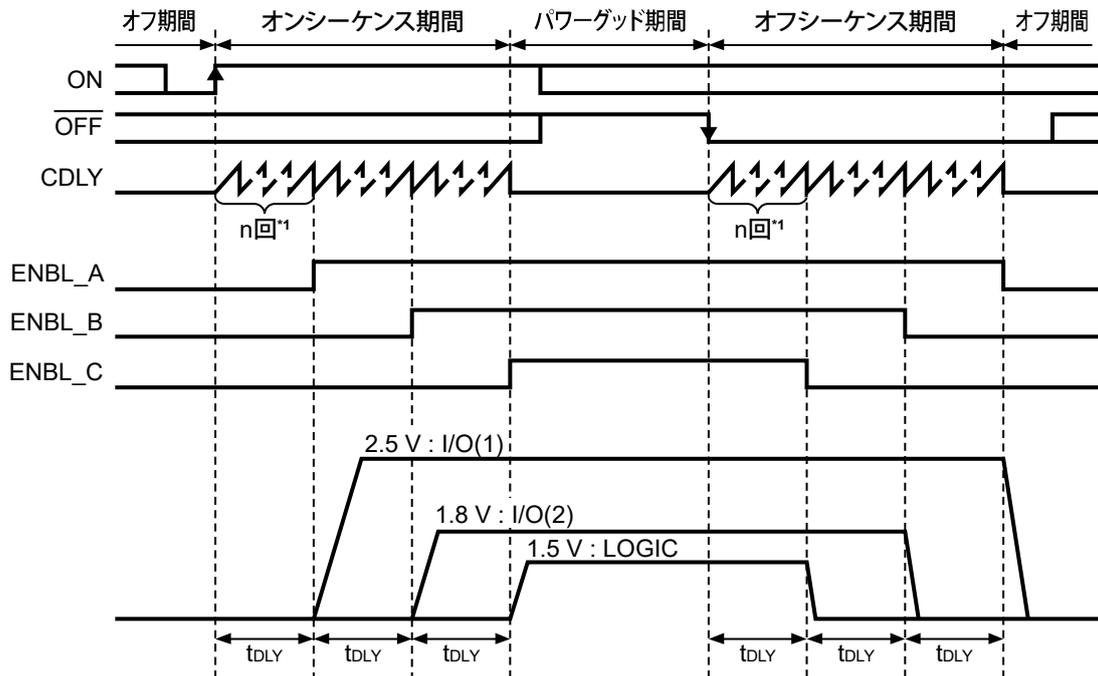


備考 ENBL_x端子はCMOS出力です。

図8 周辺回路接続例 (S-77101A : リバースタイプ、 $\overline{\text{OFF}}$ 端子あり、S-77101B : フォワードタイプ、 $\overline{\text{OFF}}$ 端子あり)

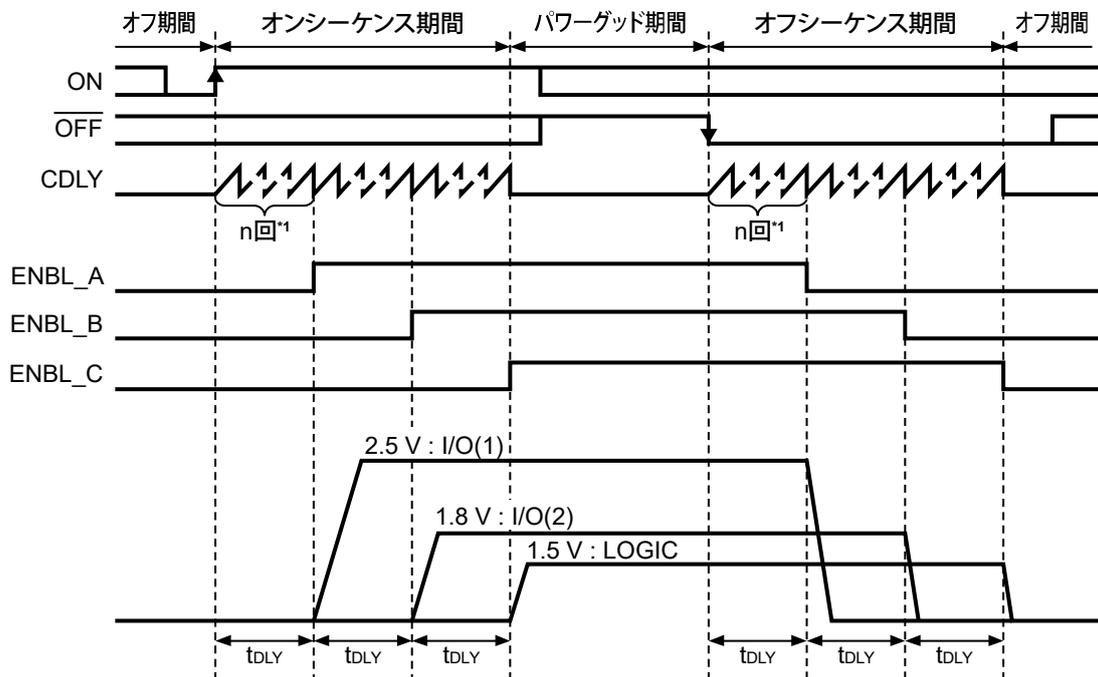
注意1. S-77101シリーズへ印加される電源電圧が安定状態になってから入力を行ってください。

2. 上記接続図は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。



*1. オプション選択可能 : 2回 / 4回

図9 タイミングチャート (S-77101A: リバースタイプ、OFF端子あり)



*1. オプション選択可能 : 2回 / 4回

図10 タイミングチャート (S-77101B: フォワードタイプ、OFF端子あり)

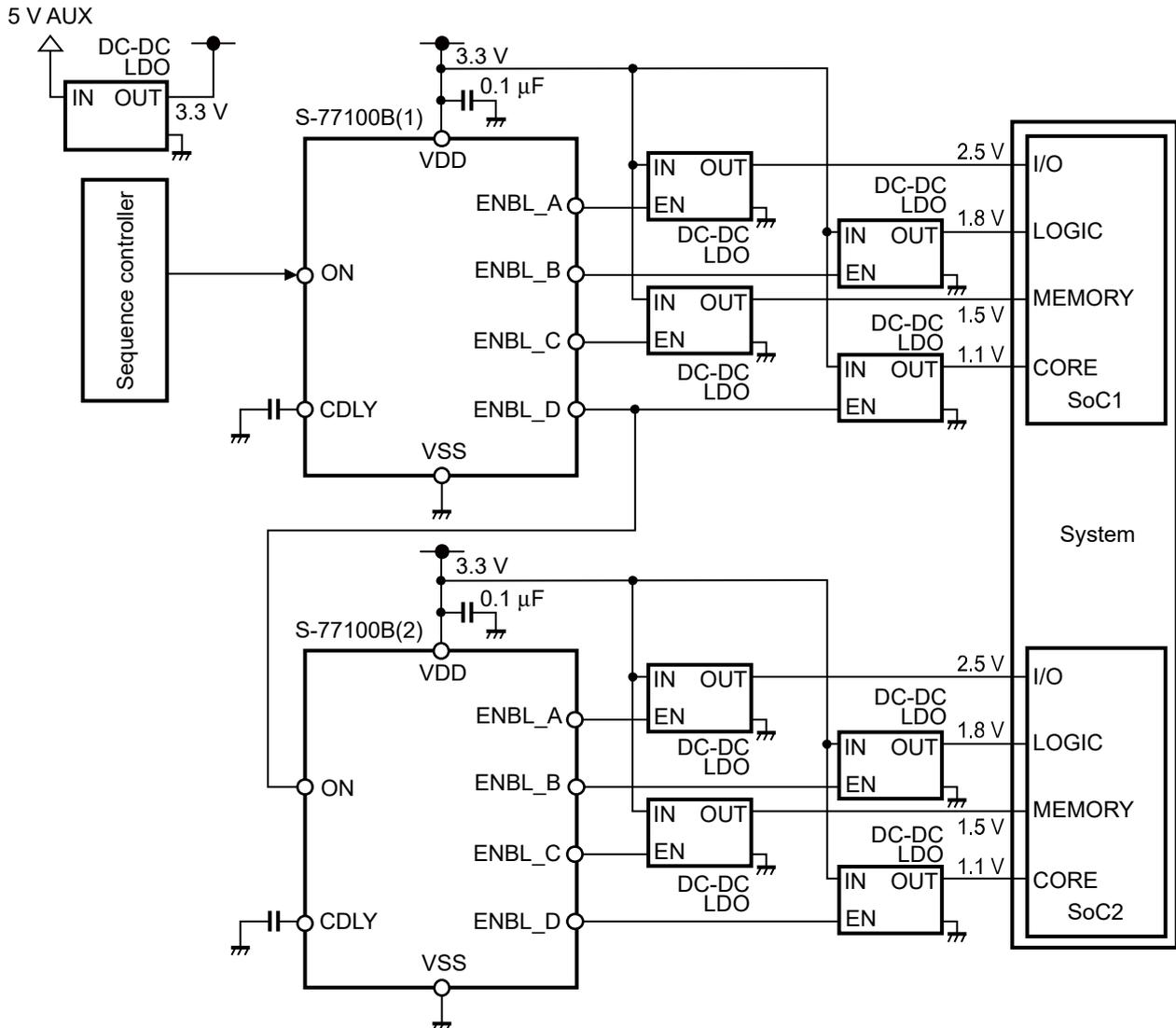
2. カスケード接続

2.1 S-77100B (フォワードタイプ)

S-77100Bはカスケード接続することにより、イネーブル出力を増やすことが可能です。2つのS-77100Bをカスケード接続した周辺回路接続例を図11に示します。

S-77100B(1)のENBL_D端子とS-77100B(2)のON端子を接続します。

図12にタイミングチャートを示します。



備考 ENBL_x端子はCMOS出力です。

図11 周辺回路接続例 (S-77100B：フォワードタイプ)

- 注意
1. S-77100Bへ印加される電源電圧が安定状態になってから入力を行ってください。
 2. 上記接続図は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 3. S-77100B(1)とS-77100B(2)のCDLY端子に接続する外付けコンデンサ (C_{DLY}) は兼用できません。

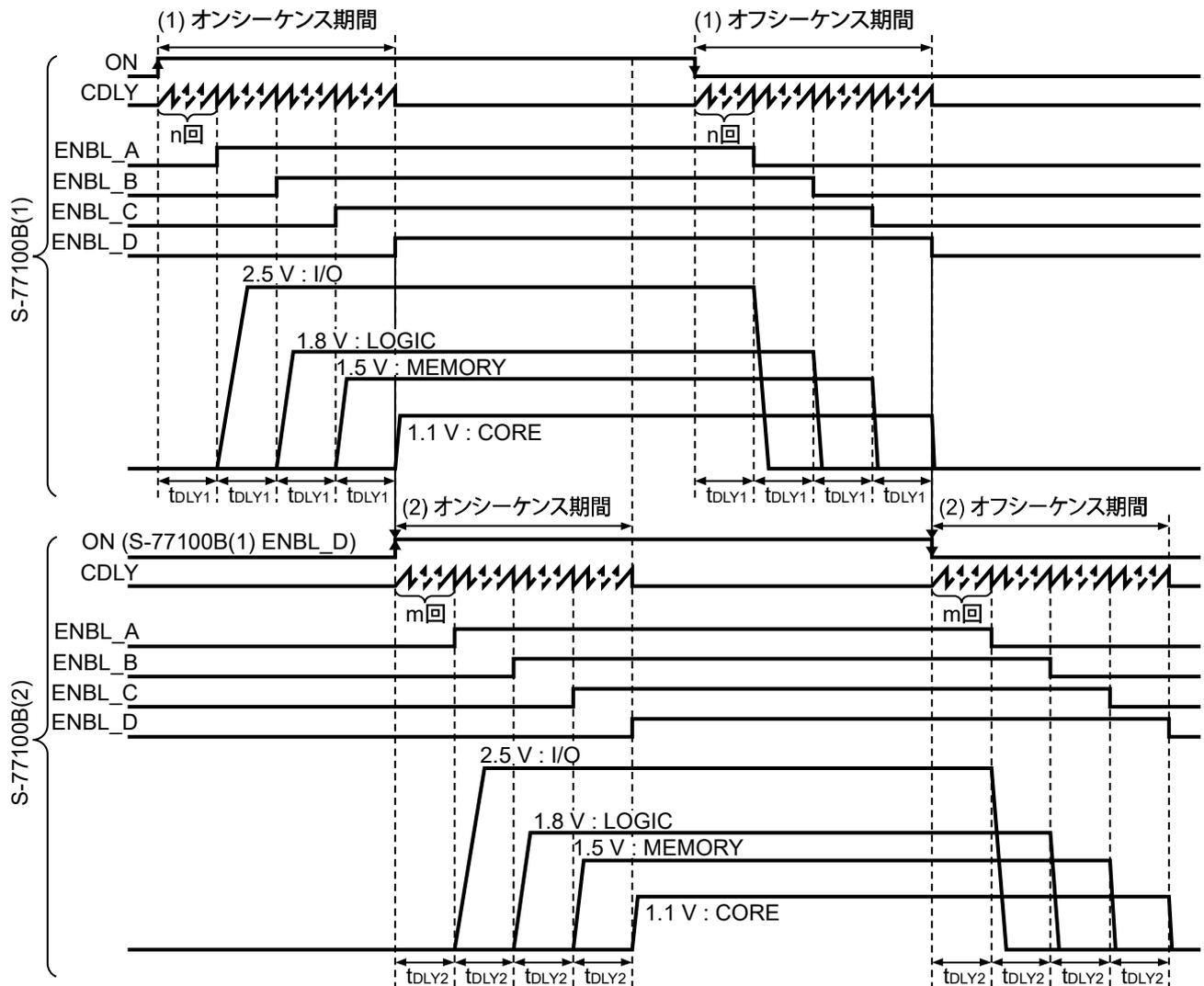


図12 カスケード接続時タイミングチャート (S-77100B：フォワードタイプ)

S-77100B(1)のON端子が "L" から "H" に変化した後、S-77100B(1)のENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "H" になります。

S-77100B(1)のENBL_D端子が "L" から "H" に変化した後、S-77100B(2)のENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "H" になります。

S-77100B(1)のON端子が "H" から "L" に変化した後、S-77100B(1)のENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "L" になります。

S-77100B(1)のENBL_D端子が "H" から "L" に変化した後、S-77100B(2)のENBL_A端子、ENBL_B端子、ENBL_C端子、ENBL_D端子の順番で "L" になります。

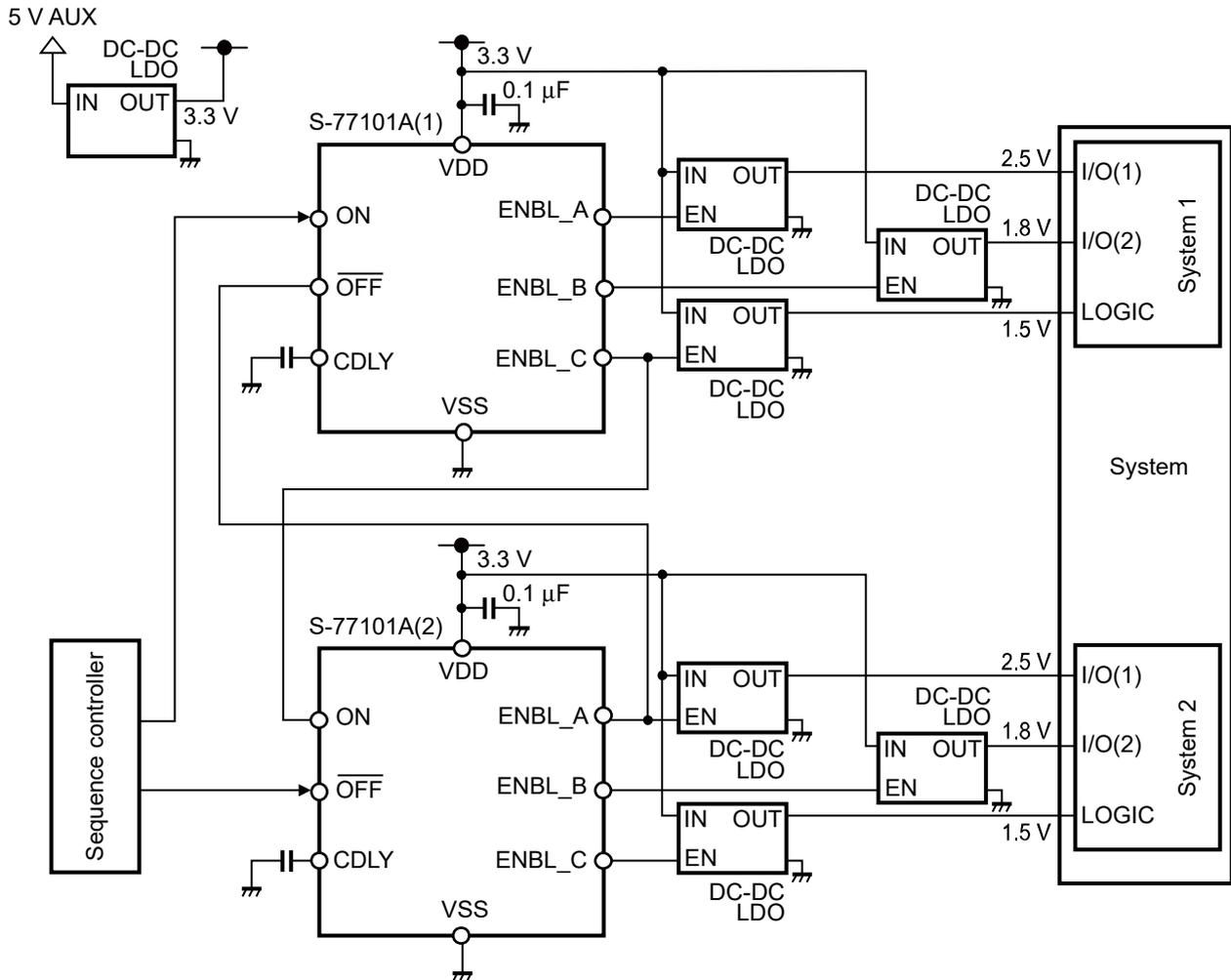
正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子を変化させないでください。

2.2 S-77101A (リバースタイプ、 $\overline{\text{OFF}}$ 端子あり)

S-77101Aはカスケード接続することにより、イネーブル出力を増やすことが可能です。2つのS-77101Aをカスケード接続した周辺回路接続例を図13に示します。

S-77101A(1)のENBL_C端子とS-77101A(2)のON端子を接続し、S-77101A(1)の $\overline{\text{OFF}}$ 端子とS-77101A(2)のENBL_A端子を接続します。

図14にタイミングチャートを示します。



備考 ENBL_x端子はCMOS出力です。

図13 周辺回路接続例 (S-77101A: リバースタイプ、 $\overline{\text{OFF}}$ 端子あり)

- 注意
1. S-77101Aへ印加される電源電圧が安定状態になってから入力を行ってください。
 2. 上記接続図は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 3. S-77101A(1)とS-77101A(2)のCDLY端子に接続する外付けコンデンサ (C_{DLY}) は兼用できません。

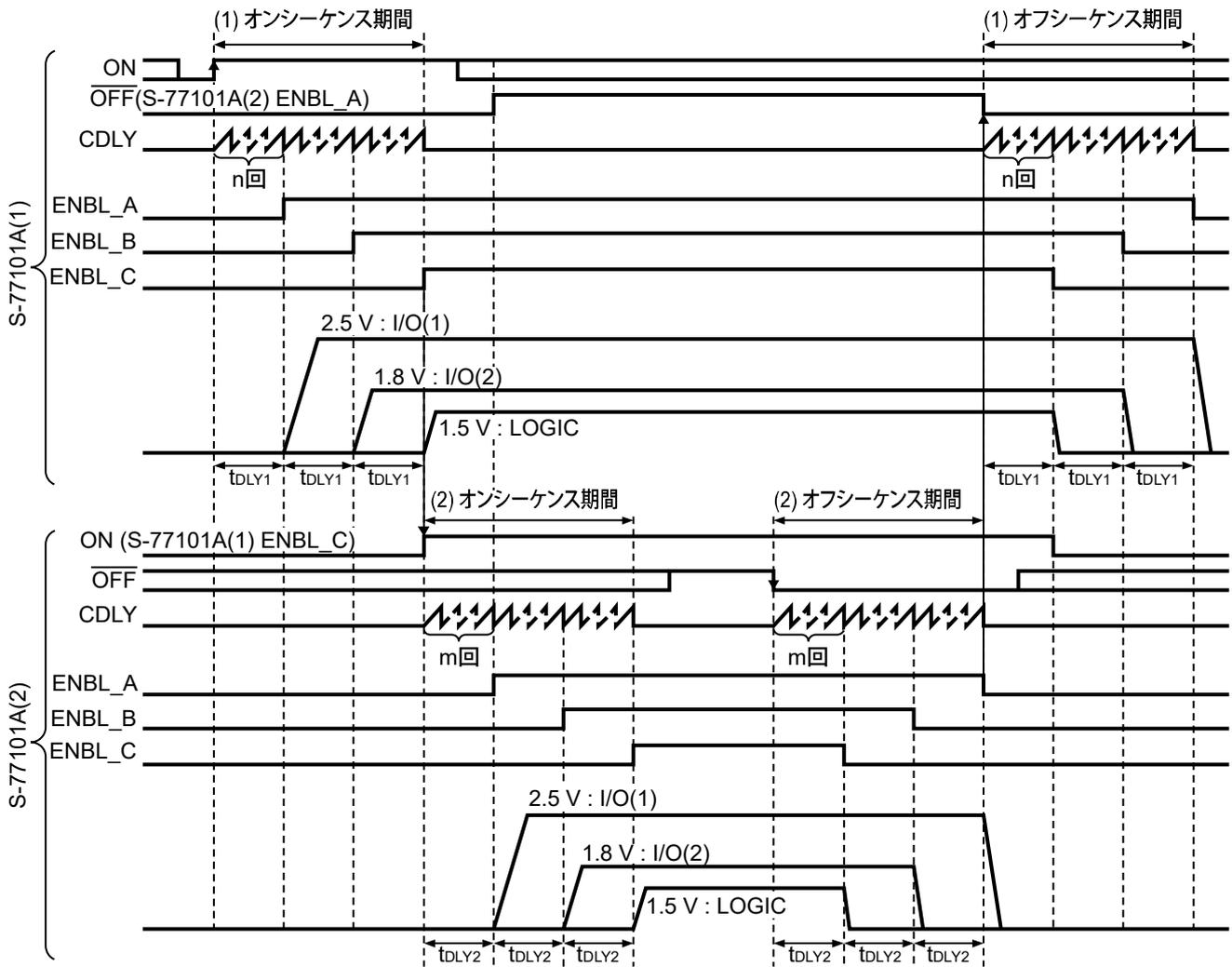


図14 カスケード接続時タイミングチャート (S-77101A：リバースタイプ、 $\overline{\text{OFF}}$ 端子あり)

S-77101A(1)のON端子が "L" から "H" に変化した後、S-77101A(1)のENBL_A端子、ENBL_B端子、ENBL_C端子の順番で "H" になります。

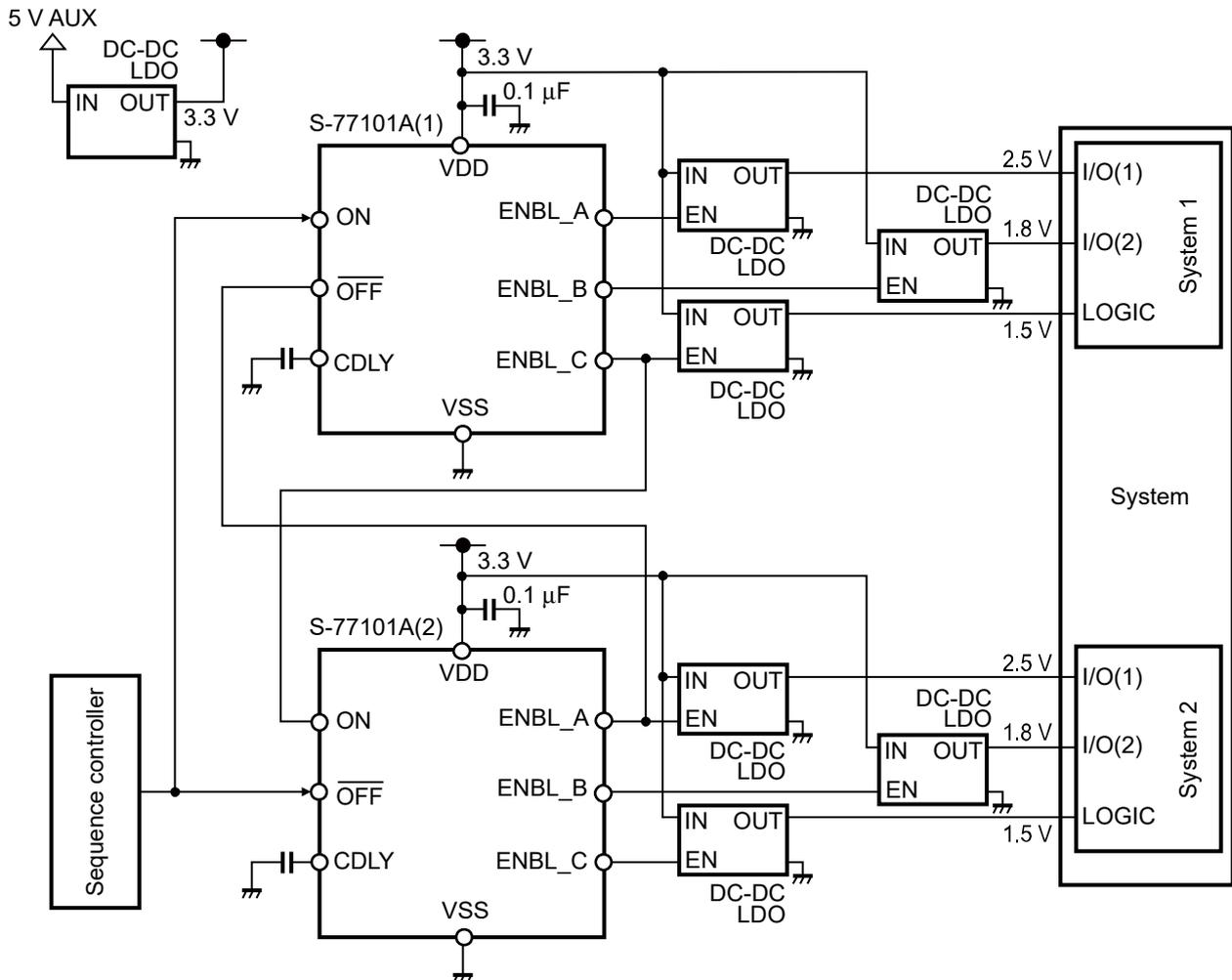
S-77101A(1)のENBL_C端子が "L" から "H" に変化した後、S-77101A(2)のENBL_A端子、ENBL_B端子、ENBL_C端子の順番で "H" になります。

S-77101A(2)の $\overline{\text{OFF}}$ 端子が "H" から "L" に変化した後、S-77101A(2)のENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。

S-77101A(2)のENBL_A端子が "H" から "L" に変化した後、S-77101A(1)のENBL_C端子、ENBL_B端子、ENBL_A端子の順番で "L" になります。

正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子と $\overline{\text{OFF}}$ 端子を変化させないでください。

図14に示したように、S-77101A(1)のON端子が "L" から "H" に変化した後、S-77101A(2)のOFF端子は "H"、"L" のどちらでも、オンシーケンス動作が行われます。同様に、S-77101A(2)のOFF端子が "H" から "L" に変化した後、S-77101A(1)のON端子は "H"、"L" のどちらでもオフシーケンス動作が行われます。したがって、シーケンスコントローラの制御信号端子、S-77101A(1)のON端子、S-77101A(2)のOFF端子を接続することにより、ひとつの信号でS-77101A(1)とS-77101A(2)を制御することができます。図15に接続例を示します。



備考 ENBL_x端子はCMOS出力です。

図15 カスケード接続例 (S-77101A : リバースタイプ、OFF端子あり)

3. 特殊動作

3.1 S-77100シリーズの特殊動作

シーケンス動作を正常に完了しなかった場合、極端に電源電圧が低下する場合、VDD端子とON端子を接続する場合の動作は特殊動作となります。

3.1.1 オンシーケンス期間およびオフシーケンス期間の特殊動作

正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子を変化させないでください。

(1) オンシーケンス期間にON端子が "H" から "L" に変化する場合

ENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、CDLYの充電動作は中止され、オートディスチャージ動作が開始されます。動作例を図16に示します。

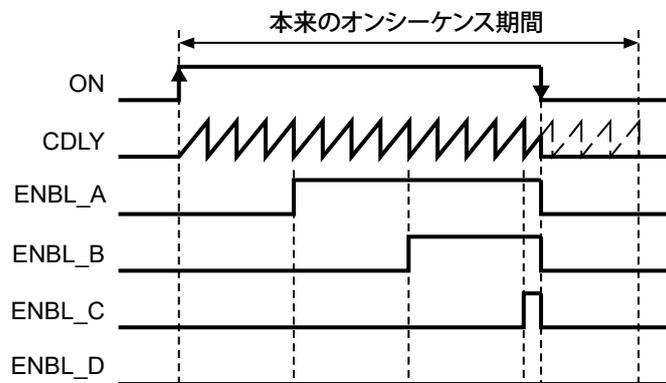


図16

(2) オフシーケンス期間にON端子が "L" から "H" に変化する場合

ENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、CDLYの充電動作は中止され、オートディスチャージ動作が開始されます。再度オンシーケンス動作が行われるためには、ON端子をいったん "L" にした後 "H" にしてください。動作例を図17に示します。



図17

備考 オートディスチャージ動作については、「■ 遅延時間と外付けコンデンサの関係」、3. オートディスチャージ時間 (tdchg) の概略計算式」を参照してください。

3.1.2 低電圧検出時の動作

(1) パワーグッド期間に低電圧が検出された場合

電源電圧 (V_{DD}) が低電圧検出電圧 (V_{UVLO}) 以下になると $ENBL_x$ 端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。その後、 V_{DD} が V_{UVLO} を越えたとき ON 端子が "H" ならば、自動的にオンシーケンス動作が行われます。 V_{DD} が V_{UVLO} を越えたとき ON 端子が "L" の場合、オンシーケンス動作は行われません。オンシーケンス動作が行われるためには、ON 端子を再度 "H" にしてください。動作例を図18に示します。

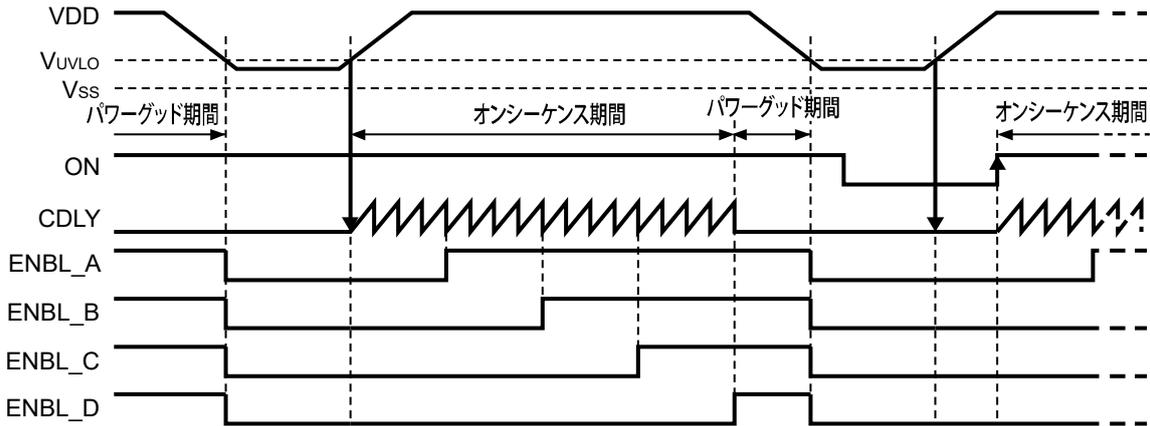


図18

(2) オンシーケンス期間、オフシーケンス期間に低電圧が検出された場合

オンシーケンス期間またはオフシーケンス期間に V_{DD} が V_{UVLO} 以下になると $ENBL_x$ 端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、 $CDLY$ の充電動作は中止され、オートディスチャージ動作が開始されます。動作例を図19に示します。

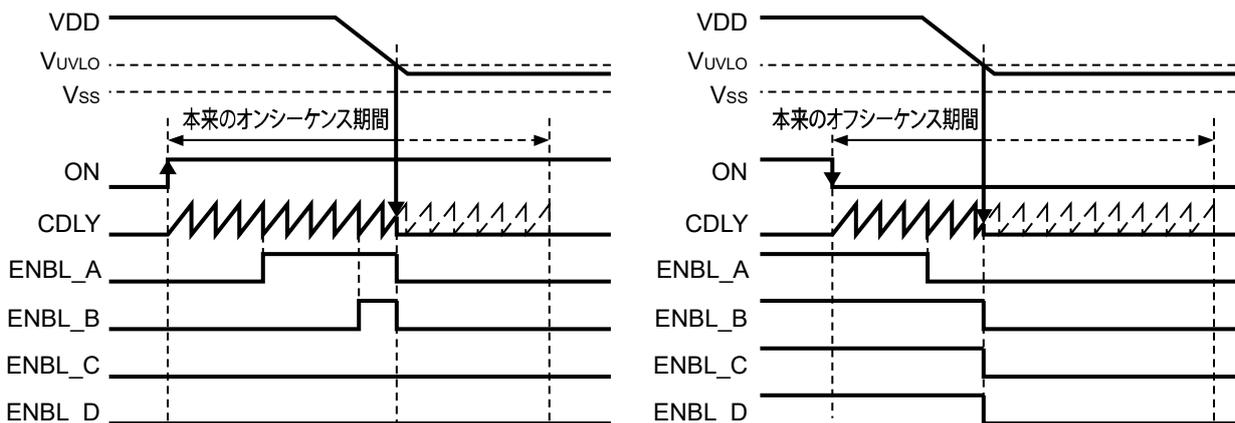


図19

備考 オートディスチャージ動作については、「■ 遅延時間と外付けコンデンサの関係」、3. オートディスチャージ時間 (t_{DCHG}) の概略計算式を参照してください。

3.1.3 VDD端子とON端子を接続する場合の動作

VDD端子とON端子を接続し電源を立ち上げると、自動的にオンシーケンス動作が行われます。ただし、電源を立ち下げるとき V_{DD} が V_{UVLO} 以下になるとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。動作例を図20に示します。

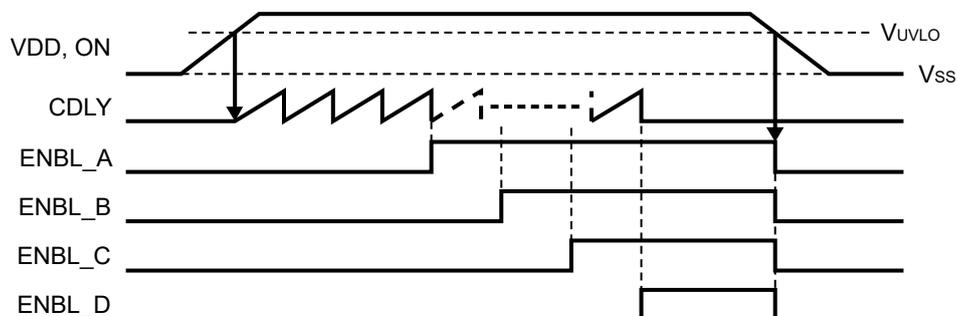


図20

3.2 S-77101シリーズの特殊動作

シーケンス動作を正常に完了しなかった場合、極端に電源電圧が低下する場合、VDD端子、ON端子、 $\overline{\text{OFF}}$ 端子を接続する場合の動作は特殊動作となります。

3.2.1 オンシーケンス期間およびオフシーケンス期間の特殊動作

正常にシーケンス動作を行うために、オンシーケンス期間およびオフシーケンス期間はON端子および $\overline{\text{OFF}}$ 端子を変化させないでください。

(1) オンシーケンス期間にON端子または $\overline{\text{OFF}}$ 端子が "H" から "L" に変化する場合

オンシーケンス期間にON端子が "H" から "L" に変化するとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、 C_{DLY} の充電動作は中止され、オートディスチャージ動作が開始されます。オンシーケンス期間に $\overline{\text{OFF}}$ 端子が "H" から "L" に変化すると、オンシーケンス動作完了後にオフシーケンス動作が行われます。動作例を図21に示します。

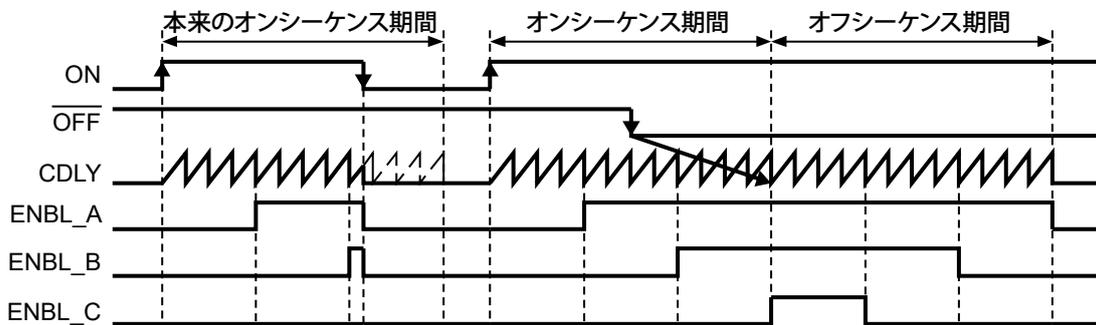


図21

(2) オフシーケンス期間に $\overline{\text{OFF}}$ 端子またはON端子が "L" から "H" に変化する場合

オフシーケンス期間に $\overline{\text{OFF}}$ 端子が "L" から "H" に変化するとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、 C_{DLY} の充電は中止され、オートディスチャージ動作が開始されます。オフシーケンス期間にON端子が "L" から "H" に変化すると、オフシーケンス動作完了後にオンシーケンス動作が行われます。動作例を図22に示します。

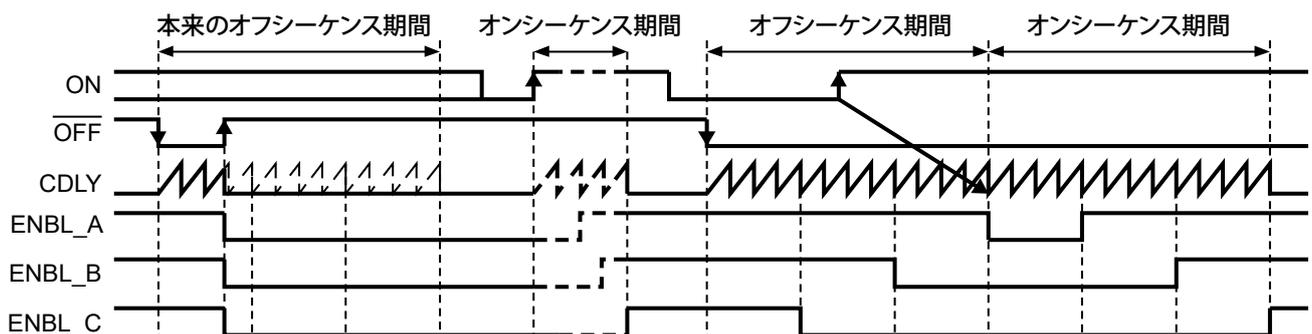


図22

備考 オートディスチャージ動作については、「■ 遅延時間と外付けコンデンサの関係」、"3. オートディスチャージ時間 (tdchg) の概略計算式" を参照してください。

3.2.2 低電圧検出時の動作

(1) パワーグッド期間に低電圧が検出された場合

電源電圧 (V_{DD}) が低電圧検出電圧 (V_{UVLO}) 以下になるとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。その後、 V_{DD} が V_{UVLO} を越えたとき、ON端子が "H" ならば自動的にオンシーケンス動作が行われます。 V_{DD} が V_{UVLO} を越えたときON端子が "L" の場合、オンシーケンス動作は行われません。オンシーケンス動作が行われるためには、ON端子を再度 "H" にしてください。動作例を図23に示します。

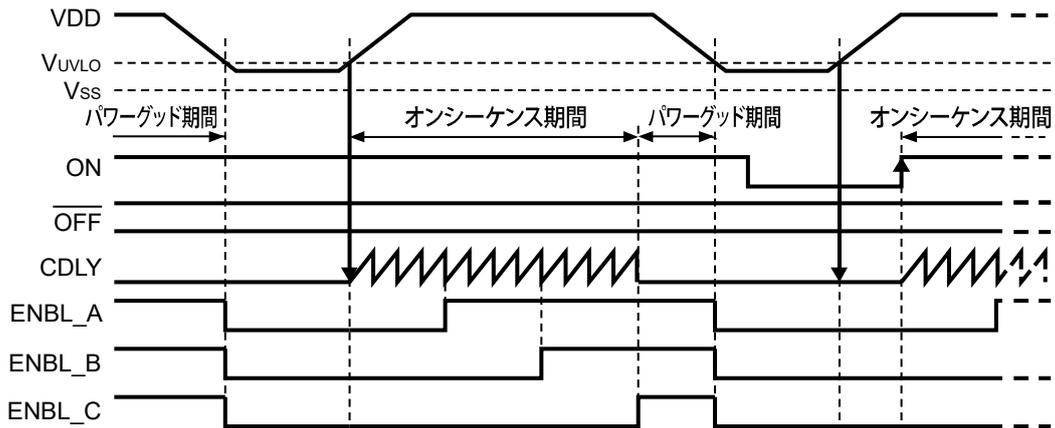


図23

(2) オンシーケンス期間、オフシーケンス期間に低電圧が検出された場合

オンシーケンス期間またはオフシーケンス期間に V_{DD} が V_{UVLO} 以下になるとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。また、CDLYは充電動作も中止され、オートディスチャージ動作が開始されます。動作例を図24に示します。

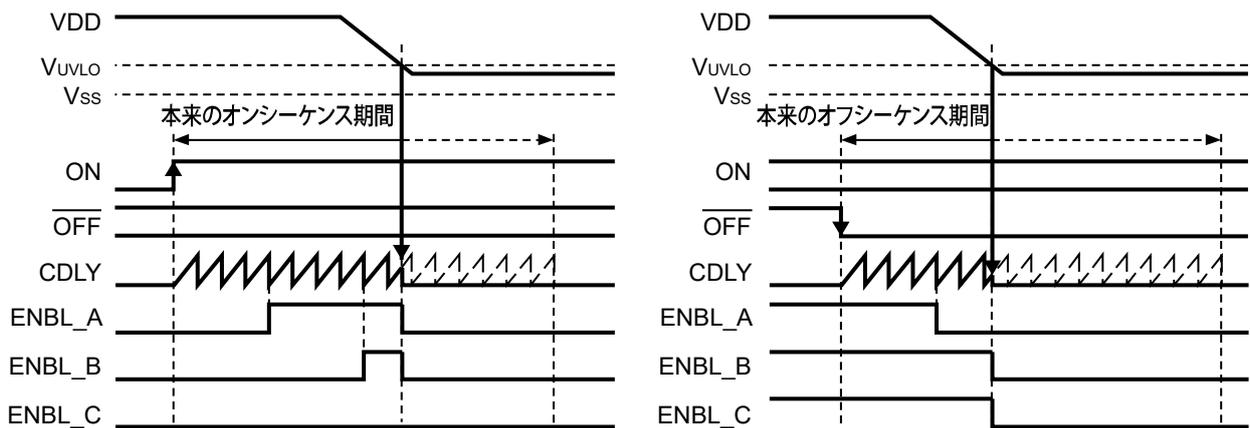


図24

備考 オートディスチャージ動作については、「**■ 遅延時間と外付けコンデンサの関係**」、「**3. オートディスチャージ時間 (tdCHG) の概略計算式**」を参照してください。

3.2.3 VDD端子、ON端子、 $\overline{\text{OFF}}$ 端子を接続する場合の動作

VDD端子、ON端子、 $\overline{\text{OFF}}$ 端子を接続し電源を立ち上げると、自動的にオンシーケンス動作が行われます。ただし、電源を立ち下げるとき V_{DD} が V_{UVLO} 以下になるとENBL_x端子がすべて "L" になるため、オフシーケンス動作のタイミングは保証されません。動作例を図25に示します。

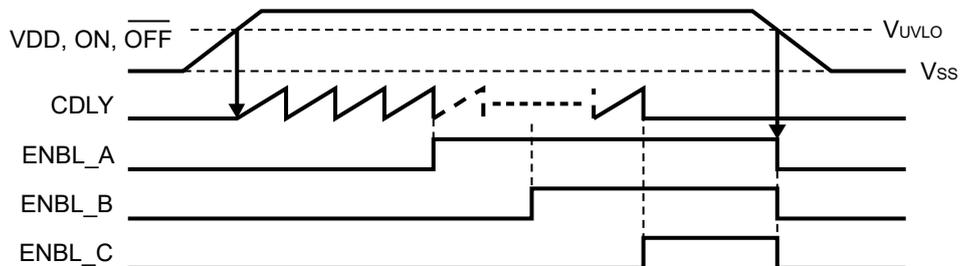


図25

■ ON端子、 $\overline{\text{OFF}}$ 端子の入力

1. 入力レベル (オプション選択可能)

S-77100シリーズのON端子、S-77101シリーズのON端子と $\overline{\text{OFF}}$ 端子の入力レベルは、下記の2つからオプション選択できます。

1.1 シュミットトリガ入力

シュミットトリガ入力は、入力電圧レベルに電源電圧依存性があります。入力電圧については、"■ 電気的特性"を参照してください。

1.2 コンパレータ入力

コンパレータ入力の入力しきい値電圧は、電源電圧依存性がほぼありません。そのため、低電圧マイコンのI/Oインタフェースによるシーケンス動作制御も可能です。コンパレータ入力の入力しきい値電圧については、"■ 電気的特性"を参照してください。

2. パルス幅

S-77100/77101シリーズへ確実に信号を入力するため、ON端子、 $\overline{\text{OFF}}$ 端子へのパルス幅は5 μs 以上にしてください。

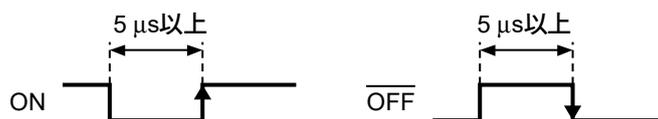


図26

■ 遅延時間と外付けコンデンサの関係

S-77100/77101シリーズは、外付けコンデンサ (C_{DLY}) を使用して遅延時間 (t_{DLY}) を設定します。
 t_{DLY} は C_{DLY} の充放電動作を行うことで生成されます。

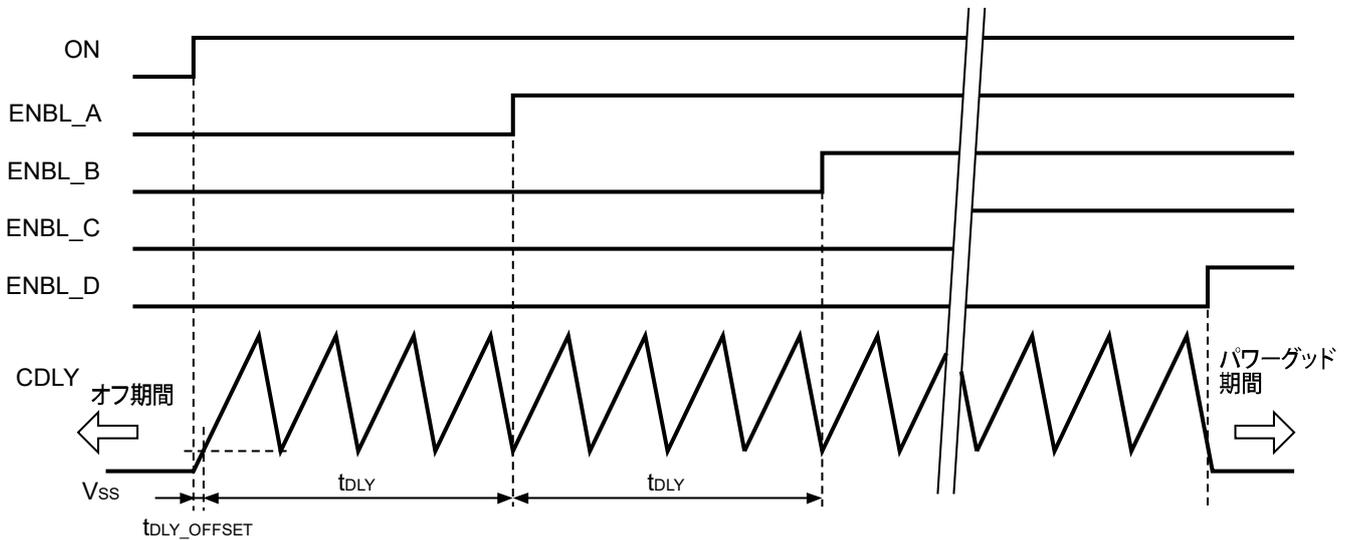


図27

1. t_{DLY} の概略計算式

t_{DLY} は、下記の概略計算式によって求められます。

$C_{DLY} \leq 1 \text{ nF}$ のとき

$$t_{DLY} [\text{ms}] = (1.206 \times C_{DLY} [\text{nF}] + 0.023) \times \text{充放電回数}$$

$C_{DLY} > 1 \text{ nF}$ のとき

$$t_{DLY} [\text{ms}] = (1.155 \times C_{DLY} [\text{nF}] - 0.023) \times \text{充放電回数}$$

2. オフセット遅延時間 (t_{DLY_OFFSET}) の概略計算式

図27に示すように、オフ期間とパワーグッド期間のCDLY端子は V_{SS} レベルに放電されています。そのため、オフ期間からオンシーケンス期間、またはパワーグッド期間からオフシーケンス期間への移行直後は、オフセット遅延時間 (t_{DLY_OFFSET}) があります。

t_{DLY_OFFSET} は、 C_{DLY} の容量値によって変わります。 t_{DLY_OFFSET} は、下記の概略計算式によって求められます。

$C_{DLY} \leq 1 \text{ nF}$ のとき

$$t_{DLY_OFFSET} [\text{ms}] = 0.241 \times C_{DLY} [\text{nF}] - 0.024$$

$C_{DLY} > 1 \text{ nF}$ のとき

$$t_{DLY_OFFSET} [\text{ms}] = 0.299 \times C_{DLY} [\text{nF}] - 0.150$$

3. オートディスチャージ時間 (t_{DCHG}) の概略計算式

オートディスチャージ動作とは、CDLYに残っている電荷が放電される動作です。
充放電動作完了後、定電流回路によりオートディスチャージ動作が行われます。

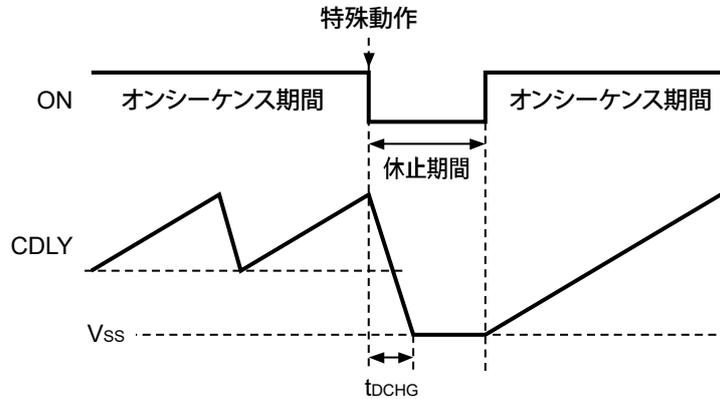


図28

S-77100/77101シリーズのオートディスチャージ動作は、以下の場合に行われます。

- ・ オンシーケンス期間にON端子が変化する場合 (図28参照)
- ・ オンシーケンス期間が完了した場合
- ・ オフシーケンス期間にON端子が変化する場合 (S-77100シリーズのみ)
- ・ オフシーケンス期間にOFF端子が変化する場合 (S-77101シリーズのみ)
- ・ オフシーケンス期間が完了した場合
- ・ オンシーケンス期間またはオフシーケンス期間にV_{DD}がV_{UVLO}以下になった場合

t_{DCHG}はCDLYの容量値によって変わり、下記の概略計算式によって求められます。

$$t_{DCHG} [\text{ms}] = 0.219 \times C_{DLY} [\text{nF}]$$

S-77100/77101シリーズがオートディスチャージ動作を開始してから次にオンシーケンス動作やオフシーケンス動作を開始するまでの期間を「休止期間」と呼びます。休止期間は、t_{DCHG}以上にしてください。休止期間は、CDLYの電荷を完全に放電し、次のオンシーケンス動作やオフシーケンス動作を正常に開始するために必要です。

また、シーケンス動作時、パワーグッド期間およびオフ期間をt_{DCHG}以上にすることで、次のオフシーケンス期間およびオンシーケンス期間は、所望の長さになります。

- 注意**
1. C_{DLY}には100 pF ~ 47 nFのコンデンサが使用できます。CDLY端子は内部インピーダンスが高く、外部からのノイズ等の影響を受けやすいため、CDLYはS-77100/77101シリーズの直近に配置してください。
 2. t_{DLY}、t_{DLY_OFFSET}、t_{DCHG}は、CDLY端子の寄生容量や、ICの内部遅延の影響で計算式と合わないことがあります。ご使用の際は十分に評価した上でC_{DLY}の値を決定してください。

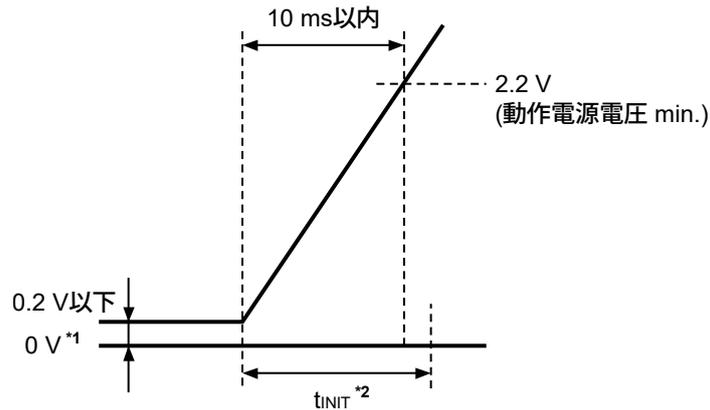
備考 上記はすべてTa = +25°C時の概略計算式です。

■ 電源投入

電源が立ち上げられるときに、S-77100/77101シリーズはパワーオンリセット回路によってイニシャライズを行います。イニシャライズが正常に行われないと誤動作が起こる可能性があります。パワーオンリセット回路を正常に動作させるために、電源の立ち上げは以下の方法で行ってください。

1. 電源の立ち上げ方法

図29に示すように、電源立ち上げを0.2 V以下から開始してください。また、動作電源電圧min.へ到達するまでの時間は10 ms以内にしてください。



*1. 0 Vは、S-77100/77101シリーズのVDD端子とVSS端子の電位差がないことを意味しています。

*2. イニシャライズ時間 (t_{INIT}) は、S-77100/77101シリーズが内部でイニシャライズする時間を意味します。この期間、S-77100/77101シリーズは入力を受け付けません。詳細は、「2. イニシャライズ時間」を参照してください。

図29

パワーオンリセット回路により正常にイニシャライズが終了すると、S-77100/77101シリーズはON端子が "L" の場合はオフ期間に、ON端子が "H" の場合はオンシーケンス期間になります。パワーオンリセット回路の動作条件が満たされない場合、S-77100/77101シリーズはイニシャライズできないため、誤動作する可能性があります。動作が不安定な場合、電源電圧を V_{SS} レベルまで下げてから図29の条件を満たすように再度電源を立ち上げてください。

2. イニシャライズ時間

電源が立ち上げられるときに、S-77100/77101シリーズはイニシャライズを行います。イニシャライズ期間中、S-77100/77101シリーズはON端子と $\overline{\text{OFF}}$ 端子への入力を受け付けません。S-77100/77101シリーズのイニシャライズ時間 (t_{INIT}) と電源立ち上げ ($0\text{ V} \rightarrow 2.2\text{ V}$) 時間 (t_{RISE}) の関係を図30に示します。

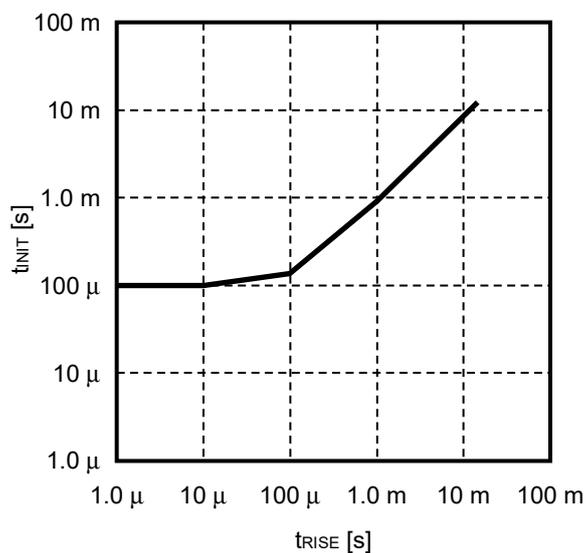


図30

■ UVLO (低電圧誤動作防止) 動作

電源電圧範囲と出力端子の状態を図31に示します。

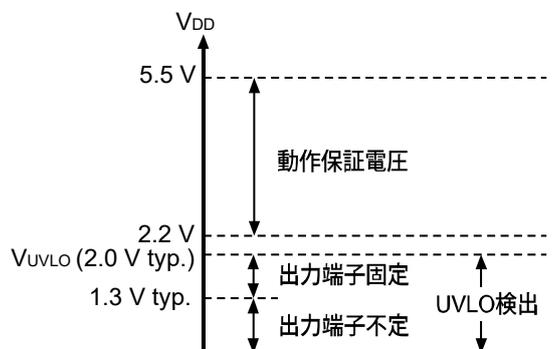


図31

S-77100/77101シリーズは、電源電圧 (V_{DD}) が1.3 V typ.以下のとき、出力端子の状態は保証されません。 V_{DD} が上昇し1.3 V typ.を越えると、出力端子の状態は固定されます。

V_{DD} が V_{UVLO} 以下のとき、シーケンス動作は無効となります。 V_{DD} が V_{UVLO} を越えると動作電圧となりますが、パワーシーケンサとしての動作保証電圧は2.2 V ~ 5.5 Vです。

■ 注意事項

- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

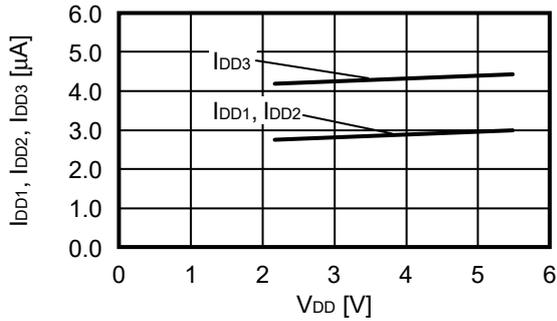
■ 諸特性データ (Typicalデータ)

1. 消費電流1, 消費電流2, 消費電流3

1.1 消費電流 – 電源電圧

S-77100シリーズ

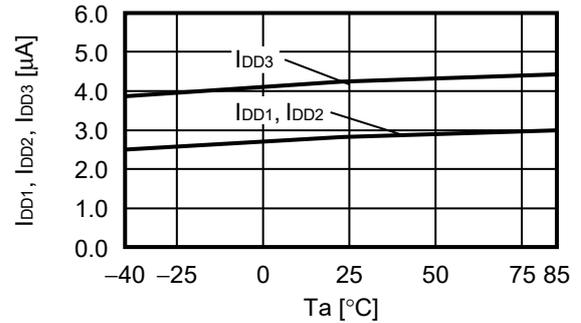
ON端子 = V_{SS} or V_{DD} , ENBL_x端子 = オープン
シュミットトリガ入力, $T_a = +25^\circ\text{C}$



1.2 消費電流 – 温度

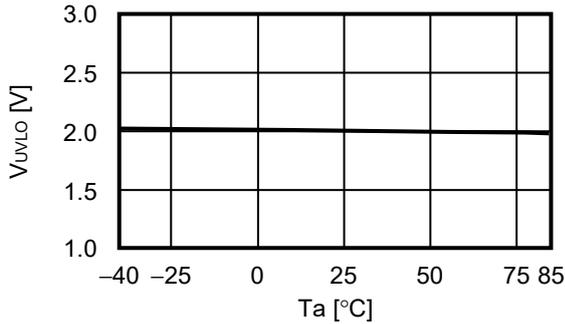
S-77100シリーズ

ON端子 = V_{SS} or V_{DD} , ENBL_x端子 = オープン
シュミットトリガ入力, $V_{DD} = 3.3\text{ V}$



2. 低電圧検出電圧

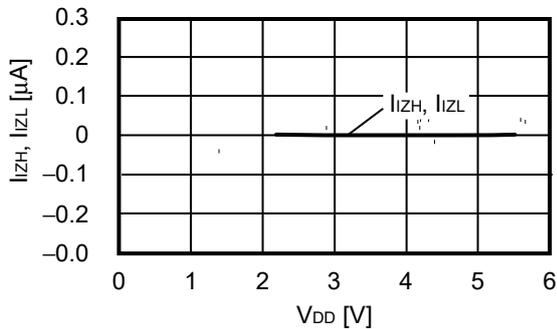
2.1 低電圧検出電圧 – 温度



3. 高レベル入力リーク電流、低レベル入力リーク電流

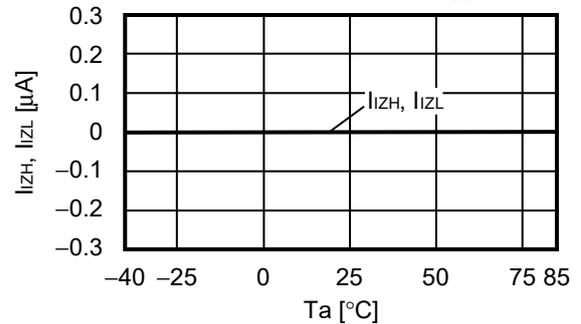
3.1 入力リーク電流 – 電源電圧

ON端子, OFF端子*1, $V_{IN} = V_{DD}$ (I_{IZH}), $V_{IN} = V_{SS}$ (I_{IZL})
 $T_a = +25^\circ\text{C}$



3.2 入力リーク電流 – 温度

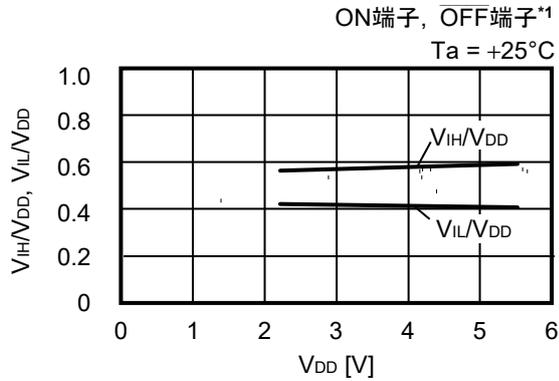
ON端子, OFF端子*1, $V_{IN} = V_{DD}$ (I_{IZH}), $V_{IN} = V_{SS}$ (I_{IZL})
 $V_{DD} = 3.3\text{ V}$



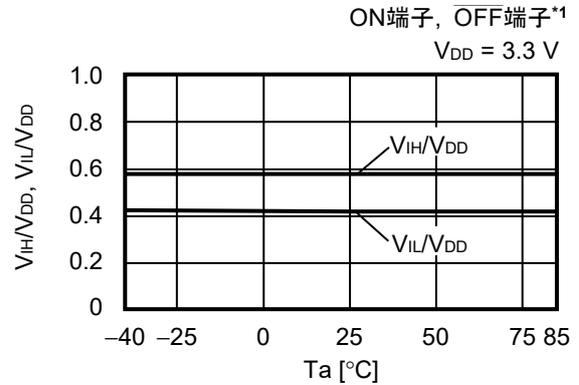
*1. S-77101シリーズのみ

4. 入力電圧 (シュミットトリガ入力選択時)

4.1 入力電圧 - 電源電圧

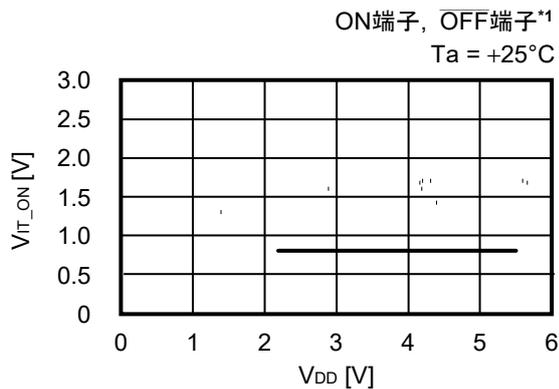


4.2 入力電圧 - 温度

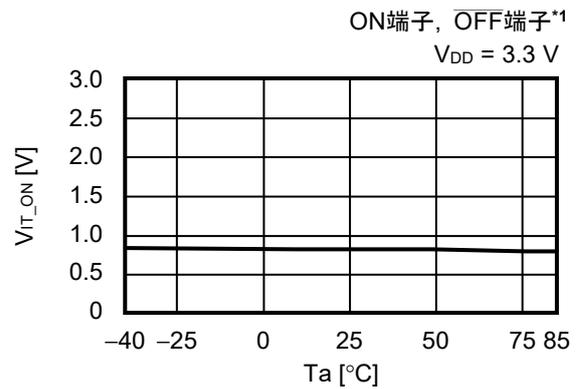


5. 入力しきい値電圧 (コンパレータ入力選択時)

5.1 入力しきい値電圧 - 電源電圧

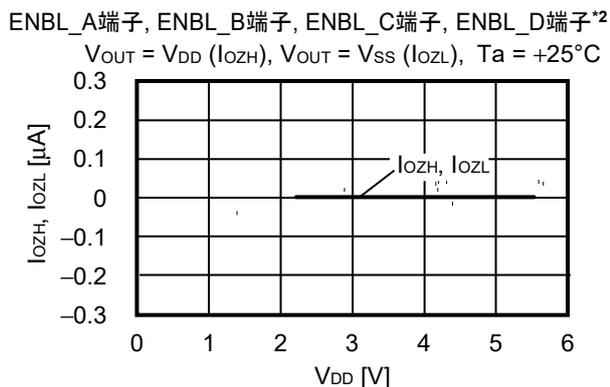


5.2 入力しきい値電圧 - 温度

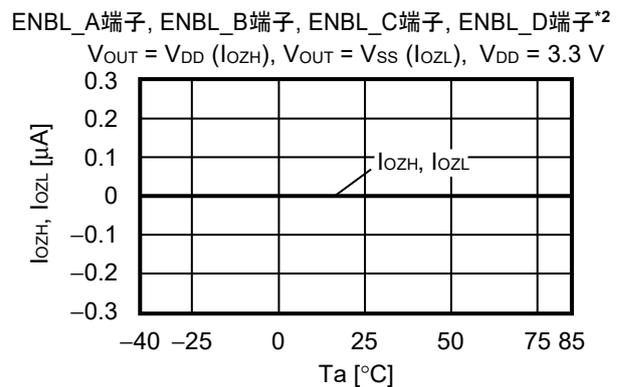


6. 高レベル出力リーク電流、低レベル出力リーク電流

6.1 出力リーク電流 - 電源電圧



6.2 出力リーク電流 - 温度



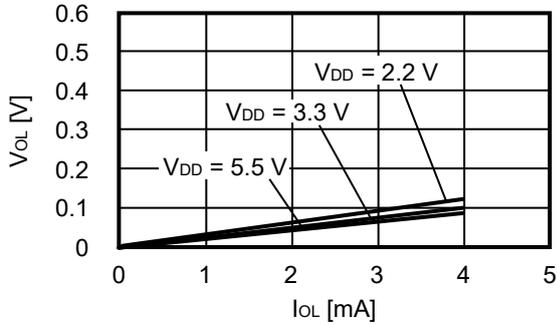
*1. S-77101シリーズのみ

*2. S-77100シリーズのみ

7. 低レベル出力電圧

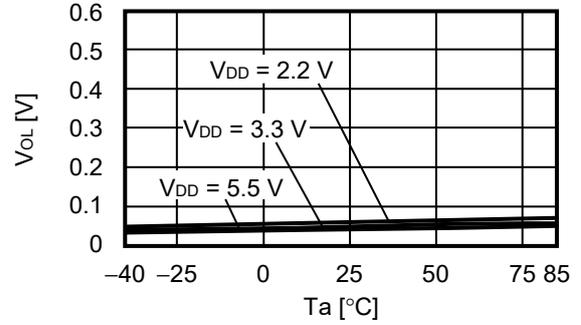
7.1 低レベル出力電圧 – 低レベル出力電流

ENBL_A端子, ENBL_B端子, ENBL_C端子, ENBL_D端子*1
Ta = +25°C



7.2 低レベル出力電圧 – 温度

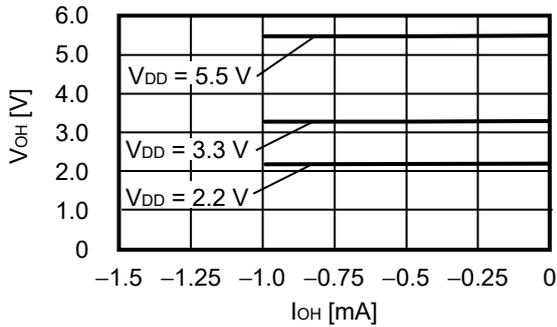
ENBL_A端子, ENBL_B端子, ENBL_C端子, ENBL_D端子*1
IOL = 2.0 mA



8. 高レベル出力電圧

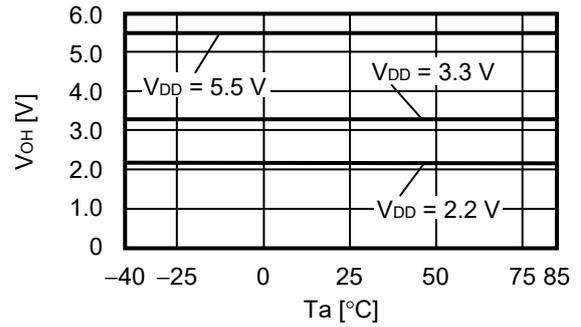
8.1 高レベル出力電圧 – 高レベル出力電流

ENBL_A端子, ENBL_B端子, ENBL_C端子, ENBL_D端子*1
CMOS出力, Ta = +25°C



8.2 高レベル出力電圧 – 温度

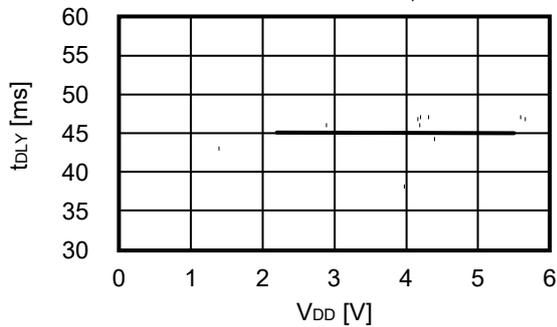
ENBL_A端子, ENBL_B端子, ENBL_C端子, ENBL_D端子*1
CMOS出力, IOH = -0.4 mA



9. 遅延時間

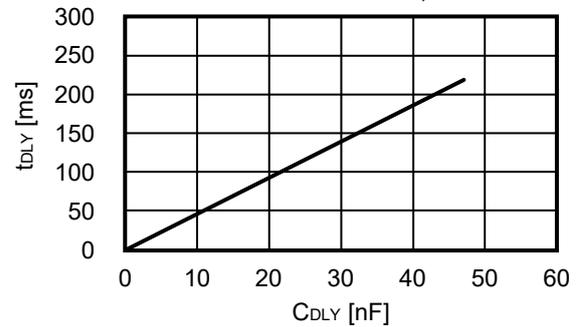
9.1 遅延時間 – 電源電圧

CDLYの充放電回数 = 4回
CDLY = 10 nF, Ta = +25°C

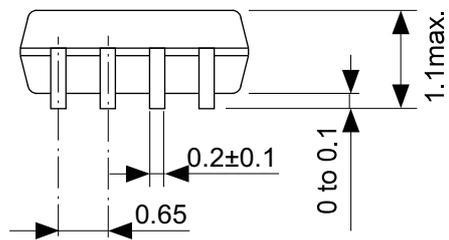
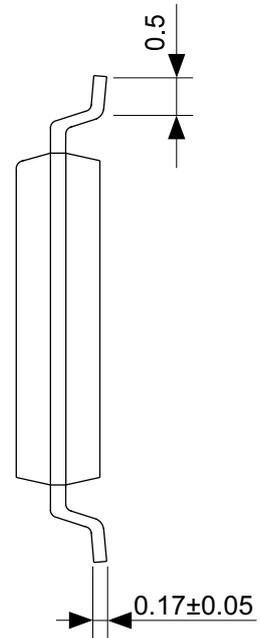
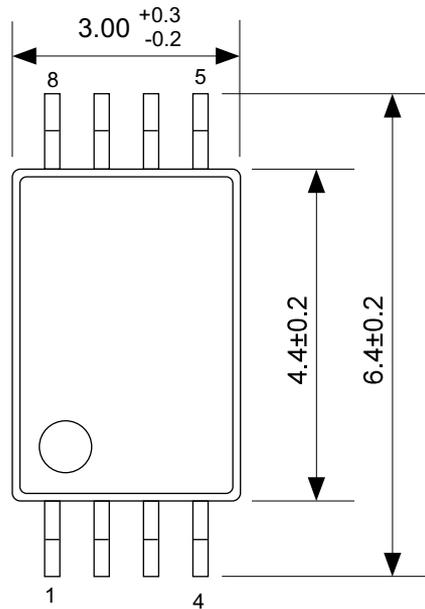


9.2 遅延時間 – CDLY

CDLYの充放電回数 = 4回
VDD = 3.3 V, Ta = +25°C

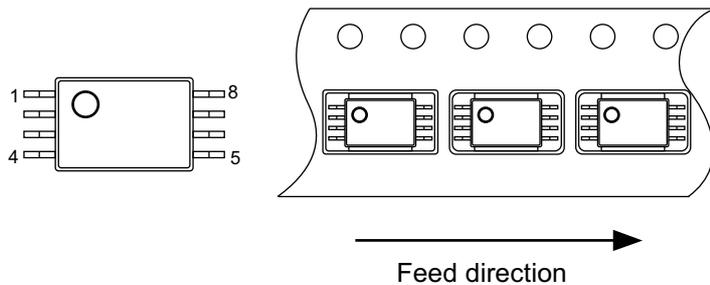
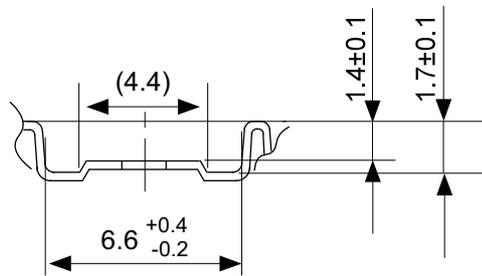
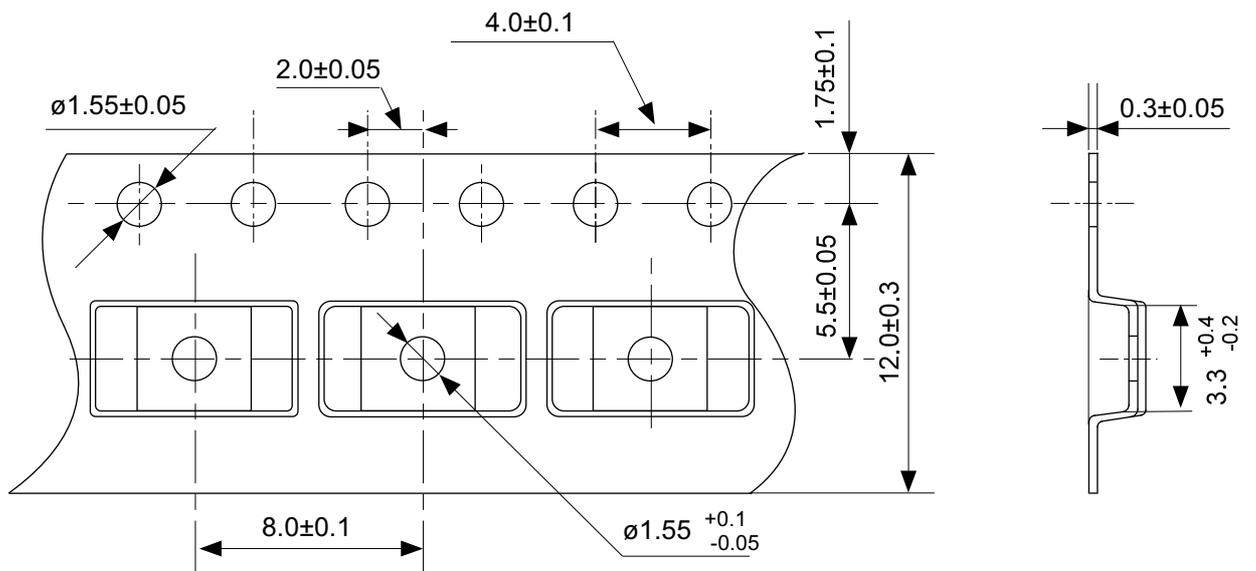


*1. S-77100シリーズのみ



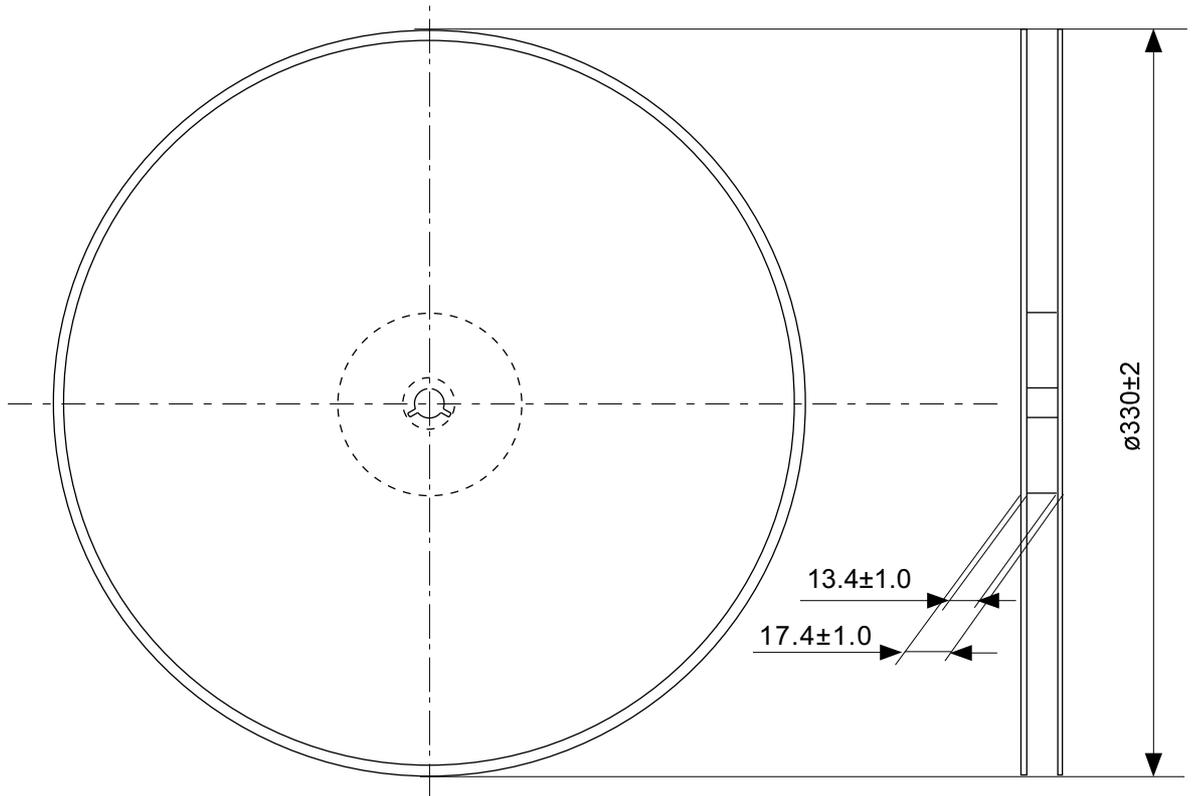
No. FT008-A-P-SD-1.2

TITLE	TSSOP8-E-PKG Dimensions
No.	FT008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

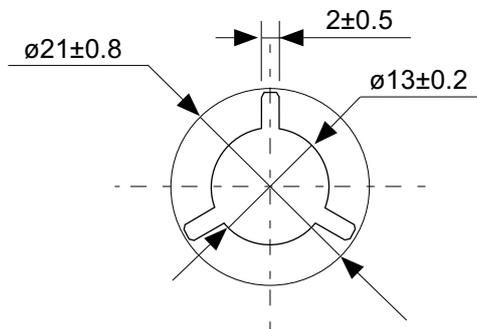


No. FT008-E-C-SD-1.0

TITLE	TSSOP8-E-Carrier Tape
No.	FT008-E-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

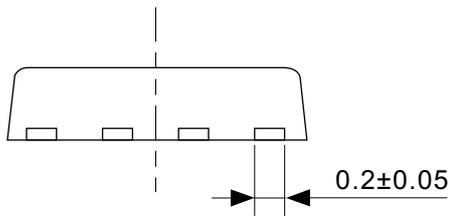
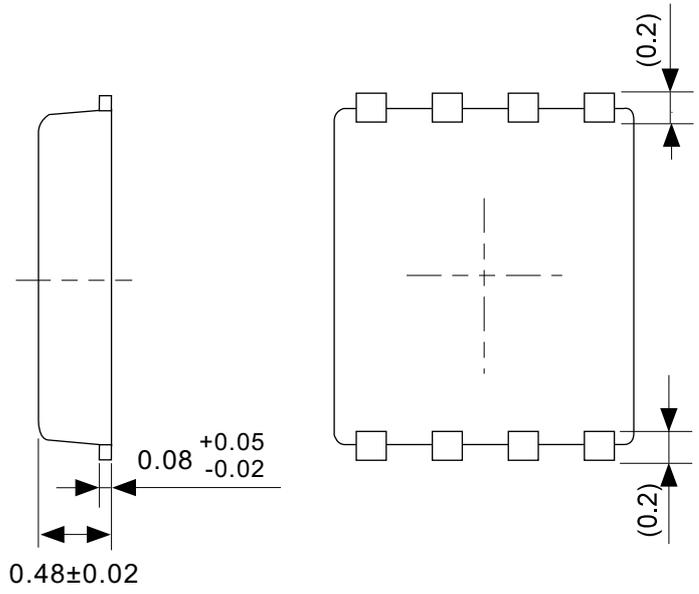
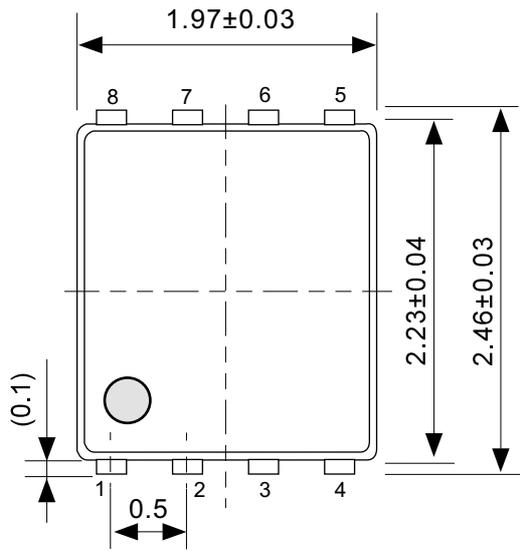


Enlarged drawing in the central part



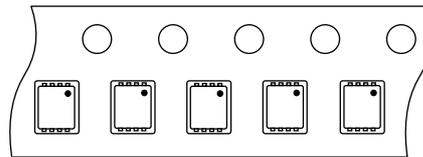
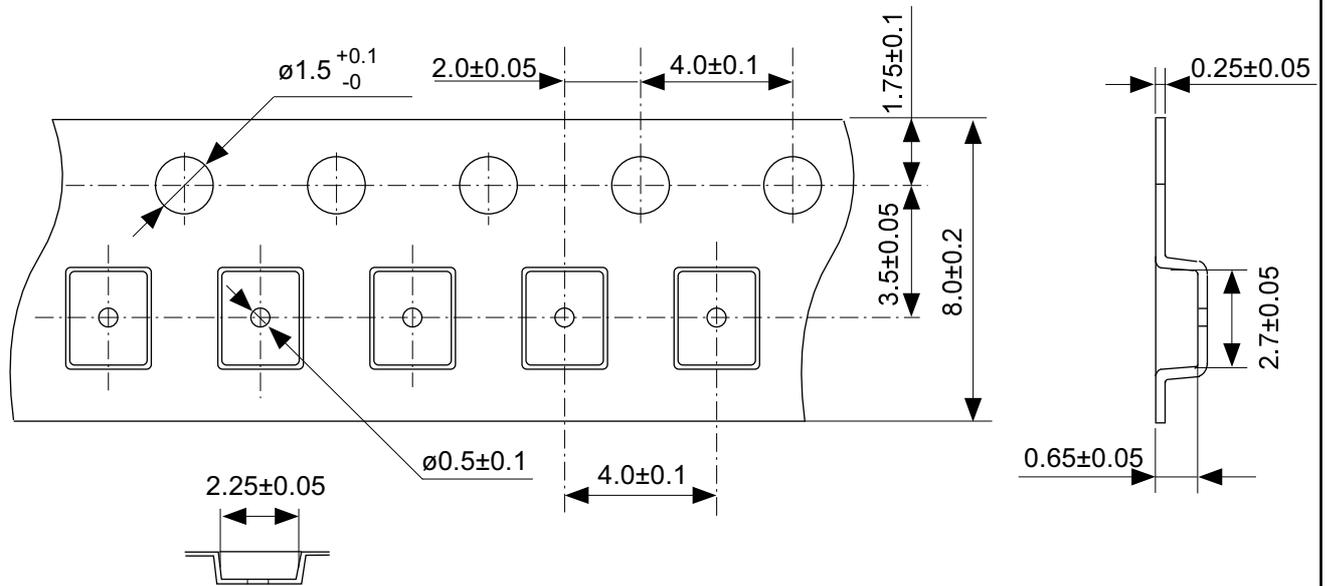
No. FT008-E-R-S1-2.0

TITLE	TSSOP8-E-Reel		
No.	FT008-E-R-S1-2.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

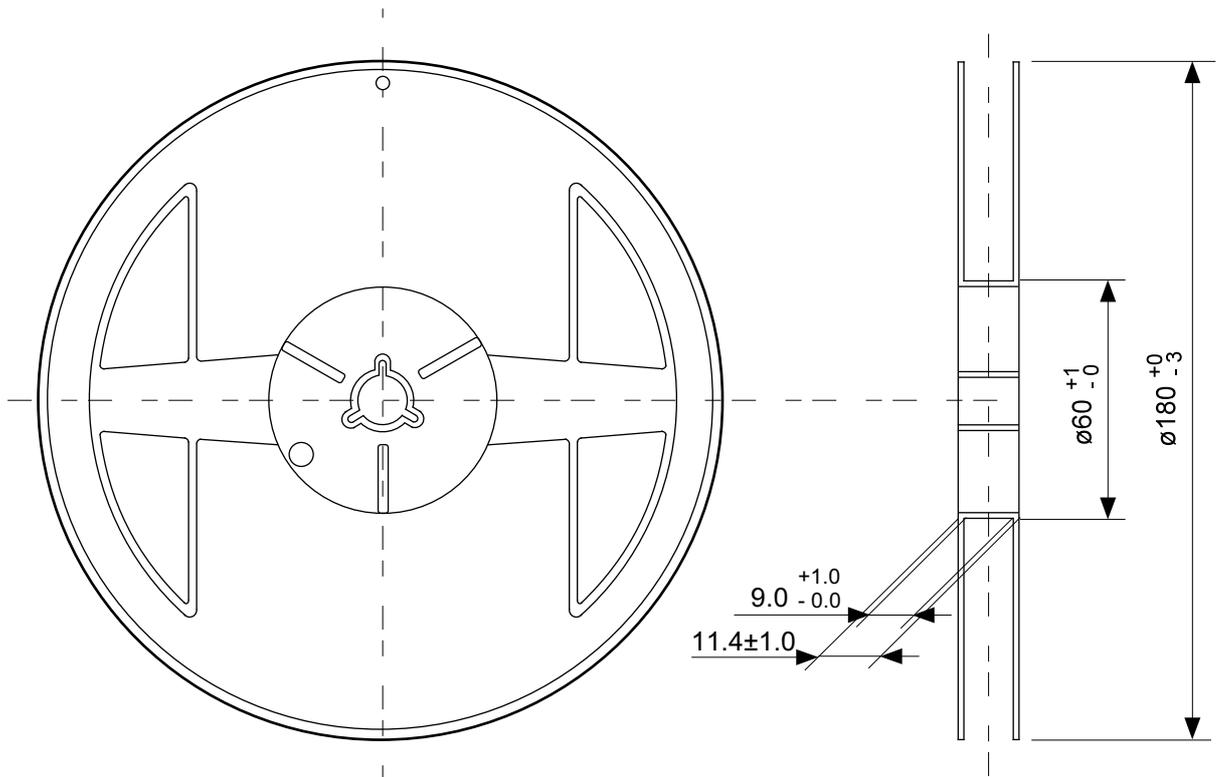
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



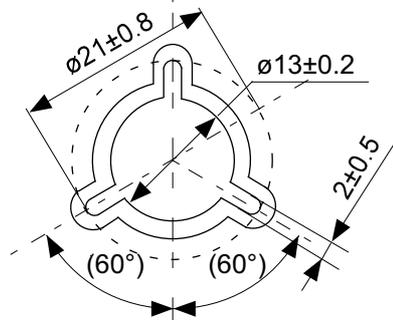
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

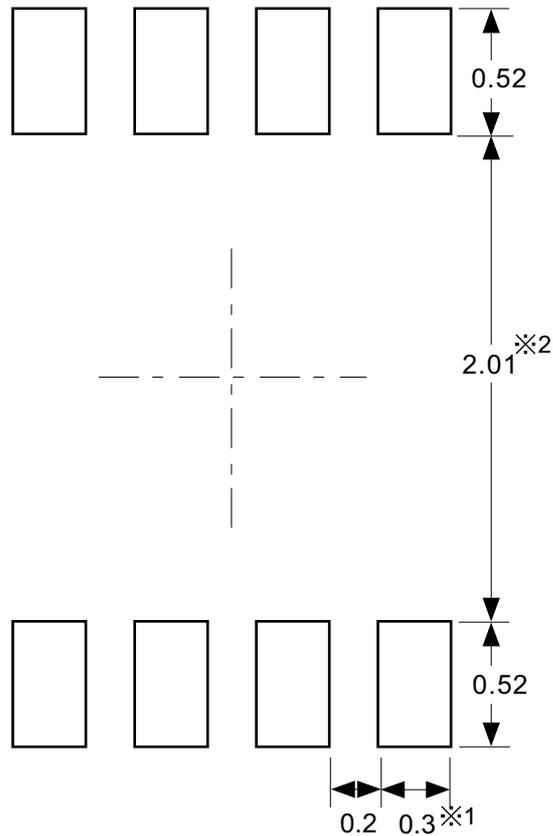


Enlarged drawing in the central part



No. PH008-A-R-SD-2.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-2.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm 以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com