

ミニアナログシリーズは汎用アナログ回路を小型パッケージに搭載した IC です。

S-89430/89431 シリーズは Rail-to-Rail^{*1} の入力および出力を有する CMOS 型オペアンプで、位相補償回路を内蔵し、低電圧動作、低消費電流の特長を持つため、電池駆動の小型携帯機器への応用に最適です。

0.9 V から動作し、消費電流は 0.5 μ A と極めて低くなっています。

S-89430A/89431A シリーズはシングルオペアンプ（1 回路入り）です。

S-89430B/89431B シリーズはデュアルオペアンプ（2 回路入り）です。

*1. Rail-to-Rail はモトローラ株式会社の登録商標です。

■ 特長

- ・従来の汎用オペアンプに比べ、低電圧動作可能
: $V_{DD} = 0.9\text{ V} \sim 5.5\text{ V}$
- ・低消費電流（1 回路あたり）
: $I_{DD} = 0.5\ \mu\text{A Typ.}$
- ・広い入出力電圧範囲（Rail-to-Rail）
: $V_{CMR} = V_{SS} \sim V_{DD}$
- ・低入力オフセット電圧
: $V_{IO} = 10.0\text{ mV Max. (S-89430 シリーズ)}$
: $V_{IO} = 5.0\text{ mV Max. (S-89431 シリーズ)}$
- ・内部位相補償のため、外付け素子が不要
- ・鉛フリー、Sn 100%、ハロゲンフリー^{*1}

*1. 詳細は「■ 品目コードの構成」を参照してください。

■ 用途

- ・携帯電話
- ・ノート PC
- ・デジタルカメラ
- ・デジタルビデオカメラ

■ パッケージ

- ・ SC-88A
- ・ SOT-23-5
- ・ SNT-8A
- ・ TMSOP-8

■ ブロック図

1. S-89430A/89431A シリーズ シングルオペアンプ (1回路入り) 品

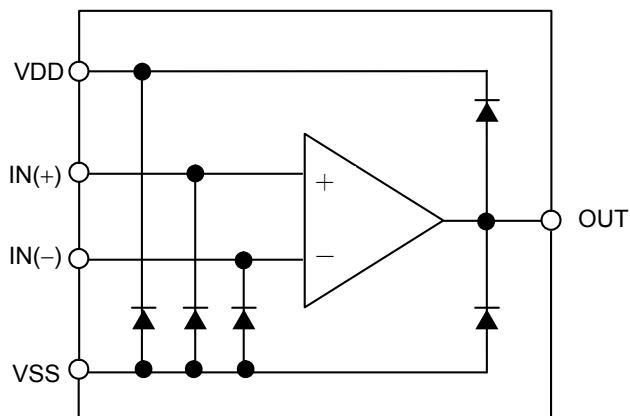


図 1

2. S-89430B/89431B シリーズ デュアルオペアンプ (2回路入り) 品

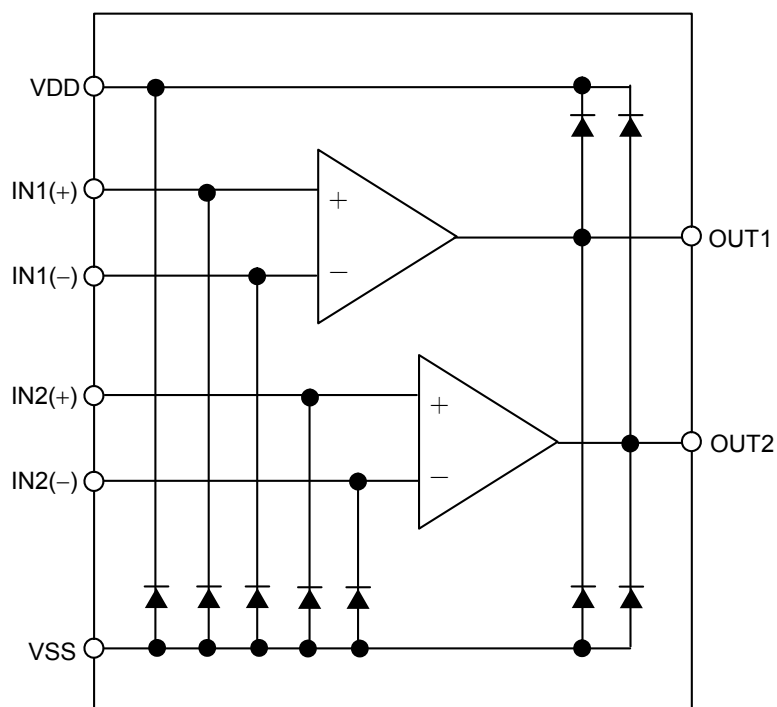


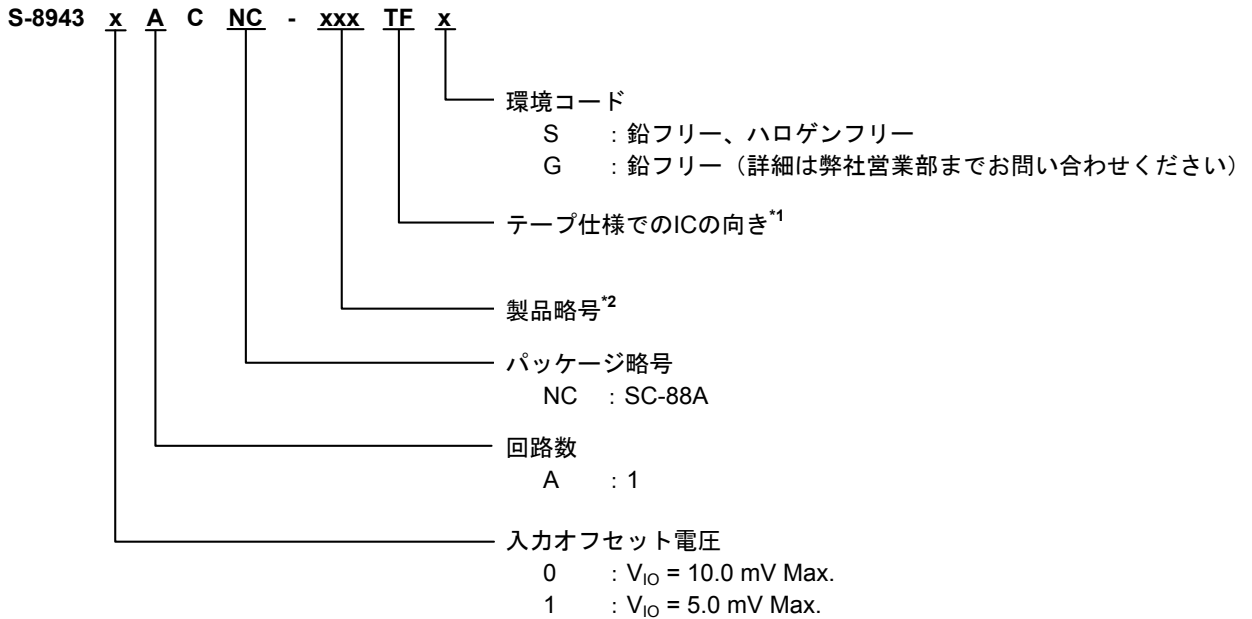
図 2

■ 品目コードの構成

S-89430/89431 シリーズは、製品タイプ・パッケージ種別を用途により選択指定することができます。製品名における文字列が示す内容は「1. 製品名」を、パッケージ図面は「2. パッケージ」を、製品タイプは「3. 製品名リスト」を参照してください。

1. 製品名

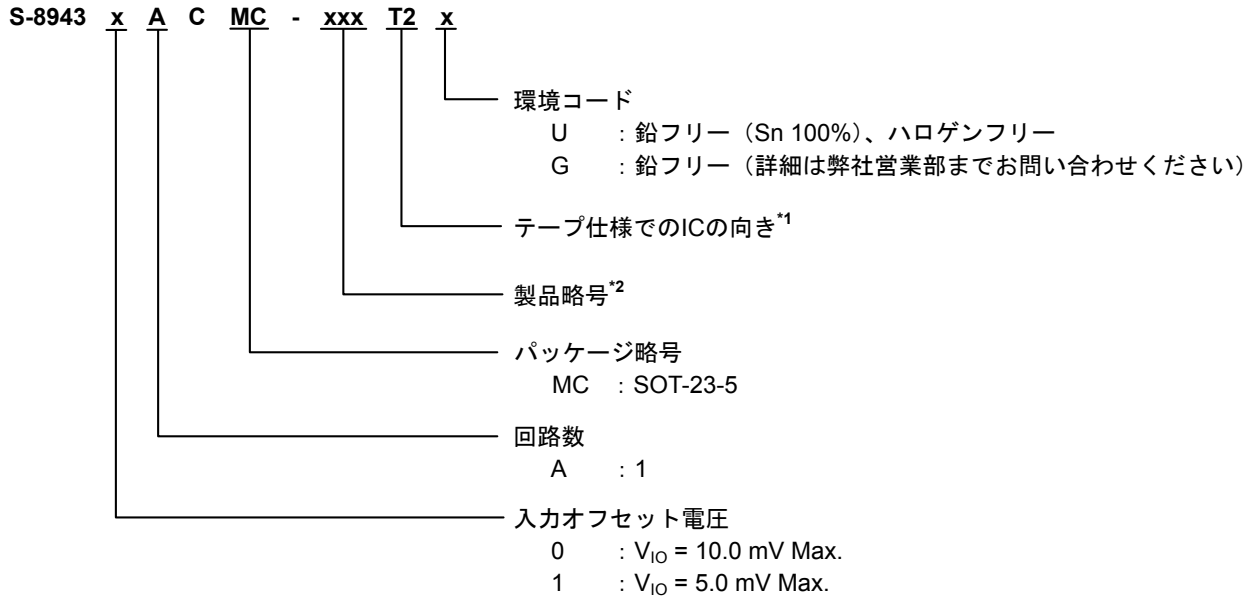
(1) SC-88A の場合



*1. テープ図面を参照してください。

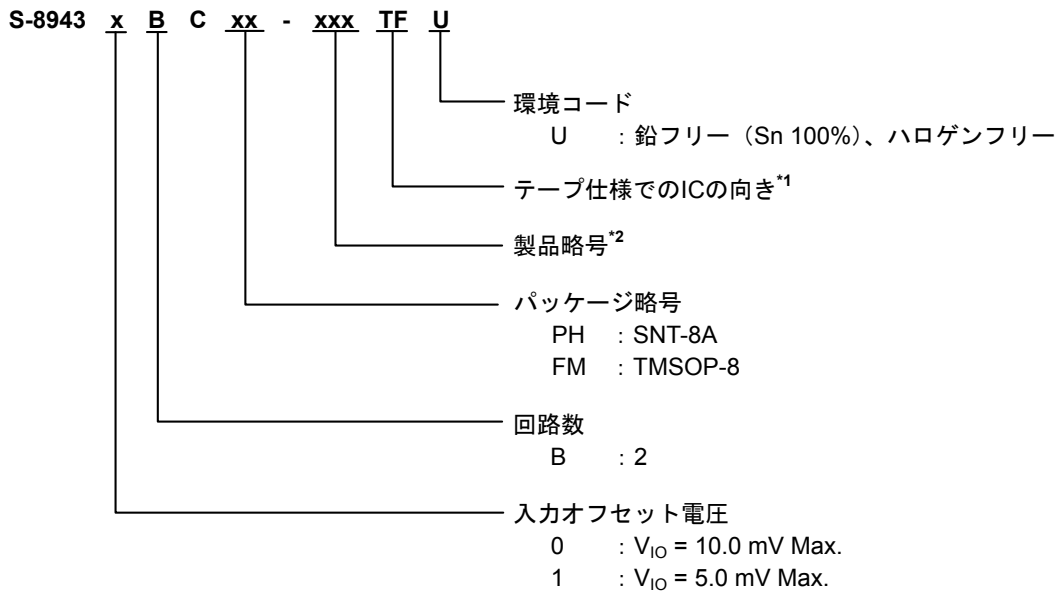
*2. 「3. 製品名リスト」を参照してください。

(2) SOT-23-5 の場合



- *1. テープ図面を参照してください。
*2. 「3. 製品名リスト」を参照してください。

(3) SNT-8A、TMSOP-8 の場合



- *1. テープ図面を参照してください。
*2. 「3. 製品名リスト」を参照してください。

2. パッケージ

パッケージ名	図面コード			
	パッケージ図面	テープ図面	リール図面	ランド図面
SC-88A	NP005-B-P-SD	NP005-B-C-SD	NP005-B-R-SD	—
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD	—
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD
TMSOP-8	FM008-A-P-SD	FM008-A-C-SD	FM008-A-R-SD	—

3. 製品名リスト

表 1

製品名	入力オフセット電圧	回路数	パッケージ
S-89430ACNC-HBUTFz	10 mV Max.	1 回路品	SC-88A
S-89430ACMC-HBUT2x	10 mV Max.	1 回路品	SOT-23-5
S-89430BCPH-H4CTFU	10 mV Max.	2 回路品	SNT-8A
S-89430BCFM-H4CTFU	10 mV Max.	2 回路品	TMSOP-8
S-89431ACNC-HBVTfz	5 mV Max.	1 回路品	SC-88A
S-89431ACMC-HBVT2x	5 mV Max.	1 回路品	SOT-23-5
S-89431BCPH-H4DTFU	5 mV Max.	2 回路品	SNT-8A
S-89431BCFM-H4DTFU	5 mV Max.	2 回路品	TMSOP-8

備考 1. x : GまたはU

2. z : GまたはS

3. Sn 100%、ハロゲンフリー製品をご希望の場合は、環境コード = Uの製品をお選びください。

■ ピン配置図

1. SC-88A

Top view

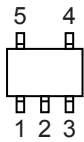


図 3

表 2

(1 回路品)

端子番号	端子記号	端子内容
1	IN(+)	非反転入力端子
2	VSS	GND 端子
3	IN(-)	反転入力端子
4	OUT	出力端子
5	VDD	正電源端子

2. SOT-23-5

Top view

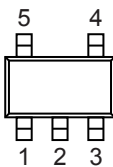


図 4

表 3

(1 回路品)

端子番号	端子記号	端子内容
1	IN(+)	非反転入力端子
2	VSS	GND 端子
3	IN(-)	反転入力端子
4	OUT	出力端子
5	VDD	正電源端子

3. SNT-8A

Top view

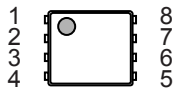


図 5

表 4

(2 回路品)

端子番号	端子記号	端子内容
1	OUT1	出力端子 1
2	IN1(-)	反転入力端子 1
3	IN1(+)	非反転入力端子 1
4	VSS	GND 端子
5	IN2(+)	非反転入力端子 2
6	IN2(-)	反転入力端子 2
7	OUT2	出力端子 2
8	VDD	正電源端子

4. TMSOP-8

Top view

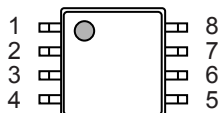


図 6

表 5

(2 回路品)

端子番号	端子記号	端子内容
1	OUT1	出力端子 1
2	IN1(-)	反転入力端子 1
3	IN1(+)	非反転入力端子 1
4	VSS	GND 端子
5	IN2(+)	非反転入力端子 2
6	IN2(-)	反転入力端子 2
7	OUT2	出力端子 2
8	VDD	正電源端子

■ 絶対最大定格

表 6

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	絶対最大定格	単位
電源電圧	V_{DD}	$V_{SS}-0.3 \sim V_{SS}+7.0$	V
入力電圧	V_{IN}	$V_{SS}-0.3 \sim V_{SS}+7.0$ (最大 7.0)	V
出力電圧	V_{OUT}	$V_{SS}-0.3 \sim V_{DD}+0.3$ (最大 7.0)	V
差動入力電圧	V_{IND}	± 5.5	V
出力端子電流	I_{SOURCE}	7.0	mA
	I_{SINK}	7.0	mA
許容損失	SC-88A	350^{*1}	mW
	SOT-23-5	600^{*1}	mW
	SNT-8A	450^{*1}	mW
	TMSOP-8	650^{*1}	mW
動作周囲温度	T_{opr}	$-40 \sim +85$	$^\circ\text{C}$
保存温度	T_{stg}	$-55 \sim +125$	$^\circ\text{C}$

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm \times 76.2 mm \times t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

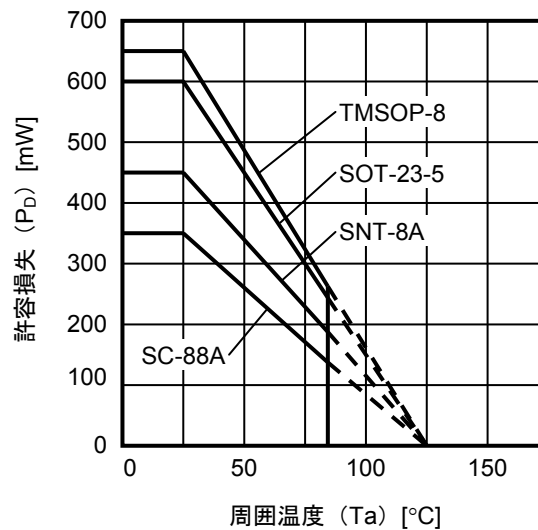


図 7 パッケージ許容損失 (基板実装時)

■ 電気的特性

表 7

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
動作電源電圧範囲	V_{DD}	—	0.9	—	5.5	V	—

1. $V_{DD} = 3.0\text{ V}$

表 8

DC 電気的特性 ($V_{DD} = 3.0\text{ V}$)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
消費電流 (1 回路あたり) **1	I_{DD}	$V_{CMR} = V_{OUT} = 1.5\text{ V}$	—	0.50	0.75	μA	6	
入力オフセット電圧	V_{IO}	$V_{CMR} = 1.5\text{ V}$	S-89430 シリーズ	-10	± 5	+10	mV	2
			S-89431 シリーズ	-5	± 3	+5	mV	2
入力オフセット電流	I_{IO}	—	—	1	—	pA	—	
入力バイアス電流	I_{BIAS}	—	—	1	—	pA	—	
同相入力電圧範囲	V_{CMR}	—	0	—	3	V	3	
電圧利得 (開ループ)	A_{VOL}	$V_{SS} + 0.1\text{ V} \leq V_{OUT} \leq V_{DD} - 0.1\text{ V}$, $V_{CMR} = 1.5\text{ V}$, $R_L = 1.0\text{ M}\Omega$	70	80	—	dB	9	
最大出力振幅電圧	V_{OH}	$R_L = 100\text{ k}\Omega$	2.95	—	—	V	4	
	V_{OL}	$R_L = 100\text{ k}\Omega$	—	—	0.05	V	5	
同相入力信号除去比	CMRR	$V_{SS} \leq V_{CMR} \leq V_{DD}$	45	65	—	dB	3	
電源電圧除去比	PSRR	$V_{DD} = 0.9\text{ V} \sim 5.5\text{ V}$	70	80	—	dB	1	
ソース電流	I_{SOURCE}	$V_{OUT} = V_{DD} - 0.1\text{ V}$	400	500	—	μA	7	
		$V_{OUT} = 0\text{ V}$	4800	6000	—	μA	7	
シンク電流	I_{SINK}	$V_{OUT} = 0.1\text{ V}$	400	550	—	μA	8	
		$V_{OUT} = V_{DD}$	4800	6000	—	μA	8	

*1. 出力が V_{DD} 側に飽和した場合に、最大で $3\text{ }\mu\text{A} \sim 5\text{ }\mu\text{A}$ 程度の消費電流が流れることがあります。

「■ 諸特性データ (Typical データ)」の「4. 消費電流 (1 回路あたり) ー同相入力電圧範囲特性 (ボルテージフォロワ構成)」を参照してください。

表 9

AC 電気的特性 ($V_{DD} = 3.0\text{ V}$)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位
スルーレート	SR	$R_L = 1.0\text{ M}\Omega$, $C_L = 15\text{ pF}$ (図 17 参照)	—	5	—	V/ms
利得帯域幅積	GBP	$C_L = 0\text{ pF}$	—	4.8	—	kHz
最大負荷容量	C_L	—	—	47	—	pF

2. $V_{DD} = 1.8$ V

表 10

DC 電気的特性 ($V_{DD} = 1.8$ V)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
消費電流 (1 回路あたり) **	I_{DD}	$V_{CMR} = V_{OUT} = 0.9$ V	—	0.50	0.75	μ A	6	
入力オフセット電圧	V_{IO}	$V_{CMR} = 0.9$ V	S-89430 シリーズ	-10	± 5	+10	mV	2
			S-89431 シリーズ	-5	± 3	+5	mV	2
入力オフセット電流	I_{IO}	—	—	1	—	pA	—	
入力バイアス電流	I_{BIAS}	—	—	1	—	pA	—	
同相入力電圧範囲	V_{CMR}	—	0	—	1.8	V	3	
電圧利得 (開ループ)	A_{VOL}	$V_{SS} + 0.1$ V $\leq V_{OUT} \leq V_{DD} - 0.1$ V, $V_{CMR} = 0.9$ V, $R_L = 1.0$ M Ω	66	75	—	dB	9	
最大出力振幅電圧	V_{OH}	$R_L = 100$ k Ω	1.75	—	—	V	4	
	V_{OL}	$R_L = 100$ k Ω	—	—	0.05	V	5	
同相入力信号除去比	CMRR	$V_{SS} \leq V_{CMR} \leq V_{DD}$	35	55	—	dB	3	
		$V_{SS} \leq V_{CMR} \leq V_{DD} - 0.3$ V	45	60	—	dB	3	
電源電圧除去比	PSRR	$V_{DD} = 0.9$ V ~ 5.5 V	70	80	—	dB	1	
ソース電流	I_{SOURCE}	$V_{OUT} = V_{DD} - 0.1$ V	220	300	—	μ A	7	
		$V_{OUT} = 0$ V	1200	1800	—	μ A	7	
シンク電流	I_{SINK}	$V_{OUT} = 0.1$ V	220	300	—	μ A	8	
		$V_{OUT} = V_{DD}$	1200	1800	—	μ A	8	

*1. 出力が V_{DD} 側に飽和した場合に、最大で 3 μ A ~ 5 μ A 程度の消費電流が流れることがあります。

「■ 諸特性データ (Typical データ)」の「4. 消費電流 (1 回路あたり) - 同相入力電圧範囲特性 (ボルテージフォロウ構成)」を参照してください。

表 11

AC 電気的特性 ($V_{DD} = 1.8$ V)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位
スルーレート	SR	$R_L = 1.0$ M Ω , $C_L = 15$ pF (図 17 参照)	—	4.5	—	V/ms
利得帯域幅積	GBP	$C_L = 0$ pF	—	5	—	kHz
最大負荷容量	C_L	—	—	47	—	pF

3. $V_{DD} = 0.9$ V

表 12

DC 電気的特性 ($V_{DD} = 0.9$ V)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
消費電流 (1 回路あたり) **1	I_{DD}	$V_{CMR} = V_{OUT} = 0.45$ V	—	0.50	0.75	μ A	6	
入力オフセット電圧	V_{IO}	$V_{CMR} = 0.45$ V	S-89430 シリーズ	-10	± 5	+10	mV	2
			S-89431 シリーズ	-5	± 3	+5	mV	2
入力オフセット電流	I_{IO}	—	—	1	—	pA	—	
入力バイアス電流	I_{BIAS}	—	—	1	—	pA	—	
同相入力電圧範囲	V_{CMR}	—	0	—	0.9	V	3	
電圧利得 (開ループ)	A_{VOL}	$V_{SS} + 0.1$ V $\leq V_{OUT} \leq V_{DD} - 0.1$ V, $V_{CMR} = 0.45$ V, $R_L = 1.0$ M Ω	60	75	—	dB	9	
最大出力振幅電圧	V_{OH}	$R_L = 100$ k Ω	0.85	—	—	V	4	
	V_{OL}	$R_L = 100$ k Ω	—	—	0.05	V	5	
同相入力信号除去比	CMRR	$V_{SS} \leq V_{CMR} \leq V_{DD}$	25	55	—	dB	3	
		$V_{SS} \leq V_{CMR} \leq V_{DD} - 0.35$ V	40	60	—	dB	3	
電源電圧除去比	PSRR	$V_{DD} = 0.9$ V ~ 5.5 V	70	80	—	dB	1	
ソース電流	I_{SOURCE}	$V_{OUT} = V_{DD} - 0.1$ V	25	65	—	μ A	7	
		$V_{OUT} = 0$ V	40	140	—	μ A	7	
シンク電流	I_{SINK}	$V_{OUT} = 0.1$ V	10	65	—	μ A	8	
		$V_{OUT} = V_{DD}$	12	120	—	μ A	8	

*1. 出力が V_{DD} 側に飽和した場合に、最大で 3 μ A ~ 5 μ A 程度の消費電流が流れることがあります。

「■ 諸特性データ (Typical データ)」の「4. 消費電流 (1 回路あたり) - 同相入力電圧範囲特性 (ボルテージフォロワ構成)」を参照してください。

表 13

AC 電気的特性 ($V_{DD} = 0.9$ V)

(特記なき場合 : $T_a = +25^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位
スルーレート	SR	$R_L = 1.0$ M Ω , $C_L = 15$ pF (図 17 参照)	—	4	—	V/ms
利得帯域幅積	GBP	$C_L = 0$ pF	—	5	—	kHz
最大負荷容量	C_L	—	—	47	—	pF

■ 測定回路（1回路あたり）

1. 電源電圧除去比

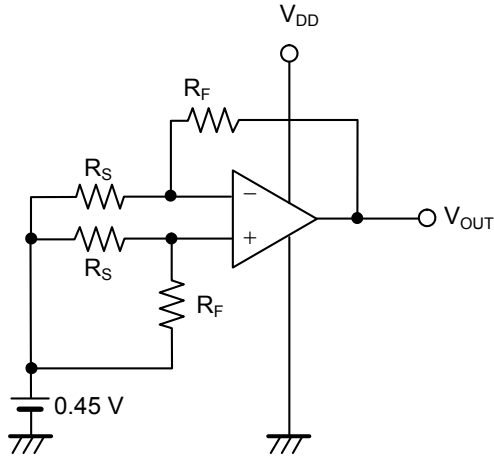


図 8

・ 電源電圧除去比 (PSRR)

それぞれの V_{DD} 時の V_{OUT} を測定し、次式で電源電圧除去比 (PSRR) を求めます。

測定条件：

$V_{DD} = 0.9\text{ V}$ 時の V_{DD} を V_{DD1} 、 V_{OUT} を V_{OUT1} 、

$V_{DD} = 5.5\text{ V}$ 時の V_{DD} を V_{DD2} 、 V_{OUT} を V_{OUT2} とする。

$$\text{PSRR} = 20 \log \left(\left| \frac{V_{DD1} - V_{DD2}}{V_{OUT1} - V_{OUT2}} \right| \times \frac{R_F + R_S}{R_S} \right)$$

2. 入力オフセット電圧

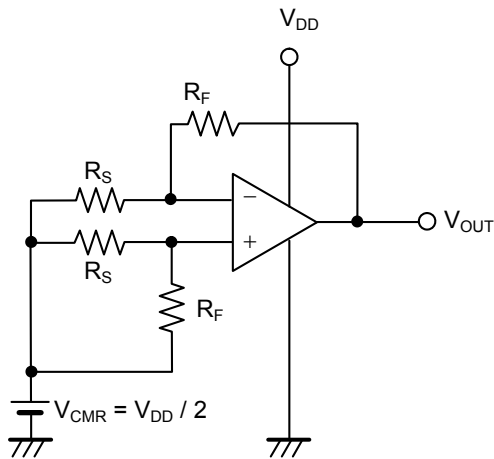


図 9

・ 入力オフセット電圧 (V_{IO})

$$V_{IO} = \left(V_{OUT} - \frac{V_{DD}}{2} \right) \times \frac{R_S}{R_F + R_S}$$

3. 同相入力信号除去比、同相入力電圧範囲

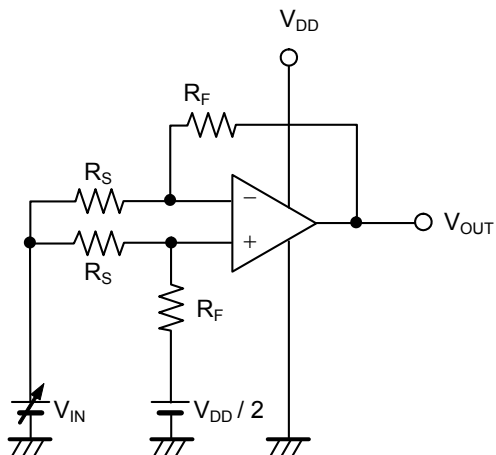


図 10

・同相入力信号除去比 (CMRR)

それぞれの V_{IN} 時の V_{OUT} を測定し、次式で同相入力信号除去比 (CMRR) を求めます。

測定条件 :

$V_{IN} = V_{CMR \text{ Max.}}$ 時の V_{IN} を V_{IN1} 、 V_{OUT} を V_{OUT1} 、

$V_{IN} = V_{CMR \text{ Min.}}$ 時の V_{IN} を V_{IN2} 、 V_{OUT} を V_{OUT2} とする。

$$CMRR = 20 \log \left(\left| \frac{V_{IN1} - V_{IN2}}{V_{OUT1} - V_{OUT2}} \right| \times \frac{R_F + R_S}{R_S} \right)$$

・同相入力電圧範囲 (V_{CMR})

V_{IN} を可変させ、 V_{OUT} が同相入力信号除去比の規格を満足する入力電圧範囲です。

4. 最大出力振幅電圧 (V_{OH})

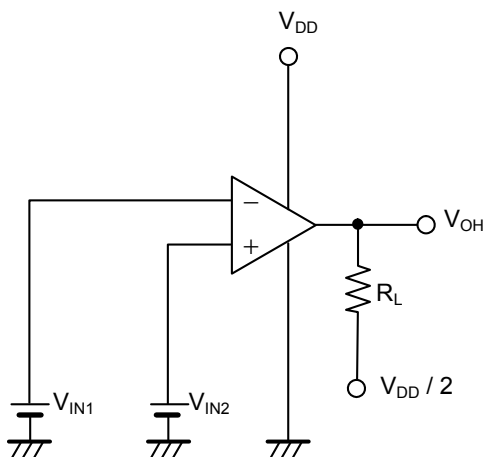


図 11

・最大出力振幅電圧 (V_{OH})

測定条件 :

$$V_{IN1} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$R_L = 100 \text{ k}\Omega$$

5. 最大出力振幅電圧 (V_{OL})

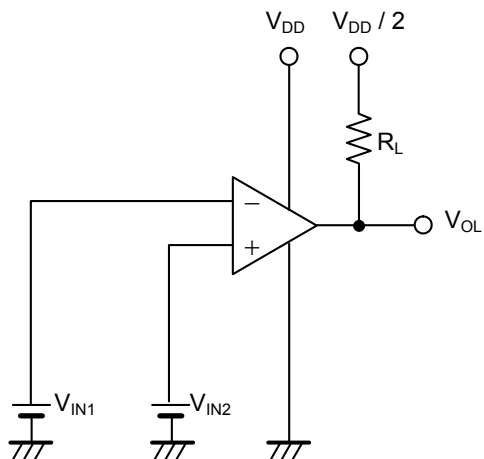


図 12

・最大出力振幅電圧 (V_{OL})

測定条件 :

$$V_{IN1} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$R_L = 100 \text{ k}\Omega$$

6. 消費電流

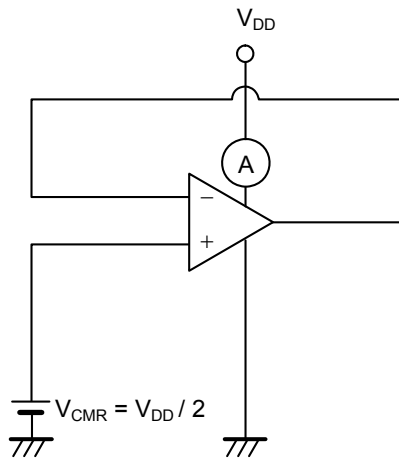


図 13

・消費電流 (I_{DD})

7. ソース電流

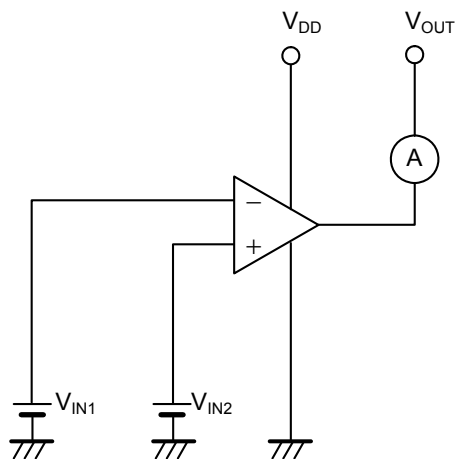


図 14

・ソース電流 (I_{SOURCE})

測定条件:

$$V_{OUT} = V_{DD} - 0.1 \text{ V または } V_{OUT} = 0 \text{ V}$$

$$V_{IN1} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

8. シンク電流

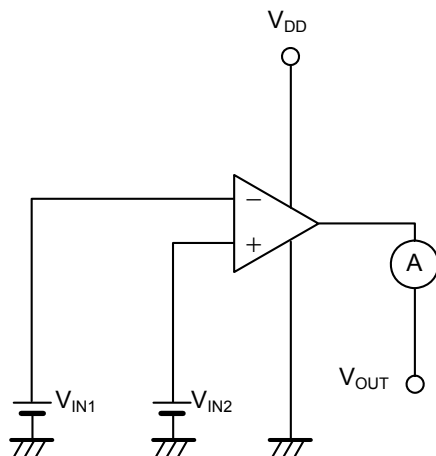


図 15

・シンク電流 (I_{SINK})

測定条件:

$$V_{OUT} = 0.1 \text{ V または } V_{OUT} = V_{DD}$$

$$V_{IN1} = \frac{V_{DD}}{2} + 0.1 \text{ V}$$

$$V_{IN2} = \frac{V_{DD}}{2} - 0.1 \text{ V}$$

9. 電圧利得（開ループ）

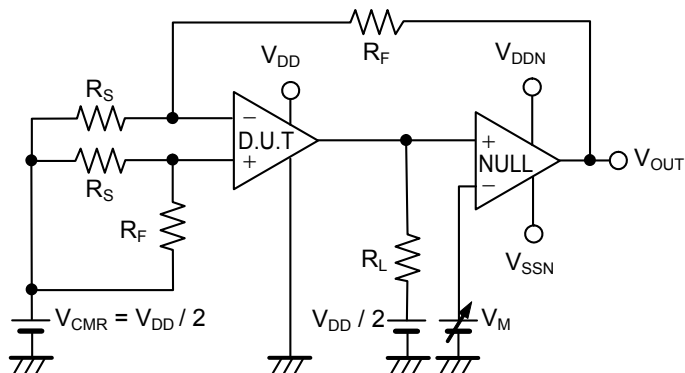


図 16

・電圧利得（開ループ）（ A_{VOL} ）

それぞれの V_M 時の V_{OUT} を測定し、次式で電圧利得（ A_{VOL} ）を求めます。

測定条件：

$V_M = V_{DD} - 0.1 \text{ V}$ 時の V_M を V_{M1} 、 V_{OUT} を V_{OUT1} 、

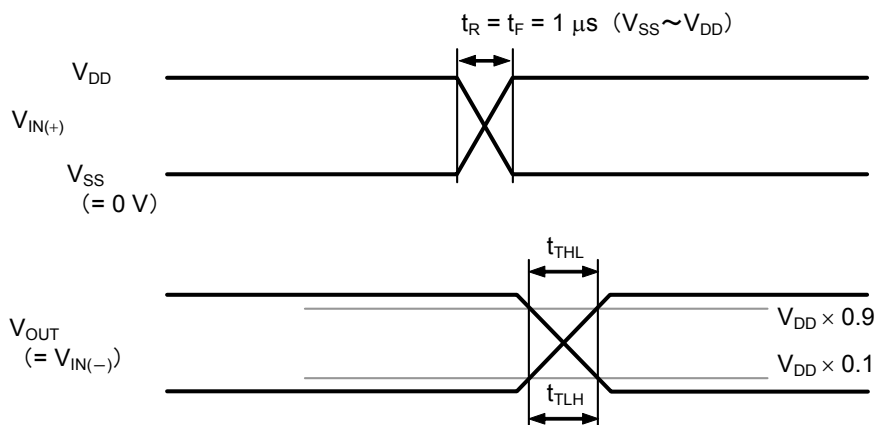
$V_M = V_{SS} + 0.1 \text{ V}$ 時の V_M を V_{M2} 、 V_{OUT} を V_{OUT2} とする。

$R_L = 1 \text{ M}\Omega$

$$A_{VOL} = 20 \log \left(\left| \frac{V_{M1} - V_{M2}}{V_{OUT1} - V_{OUT2}} \right| \times \frac{R_F + R_S}{R_S} \right)$$

10. スルーレート（SR）

ボルテージフォロワにして測定します。



立ち下がり時

$$SR = \frac{V_{DD} \times 0.8}{t_{THL}}$$

立ち上がり時

$$SR = \frac{V_{DD} \times 0.8}{t_{TLH}}$$

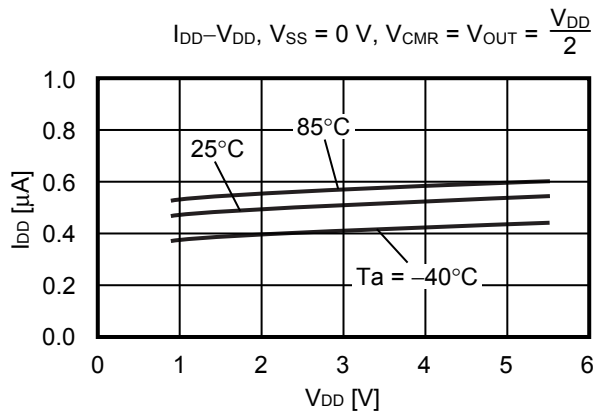
図 17

■ 注意事項

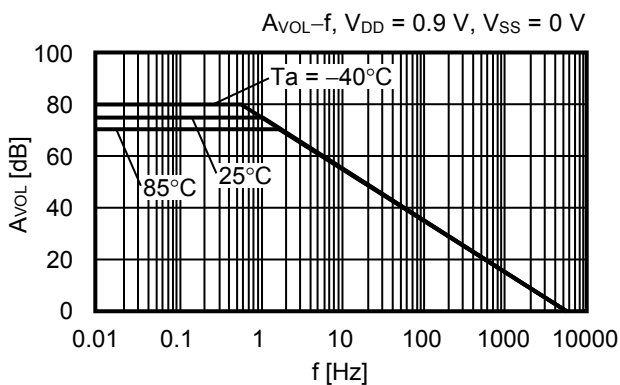
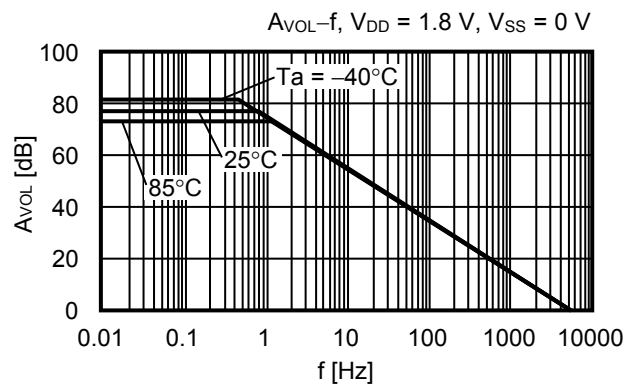
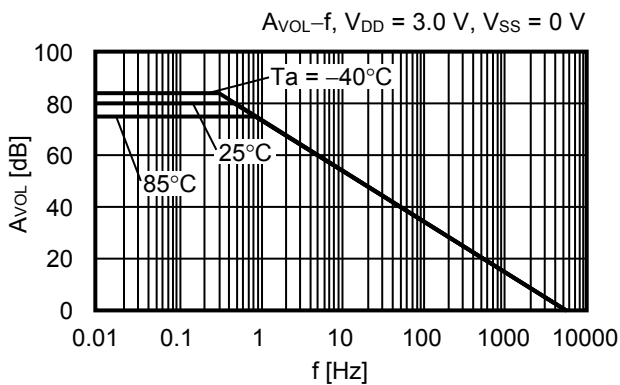
- ・出力が V_{DD} 側に飽和した場合に、最大で $3\ \mu\text{A}\sim 5\ \mu\text{A}$ 程度の消費電流が流れることがあります。
「■ 諸特性データ (Typical データ)」の「4. 消費電流 (1 回路あたり) – 同相入力電圧範囲特性 (ボルテージフォロワ構成)」を参照してください。
- ・本 IC は静電気に対する保護回路が内蔵されていますが、保護回路の性能を超える過大静電気が IC に印加されないようにしてください。
- ・出力電流は 7 mA 以下でお使いください。
- ・弊社 IC を使用して製品を作る場合には、その製品での当 IC の使い方や製品の仕様、出荷先の国などによって当 IC を含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typical データ)

1. 消費電流 (1 回路あたり) - 電源電圧特性

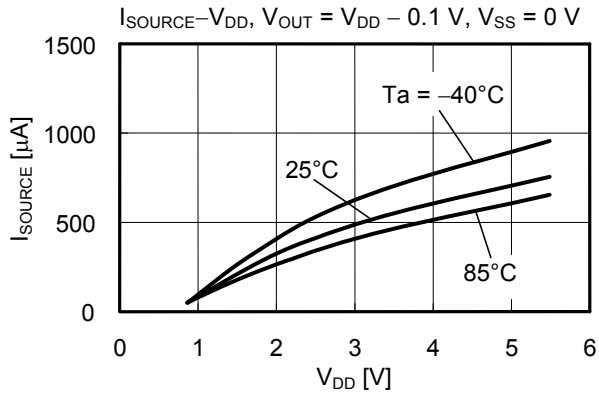


2. 電圧利得一周波数特性

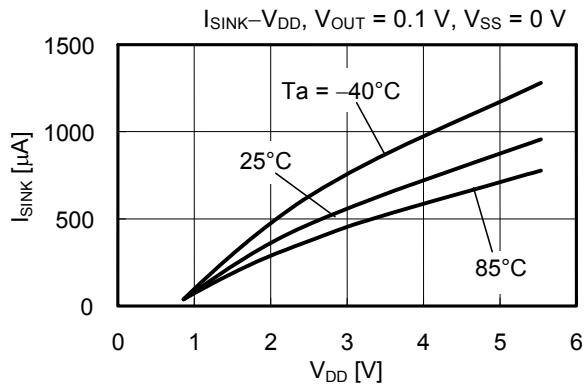


3. 出力電流特性

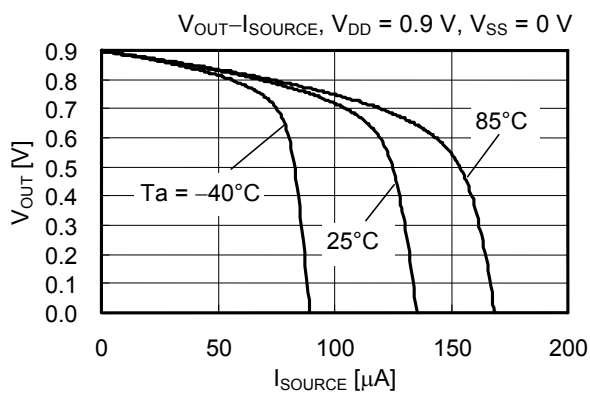
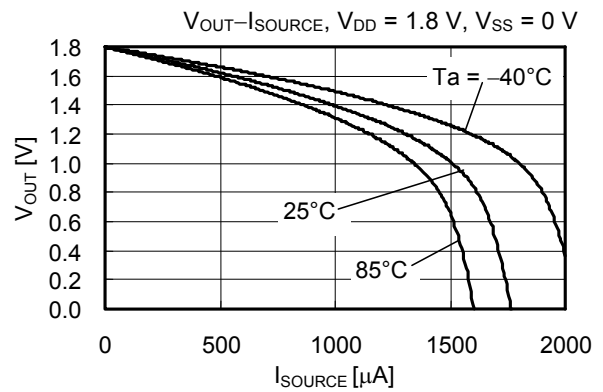
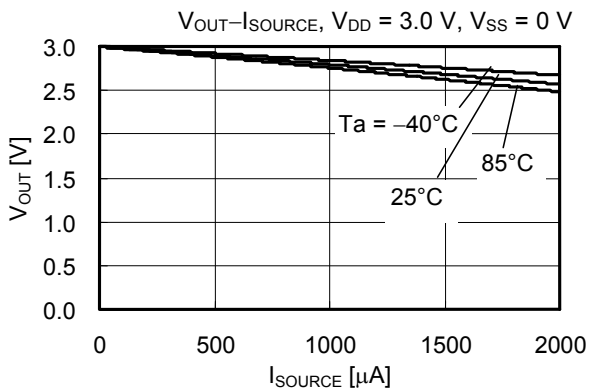
3.1 I_{SOURCE} —電源電圧特性



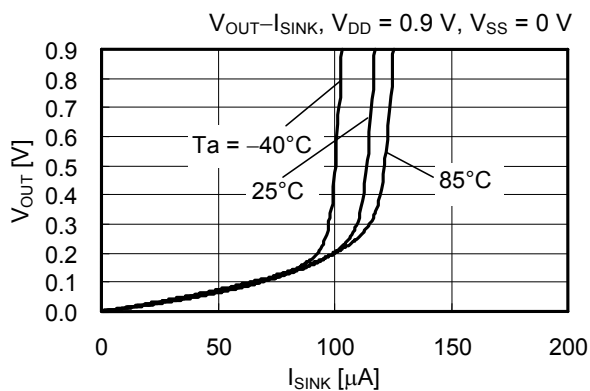
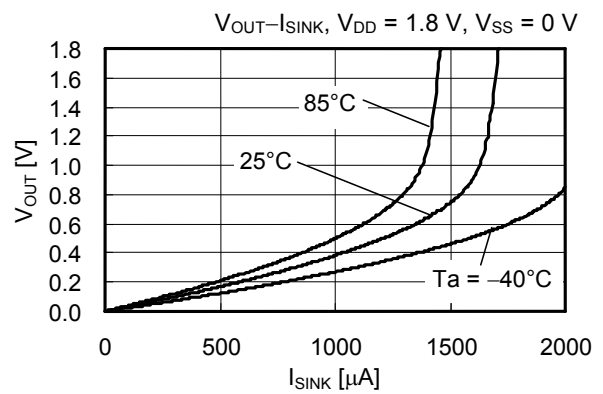
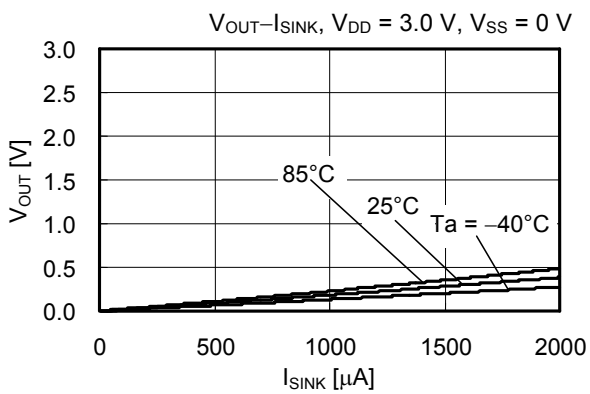
3.2 I_{SINK} —電源電圧特性



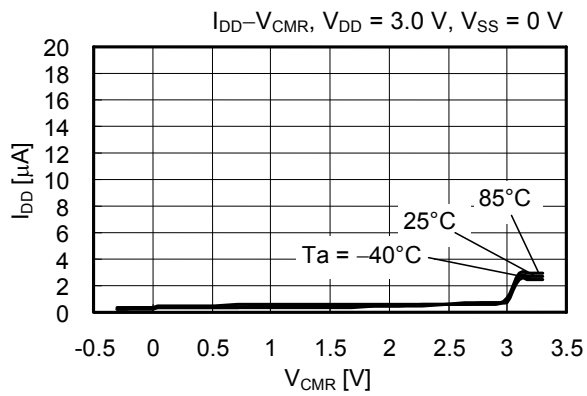
3.3 出力電圧 (V_{OUT}) - I_{SOURCE} 特性

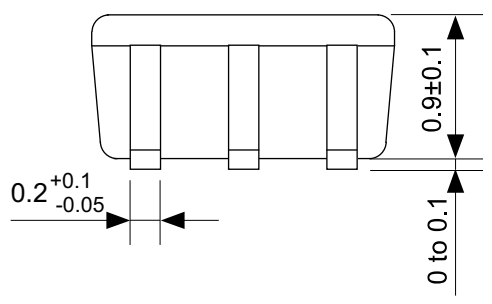
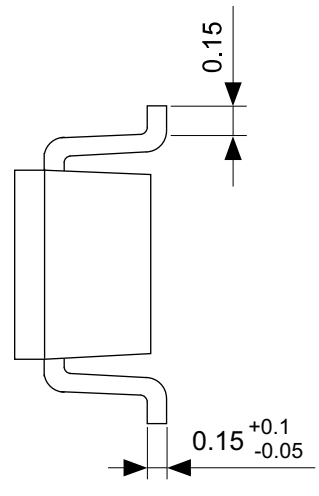
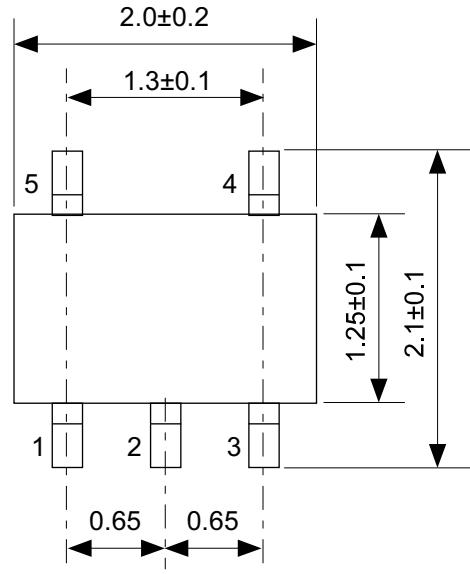


3.4 出力電圧 (V_{OUT}) - I_{SINK} 特性



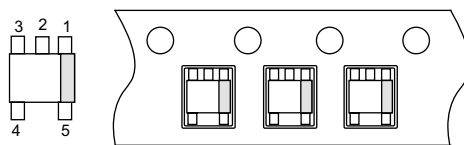
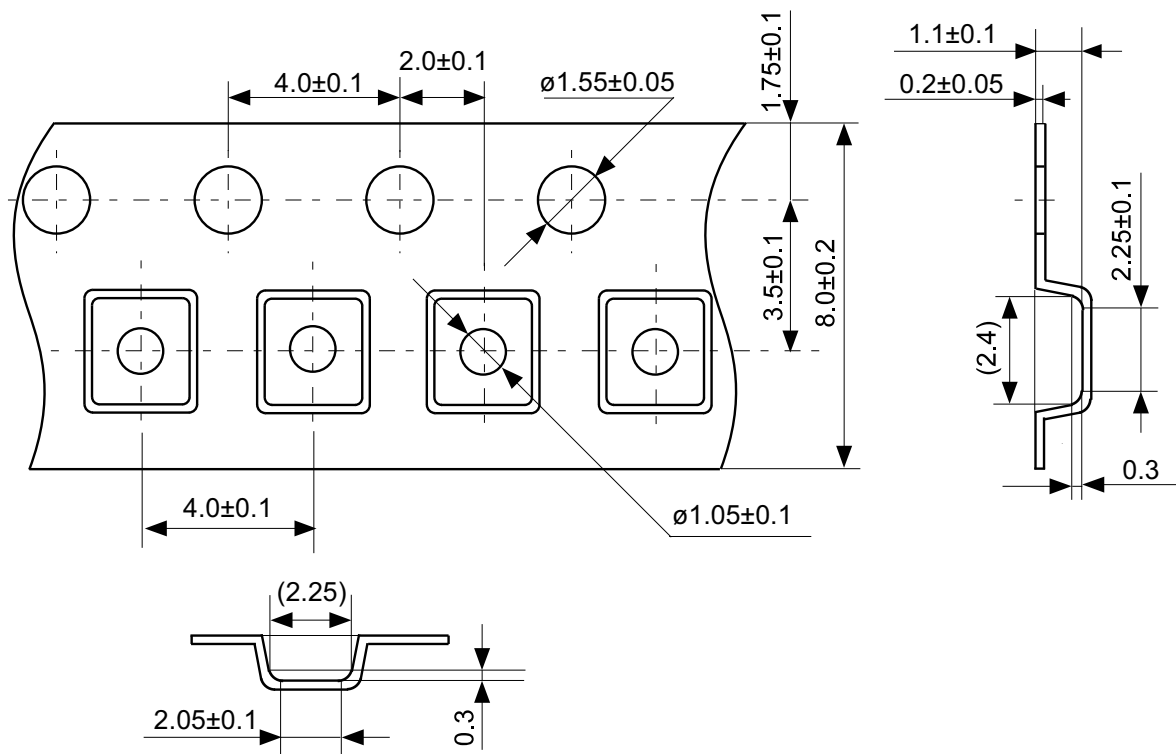
4. 消費電流（1回路あたり）－同相入力電圧範囲特性（ボルテージフォロワ構成）





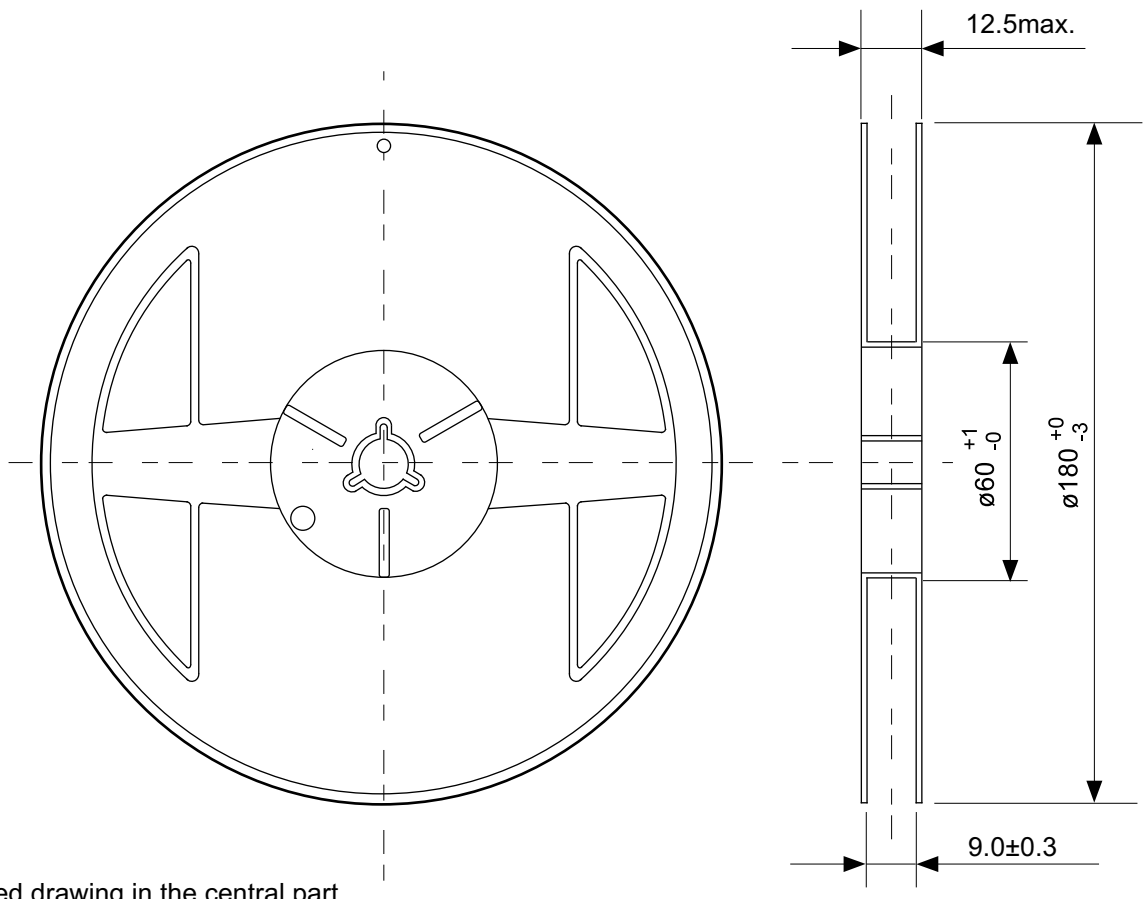
No. NP005-B-P-SD-1.2

TITLE	SC88A-B-PKG Dimensions
No.	NP005-B-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

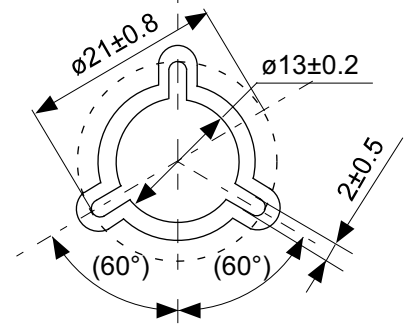


No. NP005-B-C-SD-2.0

TITLE	SC88A-B-Carrier Tape
No.	NP005-B-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

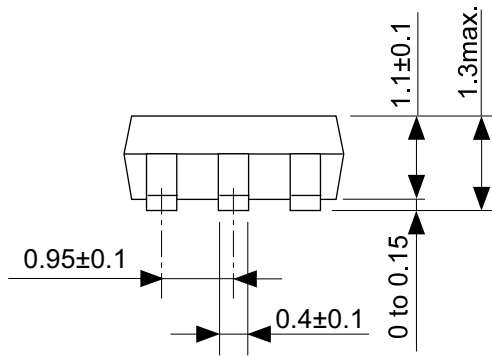
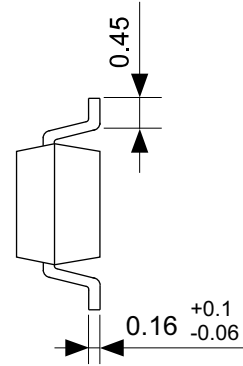
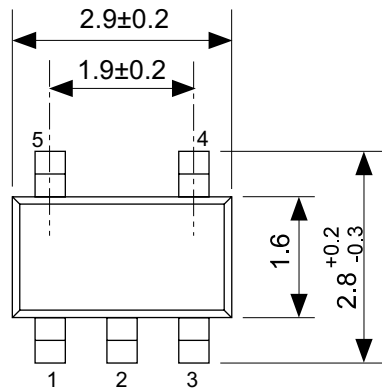


Enlarged drawing in the central part



No. NP005-B-R-SD-2.1

TITLE	SC88A-B-Reel		
No.	NP005-B-R-SD-2.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



→ Feed direction

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	

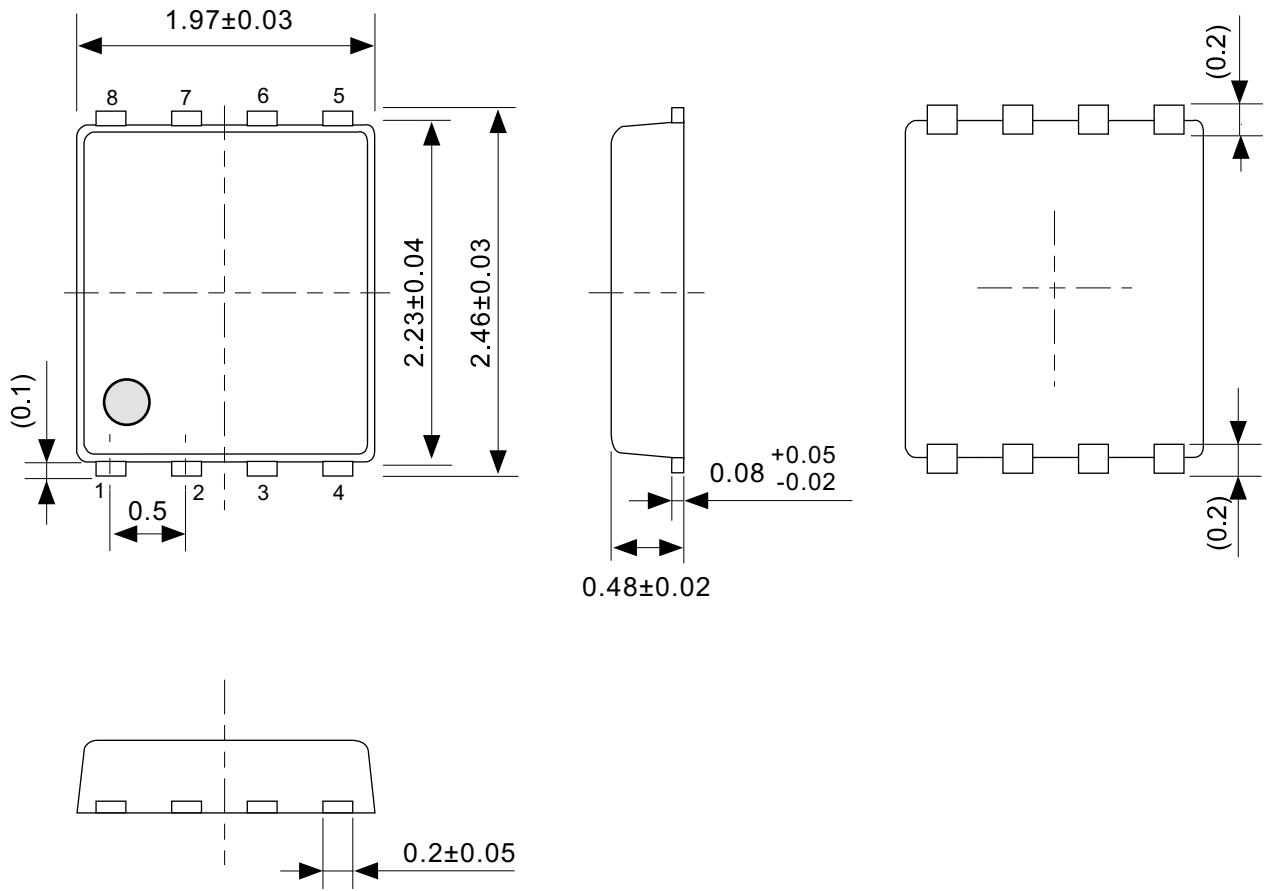


Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



→
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

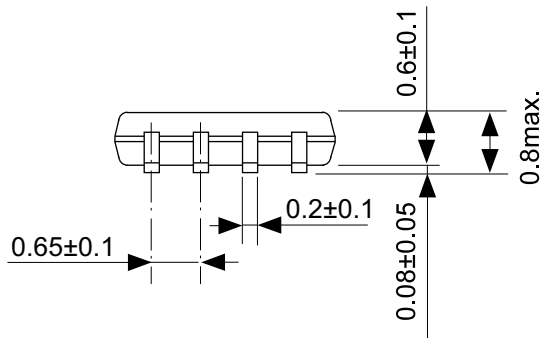
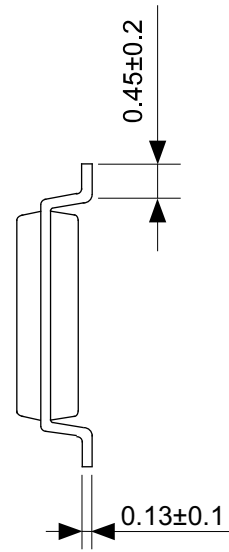
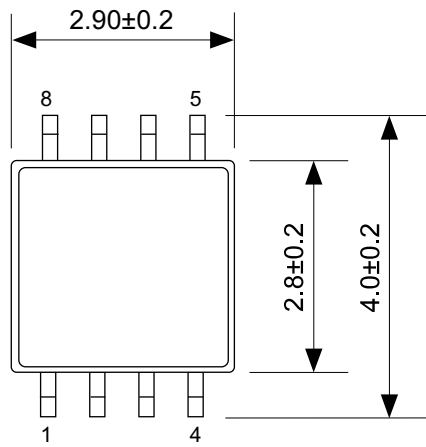
- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	



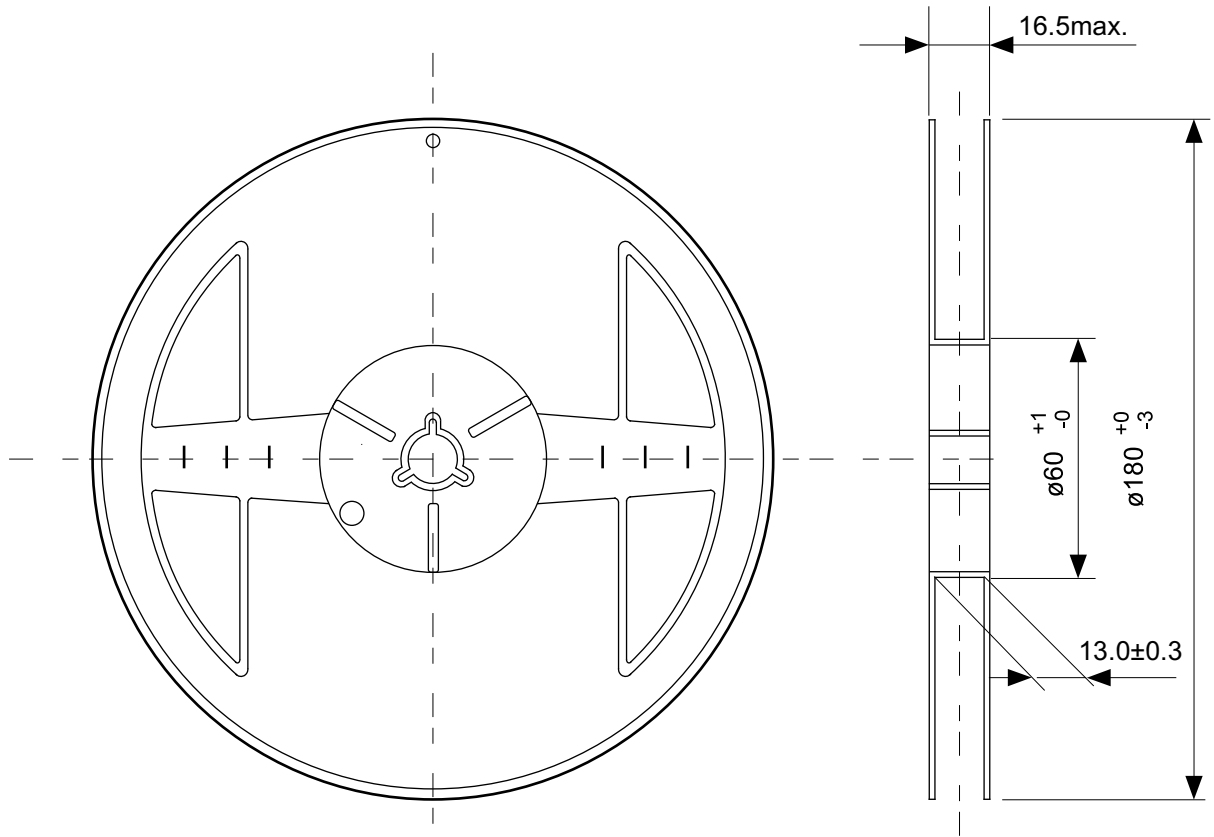
No. FM008-A-P-SD-1.2

TITLE	TMSOP8-A-PKG Dimensions
No.	FM008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

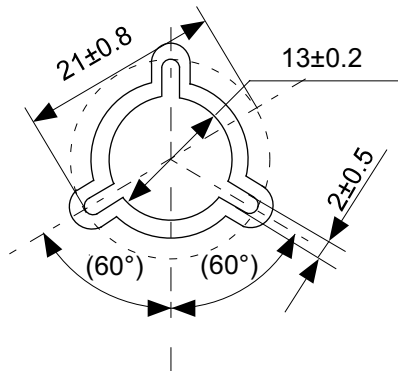


No. FM008-A-C-SD-2.0

TITLE	TMSOP8-A-Carrier Tape
No.	FM008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. FM008-A-R-SD-1.0

TITLE	TMSOP8-A-Reel		
No.	FM008-A-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com