

本ICは、8ピン小型パッケージで高精度電圧検出回路と遅延回路を内蔵したリチウムイオン二次電池セカンドプロテクトICです。

各セル間をショートすることにより、3セル～5セル直列接続に対応できます。

本ICをカスケード接続することにより6セル直列以上のリチウムイオン二次電池パックを保護することができます。

■ 特長

- 各セルに対する高精度電圧検出回路
過充電検出電圧 n 3.500 V ~ 4.700 V (5 mVステップ) 精度 ± 15 mV ($T_a = +25^\circ\text{C}$)
過充電解除電圧 n^{*1} 3.100 V ~ 4.700 V 精度 ± 20 mV ($T_a = -10^\circ\text{C} \sim +60^\circ\text{C}$)
精度 ± 50 mV
- 遅延時間は内蔵回路のみで実現 (外付け容量は不要)
過充電検出遅延時間 : 0.5 s, 1 s, 2 s, 4 s, 6 s, 8 s
- CO端子出力電圧を7.5 V max.に制限
- 過充電タイマリセット機能 : あり、なし
- 高耐圧 : 絶対最大定格28 V
- 広動作電圧範囲 : 3.6 V ~ 24 V
- 広動作温度範囲 : $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- 低消費電流
動作時 (各セル3.4 V) : 3.0 μA max.
- 鉛フリー (Sn 100%)、ハロゲンフリー

*1. 過充電解除電圧 = 過充電検出電圧 - 過充電ヒステリシス電圧
(過充電ヒステリシス電圧は、0 mV ~ 400 mVの範囲内にて50 mVステップで選択可能)

備考 $n = 1, 2, 3, 4, 5$

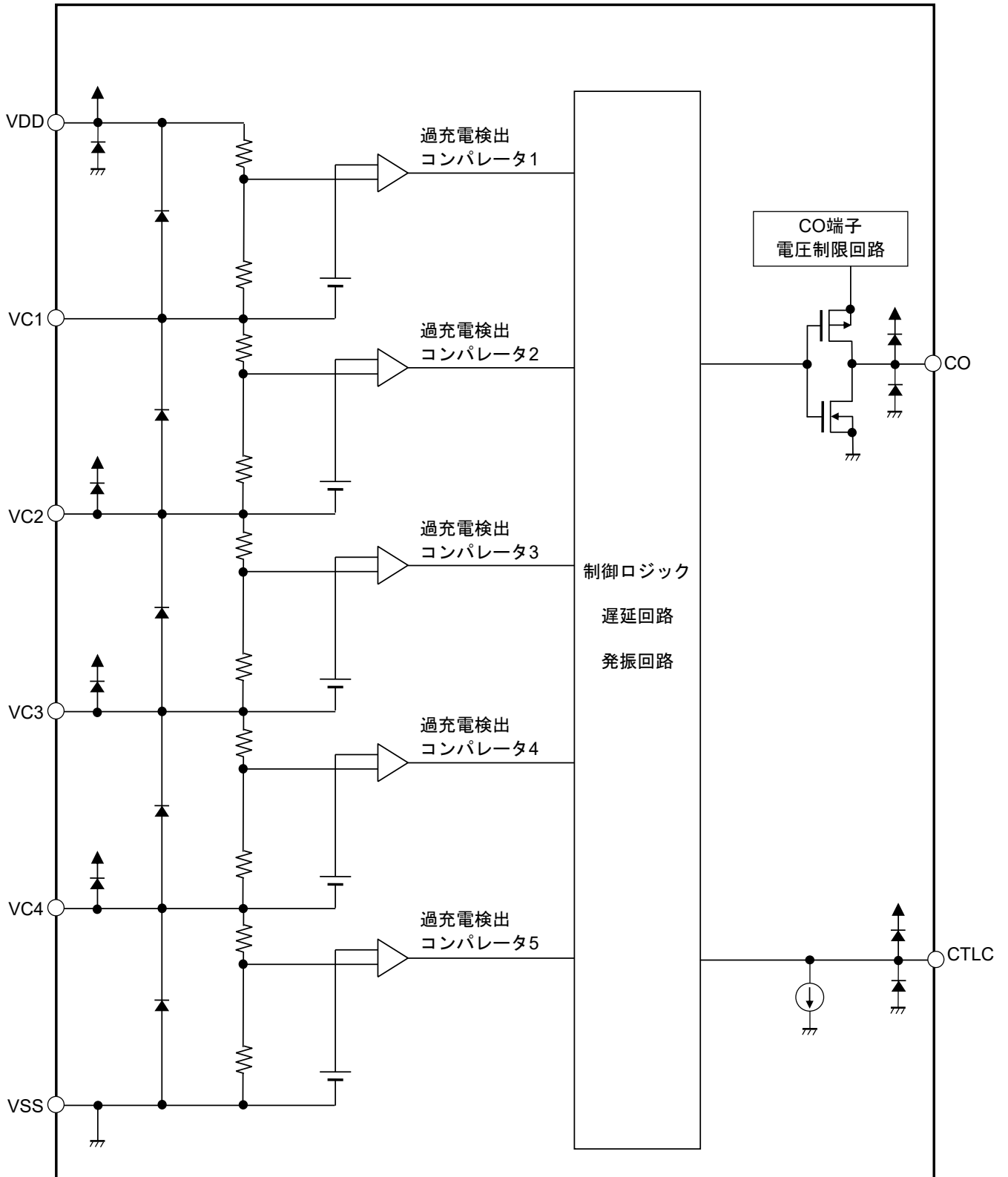
■ 用途

- リチウムイオン二次電池パック

■ パッケージ

- TMSOP-8
- SNT-8A

■ ブロック図

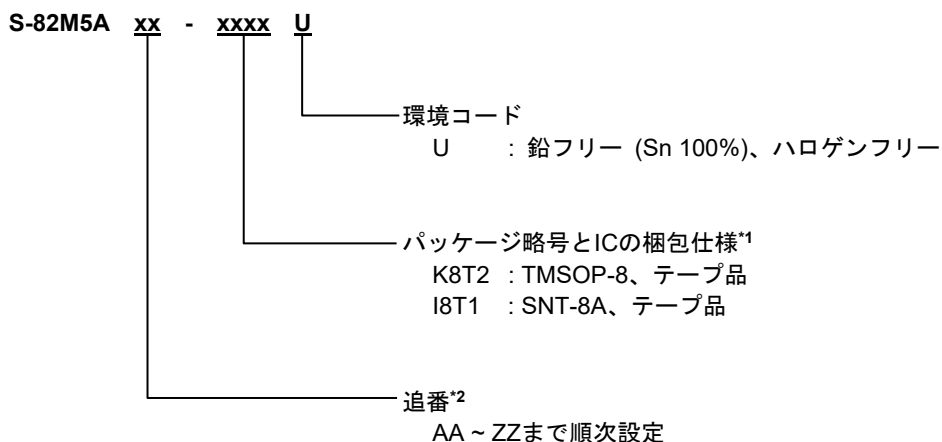


備考 図中に示されたダイオードは寄生ダイオードです。

図1

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. "3. 製品名リスト"を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
TMSOP-8	FM008-A-P-SD	FM008-A-C-SD	FM008-A-R-SD	-
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

3. 製品名リスト

3.1 TMSOP-8

表2

製品名	過充電検出電圧 [V _{CU}]	過充電解除電圧 [V _{CL}]	過充電検出遅延時間*1 [t _{CU}]	過充電タイマ リセット機能*2
S-82M5AAA-K8T2U	4.220 V	4.120 V	2.0 s	あり

*1. 過充電検出遅延時間 : 0.5 s, 1.0 s, 2.0 s, 4.0 s, 6.0 s, 8.0 s

*2. 過充電タイマリセット機能 : あり、なし

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

■ ピン配置図

1. TMSOP-8

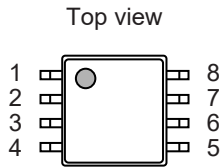


図2

表3

端子番号	端子記号	端子説明
1	VDD	正電源入力端子、 バッテリー1の正電圧接続端子
2	VC1	バッテリー1の負電圧接続端子、 バッテリー2の正電圧接続端子
3	VC2	バッテリー2の負電圧接続端子、 バッテリー3の正電圧接続端子
4	VC3	バッテリー3の負電圧接続端子、 バッテリー4の正電圧接続端子
5	VC4	バッテリー4の負電圧接続端子、 バッテリー5の正電圧接続端子
6	VSS	負電源入力端子、 バッテリー5の負電圧接続端子
7	CTLIC	CO制御端子
8	CO	過充電検出出力端子

2. SNT-8A

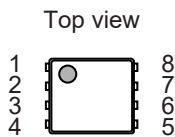


図3

表4

端子番号	端子記号	端子説明
1	VDD	正電源入力端子、 バッテリー1の正電圧接続端子
2	VC1	バッテリー1の負電圧接続端子、 バッテリー2の正電圧接続端子
3	VC2	バッテリー2の負電圧接続端子、 バッテリー3の正電圧接続端子
4	VC3	バッテリー3の負電圧接続端子、 バッテリー4の正電圧接続端子
5	VC4	バッテリー4の負電圧接続端子、 バッテリー5の正電圧接続端子
6	VSS	負電源入力端子、 バッテリー5の負電圧接続端子
7	CTLIC	CO制御端子
8	CO	過充電検出出力端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C)

項目	記号	適用端子	絶対最大定格	単位
VDD端子 - VSS端子間入力電圧	V _{DS}	VDD	V _{SS} - 0.3 ~ V _{SS} + 28	V
入力端子電圧	V _{IN1}	VC1	V _{DD} - 6.0 ~ V _{DD} + 0.3, V _{IN2} - 0.3 ~ V _{IN2} + 6.0	V
	V _{IN2}	VC2	V _{IN3} - 0.3 ~ V _{IN3} + 6.0, V _{IN3} - 0.3 ~ V _{DD} + 0.3	V
	V _{IN3}	VC3	V _{IN4} - 0.3 ~ V _{IN4} + 6.0, V _{IN4} - 0.3 ~ V _{DD} + 0.3	V
	V _{IN4}	VC4	V _{SS} - 0.3 ~ V _{SS} + 6.0, V _{SS} - 0.3 ~ V _{DD} + 0.3	V
	V _{IN5}	CTLIC	V _{SS} - 0.3 ~ V _{SS} + 28	V
出力端子電圧	V _{OUT}	CO	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
動作周囲温度	T _{opr}	-	-40 ~ +85	°C
保存温度	T _{stg}	-	-40 ~ +125	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ _{JA}	TMSOP-8	Board A	-	160	-	°C/W
			Board B	-	133	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W
		SNT-8A	Board A	-	211	-	°C/W
			Board B	-	173	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

表7

(特記なき場合 : Ta = +25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧							
過充電検出電圧n (n = 1, 2, 3, 4, 5)	V _{CU_n}	V1 = V2 = V3 = V4 = V5 = V _{CU} - 0.1 V	V _{CU} - 0.015	V _{CU}	V _{CU} + 0.015	V	1
		Ta = -10°C ~ +60°C*1, V1 = V2 = V3 = V4 = V5 = V _{CU} - 0.1 V	V _{CU} - 0.020	V _{CU}	V _{CU} + 0.020	V	1
過充電解除電圧n (n = 1, 2, 3, 4, 5)	V _{CL_n}	-	V _{CL} - 0.050	V _{CL}	V _{CL} + 0.050	V	2
入力電圧							
VDD端子 - VSS端子間動作電圧	V _{DSOP}	-	3.6	-	24	V	-
出力電圧							
CO端子電圧 "H"	V _{COH}	-	5.0	6.0	7.5	V	2
入力電流							
動作時消費電流	I _{OPE}	V1 = V2 = V3 = V4 = V5 = 3.4 V, SW1 ON, SW2 OFF, SW3 OFF, SW4 OFF, SW5 OFF	-	1.0	3.0	μA	2
V _{Cn} 端子電流 (n = 1, 2, 3, 4)	I _{VCn}	V1 = V2 = V3 = V4 = V5 = 3.4 V, SW1 ON, SW2 OFF, SW3 OFF, SW4 OFF, SW5 OFF	-0.6	0	0.6	μA	2
出力電流							
CO端子シンク電流	I _{COL}	-	20	-	-	μA	2
CO端子ソース電流	I _{COH}	-	-	-	-20	μA	2
遅延時間							
過充電検出遅延時間	t _{CU}	-	t _{CU} × 0.7	t _{CU}	t _{CU} × 1.3	-	2
過充電タイマリセット遅延時間	t _{TR}	-	6	12	20	ms	2
制御端子							
CTLC端子反転電圧	V _{CTL_C}	-	0.2	0.7	2.0	V	2
通信時CTLC端子反転電圧	V _{CTL_C_C}	CTLC端子に5.1 MΩの抵抗を接続	V _{DS} + 0.2	V _{DS} + 1.2	V _{DS} + 2.5	V	2
CTLC端子電流 "H"	I _{CTL_{CH}}	-	-	0.1	0.3	μA	2
CTLC端子電流 "L"	I _{CTL_L}	-	-0.1	0.0	0.1	μA	2

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

■ 測定回路

測定回路の初期状態はSW2、SW3、SW4、SW5をOFFとします。

1. 過充電検出電圧 n (V_{CU_n}) (測定回路1)

$V1 = V2 = V3 = V4 = V5 = V_{CU} - 0.1$ Vに設定し、V1を徐々に上げ、CO端子出力が反転するV1の電圧を過充電検出電圧1 (V_{CU1}) とします。ほかの過充電検出電圧 n (V_{CU_n}) も $n = 1$ の場合と同様に求めることができます。

2. 過充電解除電圧 n (V_{CL_n}) (測定回路2)

SW1をON, $V1 = V_{CU} + 0.1$ V, $V2 = V3 = V4 = V5 = V_{CL} - 0.1$ Vに設定し、CO端子出力を反転させます。その後、V1を徐々に下げ、CO端子出力が再度反転するV1の電圧を過充電解除電圧1 (V_{CL1}) とします。ほかの過充電解除電圧 n (V_{CL_n}) も $n = 1$ の場合と同様に求めることができます。

備考 $n = 1, 2, 3, 4, 5$

3. CO端子出力電圧 "H" (V_{COH}) (測定回路2)

SW1をON, $V1 = 4.8$ V, $V2 = V3 = V4 = V5 = 3.05$ V, $I1 = 0.1$ μ A, SW5をONに設定したときのCO端子 - VSS端子間電圧をCO端子出力電圧 "H" (V_{COH}) とします。

4. CO端子ソース電流 (I_{COH})、CO端子シンク電流 (I_{COL}) (測定回路2)

SW1をON, $V1 = 4.8$ V, $V2 = V3 = V4 = V5 = 3.05$ V, $V7 = V_{COH} - 0.5$ Vに設定したあと、SW4をONにします。このときのCO端子の電流をCO端子ソース電流 (I_{COH}) とします。

SW1をON, $V1 = V2 = V3 = V4 = V5 = 3.4$ V, $V7 = 0.5$ Vに設定したあと、SW4をONにします。このときのCO端子の電流をCO端子シンク電流 (I_{COL}) とします。

5. 過充電検出遅延時間 (t_{CU}) (測定回路2)

SW1をON, $V5 = V_{CU} - 0.2$ V, $V1 = V2 = V3 = V4 = 3.4$ Vに設定したあと、 $V5 = V_{CU} + 0.2$ Vに立ち上げ、CO端子出力が反転するまでの時間を過充電検出遅延時間 (t_{CU}) とします。

6. CTLC端子反転電圧 (V_{CTL_C}) (測定回路2)

SW1をOFF, $V1 = V2 = V3 = V4 = V5 = 3.4$ V, V6を17 Vに設定したあと、SW2をONにします。V6を徐々に下げCO端子出力が反転するV6の電圧をCTLC端子反転電圧 (V_{CTL_C}) とします。

7. 通信時CTLC端子反転電圧 ($V_{CTL_C_c}$) (測定回路2)

SW1をOFF, $V1 = V2 = V3 = V4 = V5 = 3.4$ V, V6を17 Vに設定したあと、SW3をONにします。V6を徐々に上げCO端子出力が反転するV6の電圧を通信時CTLC端子反転電圧 ($V_{CTL_C_c}$) とします。

8. 動作時消費電流 (I_{OPE}) (測定回路2)

SW1をON, $V1 = V2 = V3 = V4 = V5 = 3.4$ Vに設定します。このときの I_{VDD} を動作時消費電流 (I_{OPE}) とします。

9. 過充電タイマリセット遅延時間 (t_{TR})
(測定回路2)

SW1をON, $V1 = V2 = V3 = V4 = V5 = 3.4$ Vに設定したあと、 $V1$ を5.0 Vに立ち上げ (第1の立ち上げ)、 t_{CU} 以内に $V1$ を3.4 Vに立ち下げます。その後、再度 $V1$ を5.0 Vに戻し (第2の立ち上げ)、CO端子出力が反転するまでの時間を測定します。

$V1$ を立ち下げた後から第2の立ち上げまでの時間が短い場合、CO端子出力は第1の立ち上げから t_{CU} 後に反転しますが、この時間を徐々に長くしていくと、CO端子出力は第2の立ち上げから t_{CU} 後に反転します。そのときの $V1$ を立ち下げた後から第2の立ち上げまでの時間を過充電タイマリセット遅延時間 (t_{TR}) とします。

10. CTLC端子電流 "H" (I_{CTLCH})、CTLC端子電流 "L" (I_{CTLCL})
(測定回路2)

SW1をOFF, SW2をON, $V1 = V2 = V3 = V4 = V5 = 3.4$ V, $V6 = 17$ Vに設定します。このときのCTLC端子電流をCTLC端子電流 "H" (I_{CTLCH}) とします。

SW1をOFF, SW2をON, $V1 = V2 = V3 = V4 = V5 = 3.4$ V, $V6 = 0$ Vに設定します。このときのCTLC端子電流をCTLC端子電流 "L" (I_{CTLCL}) とします。

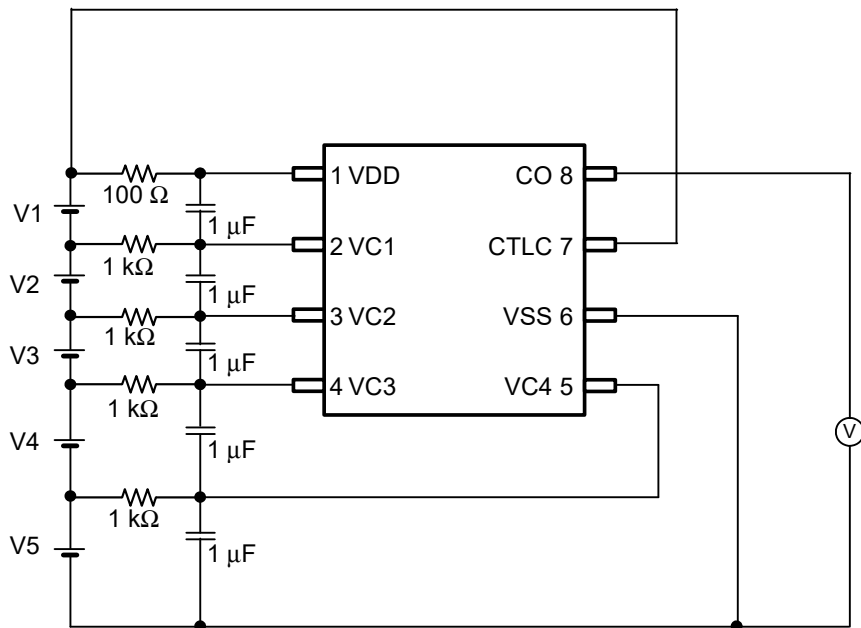


図4 測定回路1

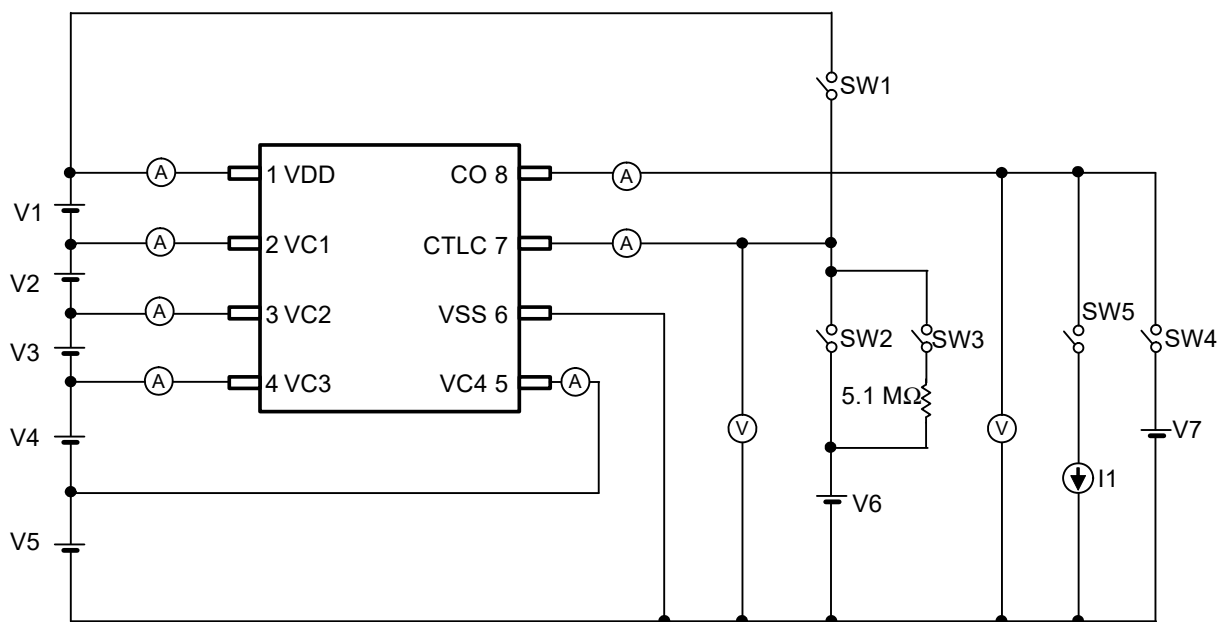


図5 測定回路2

■ 動作説明

1. 通常状態

すべての電池電圧が過充電検出電圧 n (V_{CU_n}) 以下である場合、CO端子は "L" を出力します。この状態を通常状態と言います。

2. 過充電状態

いずれかの電池電圧が充電中に過充電検出電圧 n (V_{CU_n}) を越え、その状態を過充電検出遅延時間 (t_{cu}) 以上保持すると、CO端子出力が反転します。この状態を過充電状態と言います。

すべての電池電圧が過充電解除電圧 n (V_{CL_n}) 未満となった場合、過充電状態を解除し通常状態へ復帰します。

3. 過充電タイマリセット機能

いずれかの電池電圧が V_{CU_n} を越えてから充電を停止させるまでの t_{cu} 中に、タイマリセット機能は以下のように動作します。

一時的に V_{CU_n} を下回るような過充電解除ノイズが入力された場合、過充電解除ノイズの時間が過充電タイマリセット遅延時間 (t_{tr}) 未満であれば t_{cu} を継続してカウントします。一方、同様の状態において過充電解除ノイズの時間が t_{tr} 以上であれば t_{cu} のカウントを一度リセットし、その後、 V_{CU_n} を越えてから t_{cu} のカウントを再開します。

備考 $n = 1, 2, 3, 4, 5$

4. CTLC端子

CTLC端子はCO端子を制御します。この制御は電池保護回路に優先します。

表8 CTLC端子により設定される状態

CTLC端子	CO端子
V_{SS} 電位 \leq CTLC端子電圧 $< V_{CTLC}$	"H"
$V_{CTLC} \leq$ CTLC端子電圧 $< V_{DD}$ 電位	"L"
V_{DD} 電位 \leq CTLC端子電圧 $< V_{CTLC_C}$	"L"
$V_{CTLC_C} \leq$ CTLC端子電圧	"H"

備考 カスケード接続する場合、CTLC端子が V_{DD} 電位以上となります。この場合、CTLC端子に5.1 M Ω の抵抗を接続してください。

V_{CTLC} : CTLC端子反転電圧

V_{CTLC_C} : 通信時CTLC端子反転電圧

■ タイミングチャート

1. 過充電検出動作 (過充電タイマリセット機能あり)

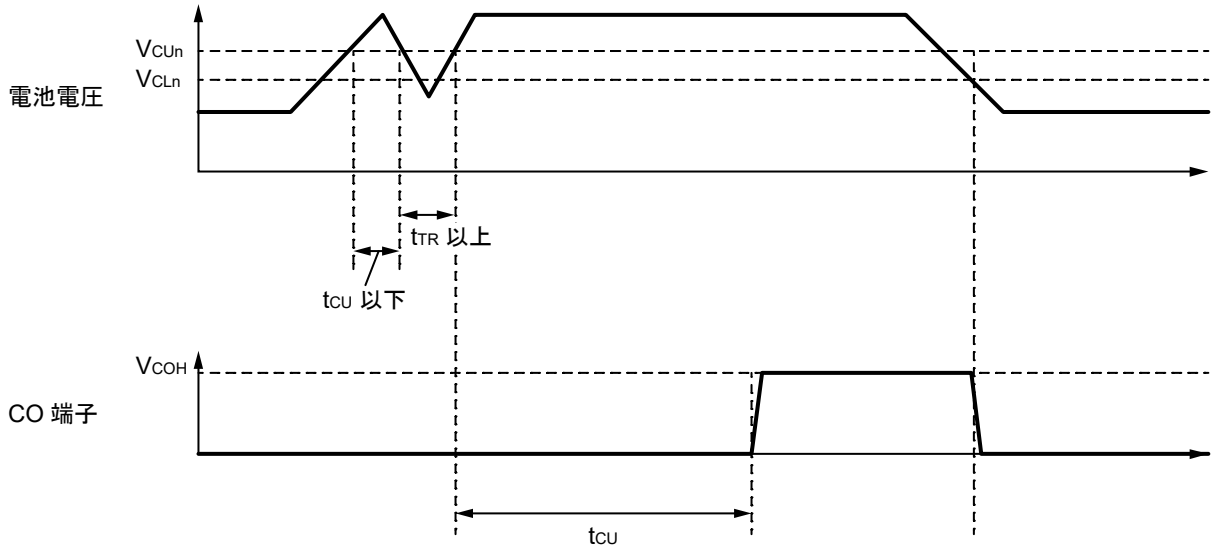


図6

2. 過充電タイマリセット動作 (過充電タイマリセット機能あり)

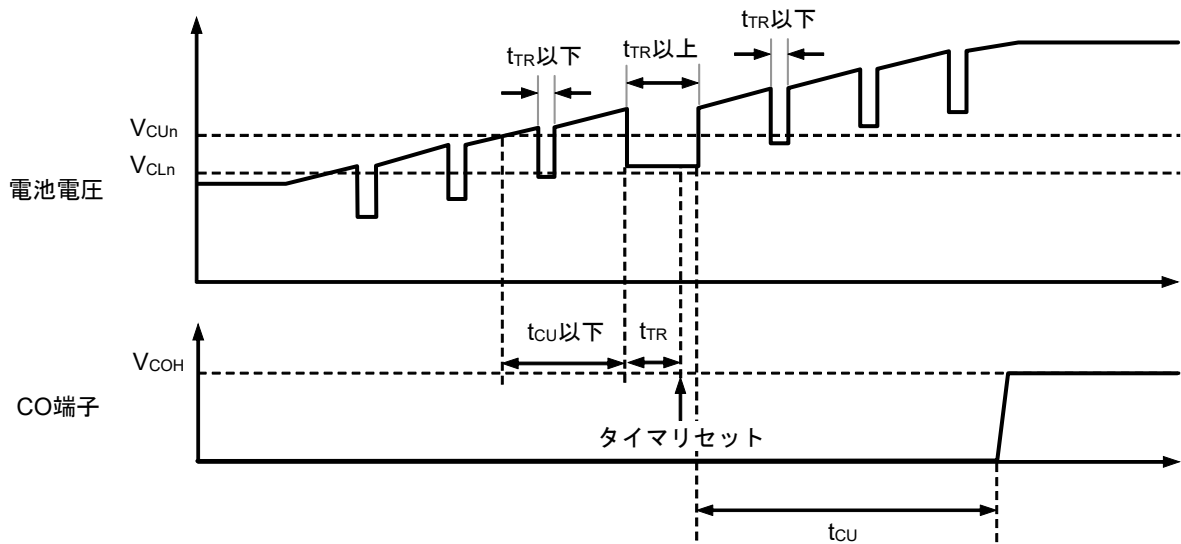
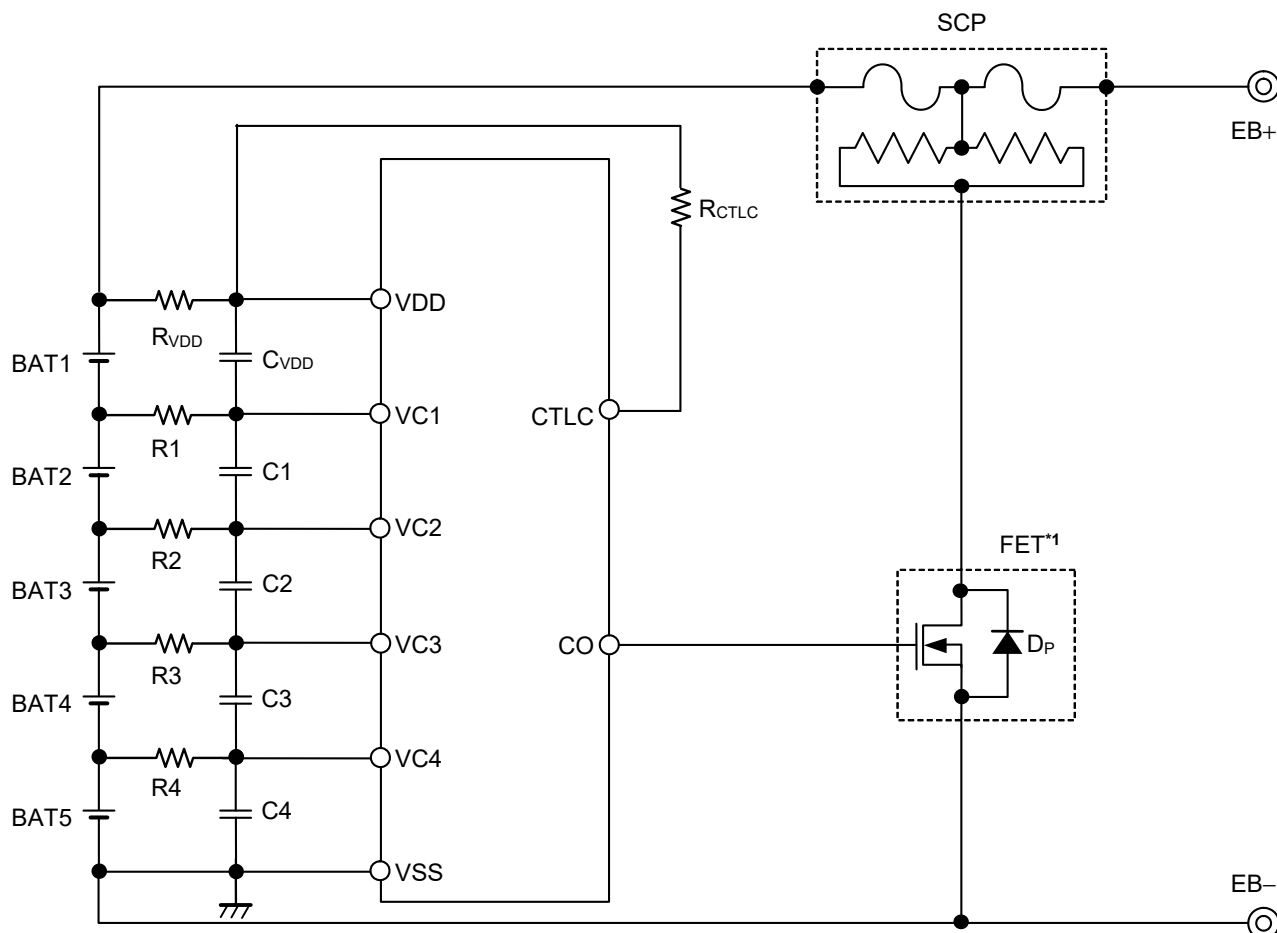


図7

備考 n = 1, 2, 3, 4, 5

■ バッテリー監視ICの接続例

1. 5セル直列



*1. 本ICはCO端子出力電圧を7.5 V max.に制限するため、ゲート耐圧8 VのFETの使用が可能です。

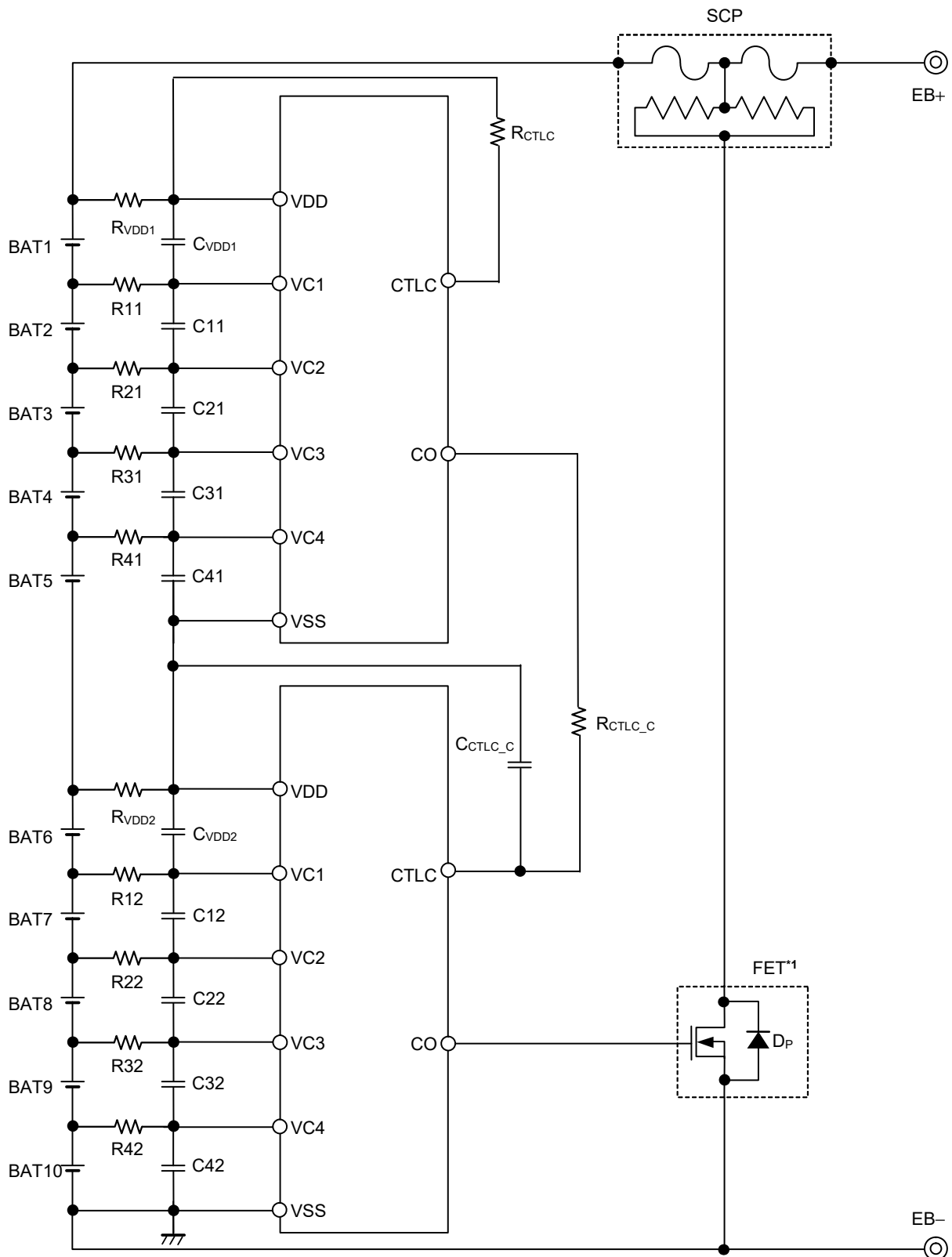
図8

表9 外付け部品定数

No.	部品	Typ.	単位
1	R1 ~ R4	1	kΩ
2	C1 ~ C4, CVDD	1	μF
3	RVDD	100	Ω
4	RCTLC	1	kΩ

- 注意
1. 定数は、予告なく変更することがあります。
 2. 接続例以外の回路においては動作確認されておりません。また、上記接続例及び定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 3. 電池接続中、過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

2. 10セル直列

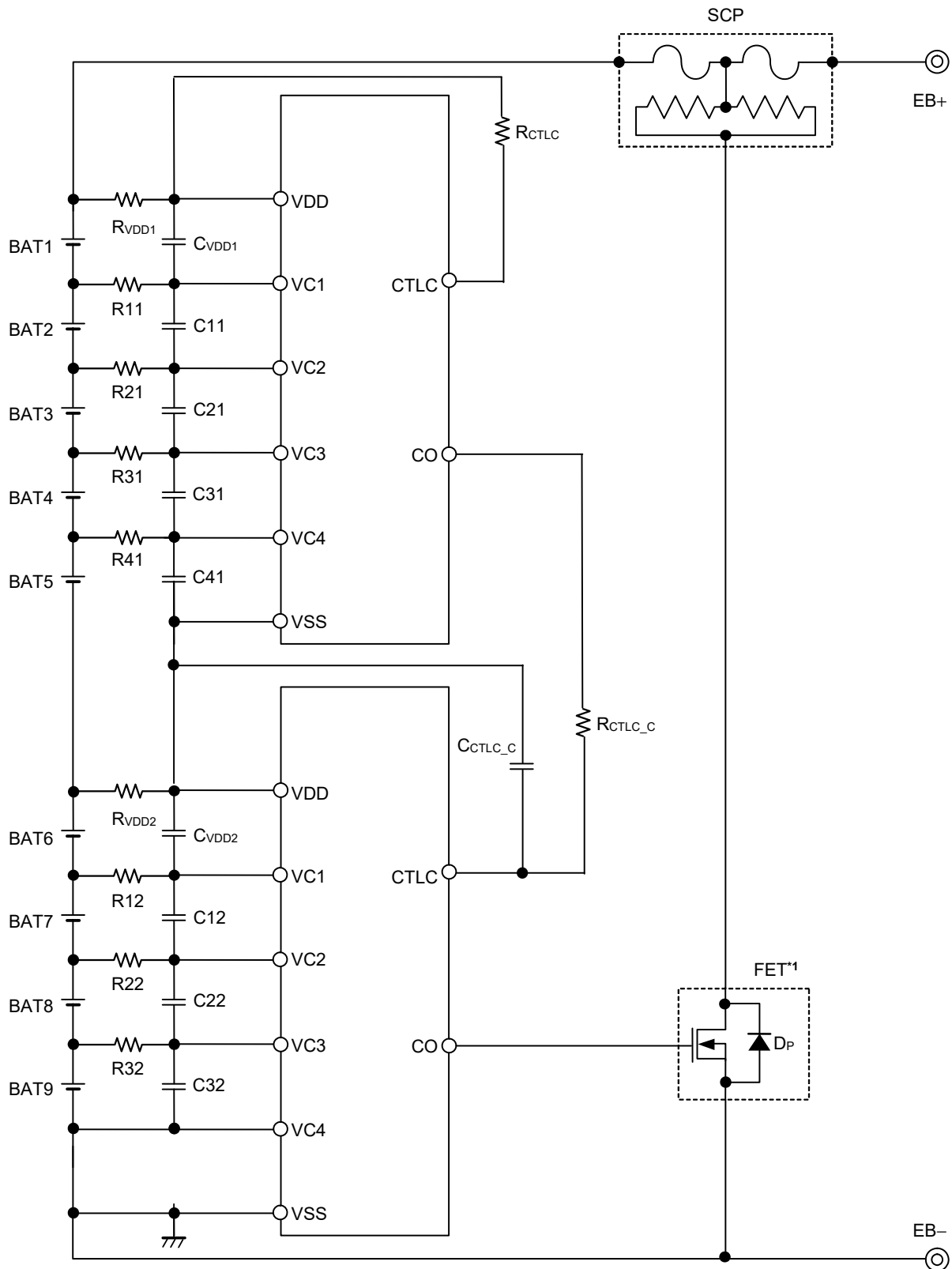


*1. 本ICはCO端子出力電圧を7.5 V max.に制限するため、ゲート耐圧8 VのFETの使用が可能です。

図9

備考 外付け部品の推奨値は"表10 外付け部品定数"を参照してください。

3. 9セル直列

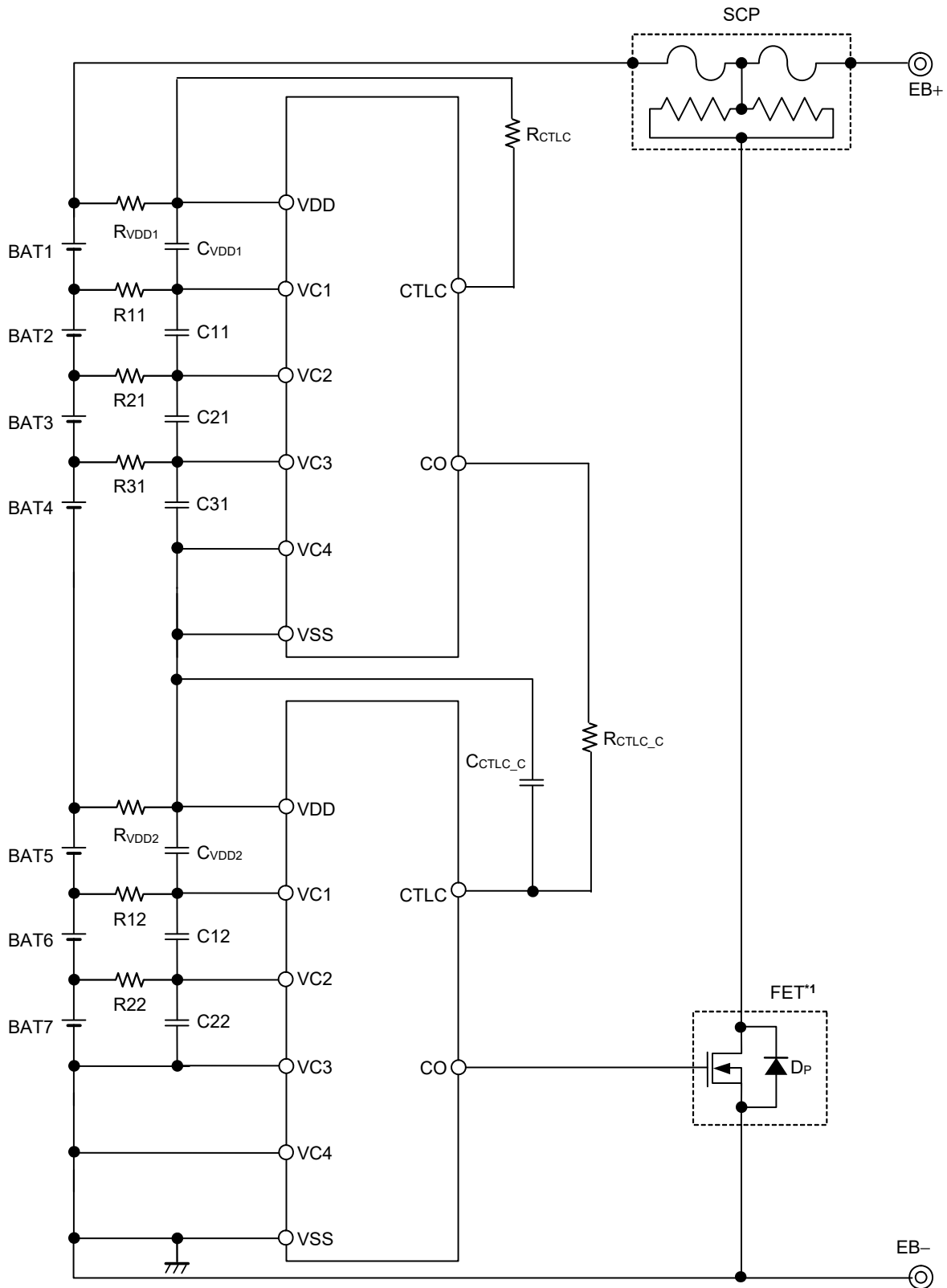


*1. 本ICはCO端子出力電圧を7.5 V max.に制限するため、ゲート耐圧8 VのFETの使用が可能です。

図10

備考 外付け部品の推奨値は"表10 外付け部品定数"を参照してください。

4. 7セル直列



*1. 本ICはCO端子出力電圧を7.5 V max.に制限するため、ゲート耐圧8 VのFETの使用が可能です。

図11

備考 外付け部品の推奨値は"表10 外付け部品定数"を参照してください。

表10 外付け部品定数

No.	部品	Typ.	単位
1	R11～R41, R12～R42	1	kΩ
2	C11～C41, C12～C42, C _{VDD1} , C _{VDD2}	1	μF
3	R _{VDD1} , R _{VDD2}	100	Ω
4	R _{CTLC}	1	kΩ
5	R _{CTLC c}	5.1	MΩ
6	C _{CTLC c}	0.01	μF

- 注意 1. 定数は、予告なく変更することがあります。
2. 接続例以外の回路においては動作確認されておりません。また、上記接続例及び定数は動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
3. 電池接続中、過渡的にCO端子が検出状態になる場合があります。プロテクションヒューズの溶断を防ぐためBAT1のプラス極を最後に接続してください。

【SCPIに関するお問い合わせ先】

〒104-0031
東京都中央区京橋1-6-1 三井住友海上テプコビル9F
デクセリアルズ株式会社
グローバルセールス&マーケティング本部
コネクティングマテリアル営業部
TEL : 03-3538-1230 (代表)
<https://www.dexerials.jp/>

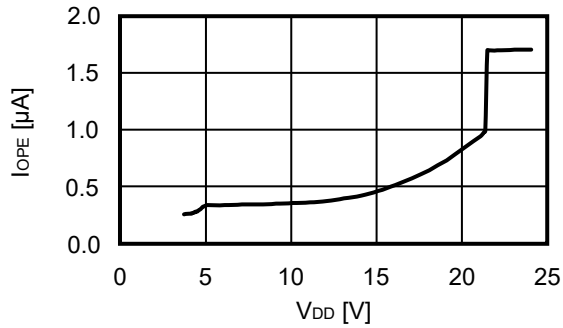
■ 注意事項

- ・ 電池を接続するときに V_{CL} 以上の電池を接続しないでください。
- ・ ひとつでも V_{CL} 以上の電池が含まれていると、全端子接続後、本ICが過充電状態になる場合があります。
- ・ アプリケーション回路によっては、過充電電池が含まれていない場合でも、電池接続時の過渡的なCO端子検出パルスの出力を防止するために、電池接続順が制限される可能性があります。ご使用の際には十分な評価を行ってください。
- ・ IC内での損失が許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

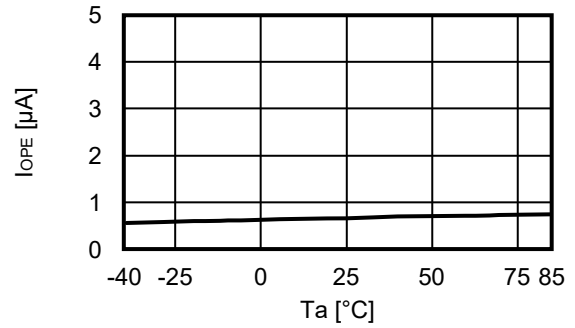
■ 諸特性データ (Typicalデータ)

1. 消費電流

1.1 $I_{OPE} - V_{DD}$

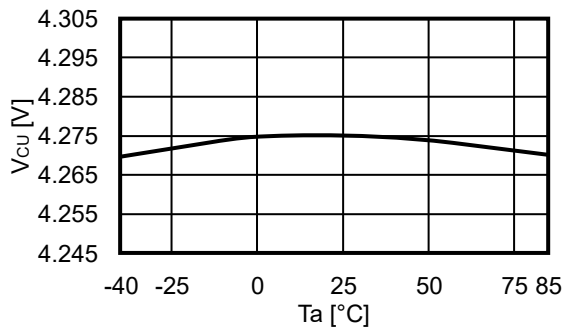


1.2 $I_{OPE} - T_a$

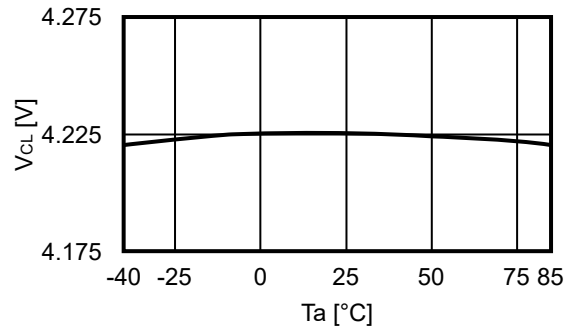


2. 検出電圧、解除電圧

2.1 $V_{CU} - T_a$

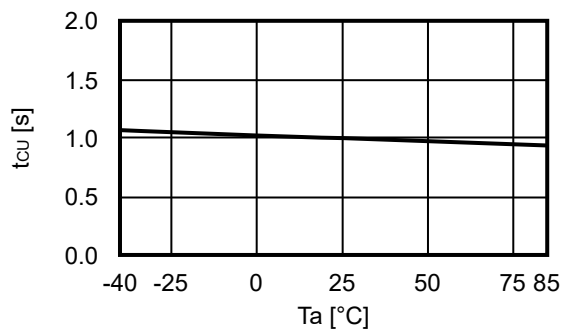


2.2 $V_{CL} - T_a$



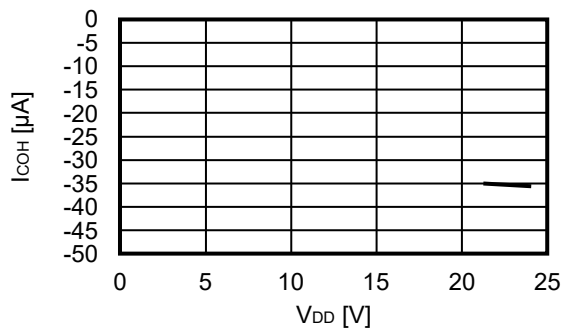
3. 遅延時間

3.1 $t_{cu} - T_a$

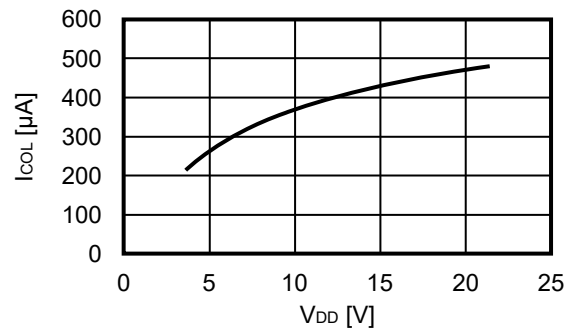


4. 出力端子

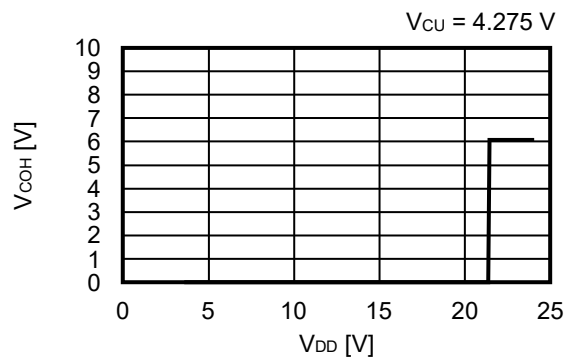
4.1 $I_{COH} - V_{DD}$



4.2 $I_{COL} - V_{DD}$

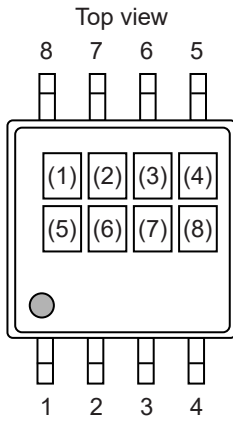


4.3 $V_{COH} - V_{DD}$



■ マーキング仕様

1. TMSOP-8

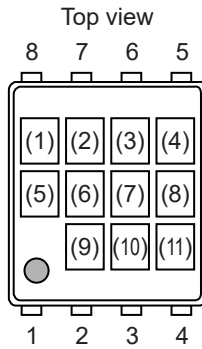


- (1) : 空白
- (2) ~ (4) : 製品略号 (製品名と製品略号の対照表を参照)
- (5) : 空白
- (6) ~ (8) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(2)	(3)	(4)
S-82M5AAA-K8T2U	9	W	B

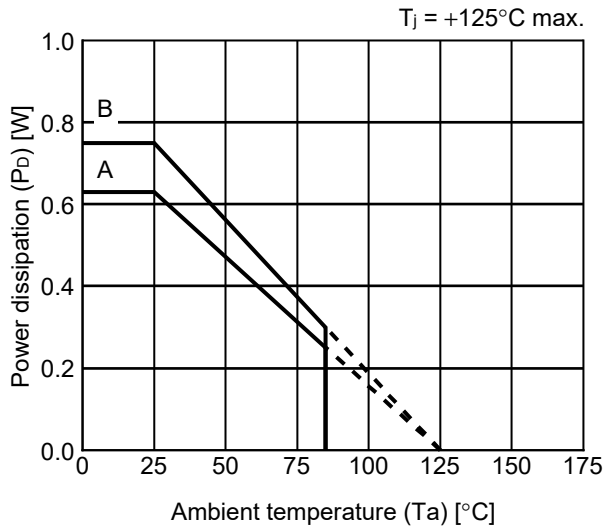
2. SNT-8A



- (1) : 空白
- (2) ~ (4) : 製品略号
- (5), (6) : 空白
- (7) ~ (11) : ロットナンバー

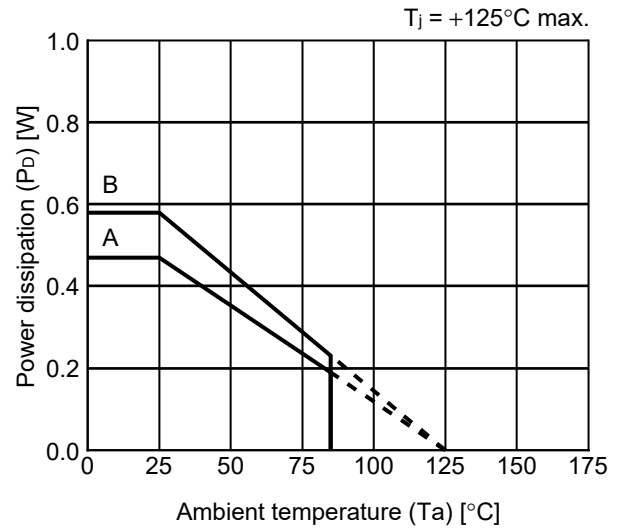
■ Power Dissipation

TMSOP-8



Board	Power Dissipation (P_D)
A	0.63 W
B	0.75 W
C	–
D	–
E	–


SNT-8A

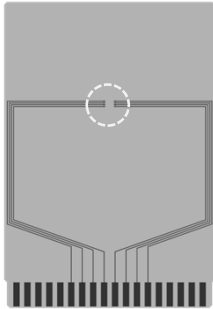


Board	Power Dissipation (P_D)
A	0.47 W
B	0.58 W
C	–
D	–
E	–

TMSOP-8 Test Board

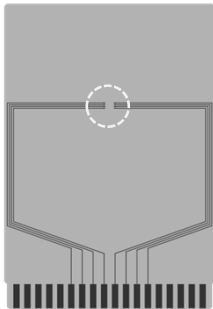
(1) Board A

 IC Mount Area



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



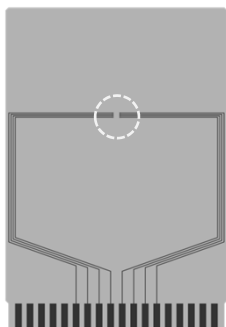
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. TMSOP8-A-Board-SD-1.0

SNT-8A Test Board

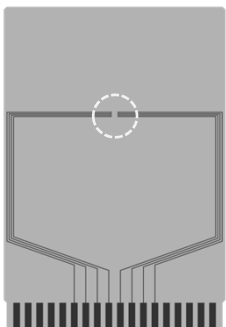
(1) Board A

 IC Mount Area



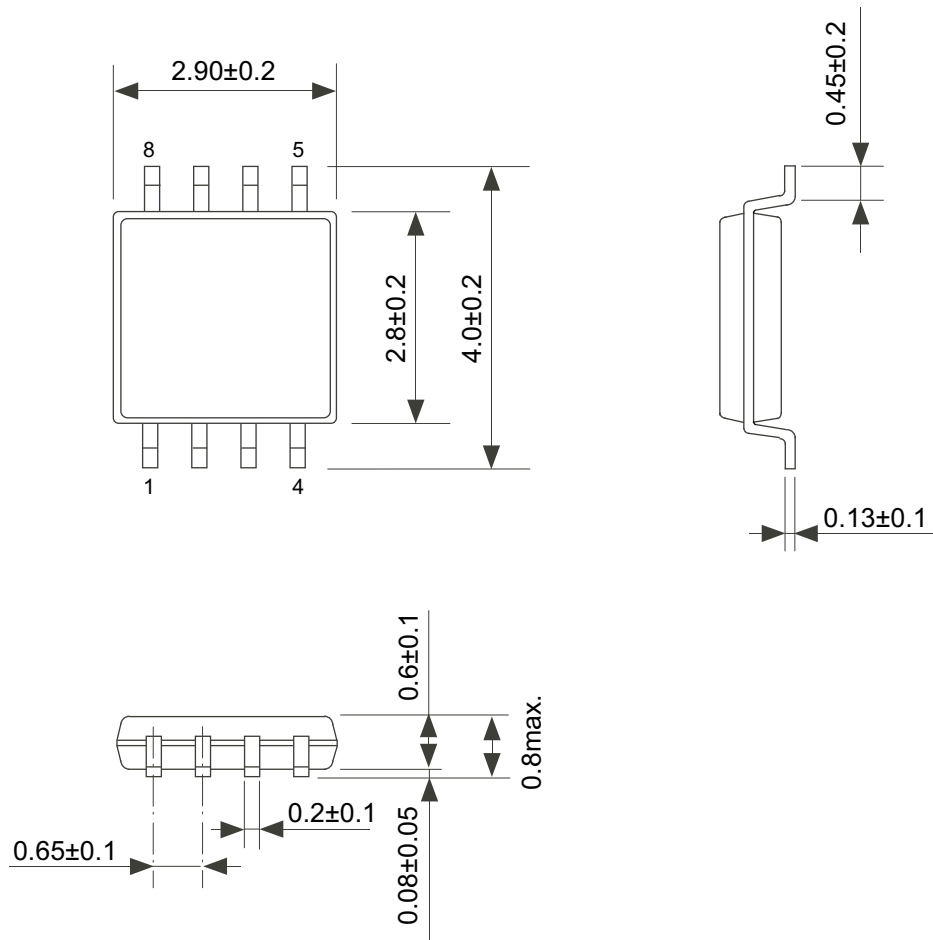
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



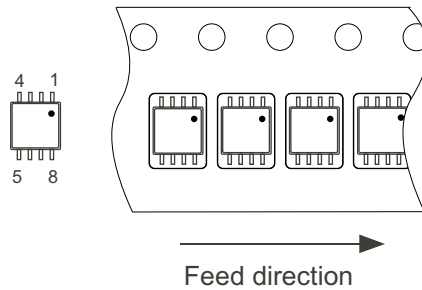
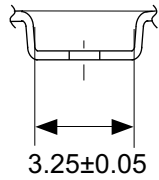
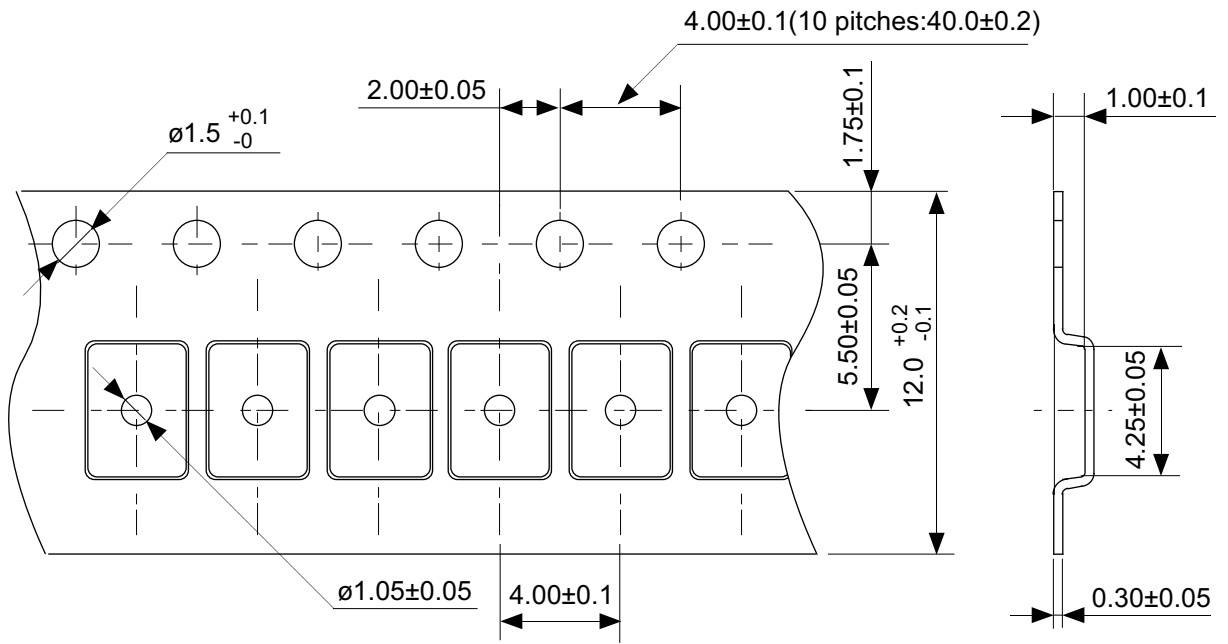
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. SNT8A-A-Board-SD-1.0



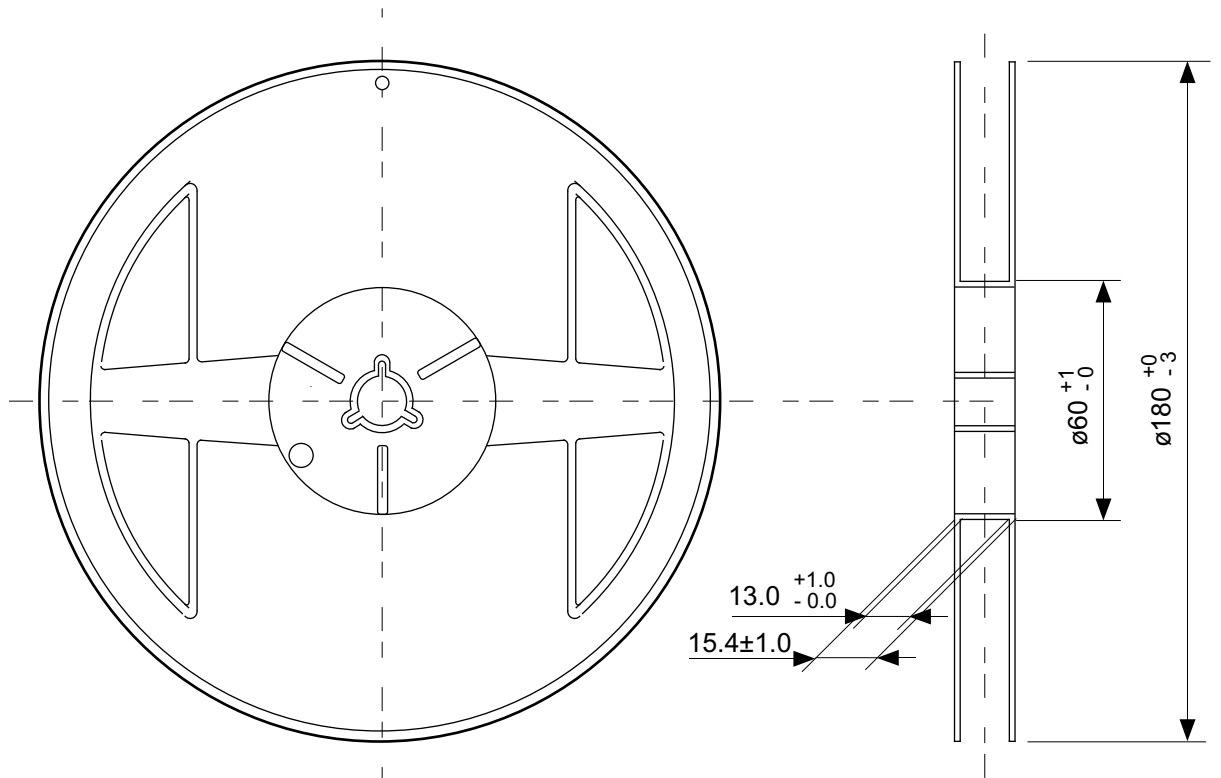
No. FM008-A-P-SD-1.2

TITLE	TMSOP8-A-PKG Dimensions
No.	FM008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

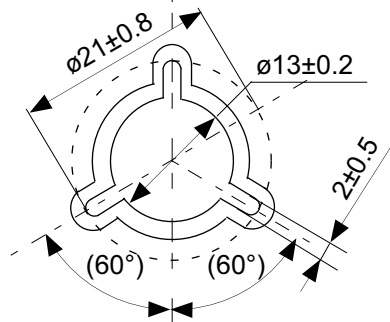


No. FM008-A-C-SD-3.0

TITLE	TMSOP8-A-Carrier Tape
No.	FM008-A-C-SD-3.0
ANGLE	
UNIT	mm
ABLIC Inc.	

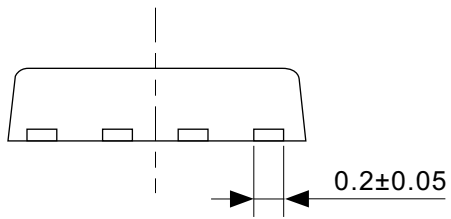
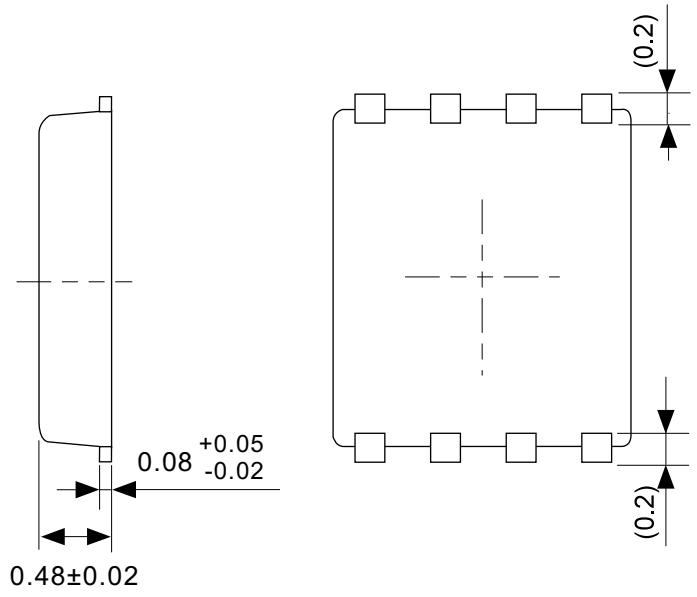
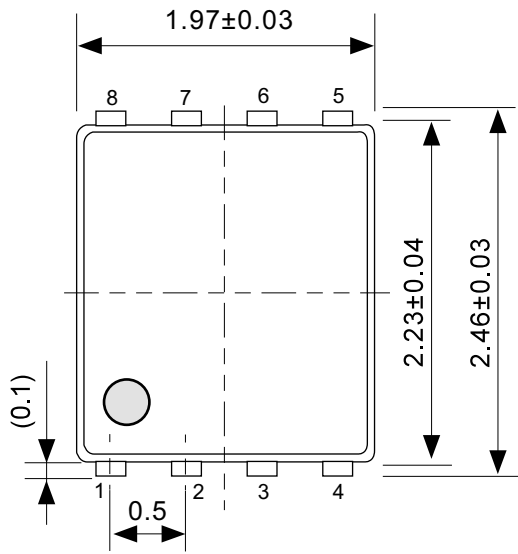


Enlarged drawing in the central part



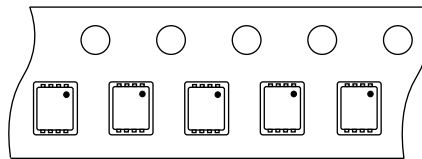
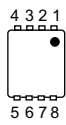
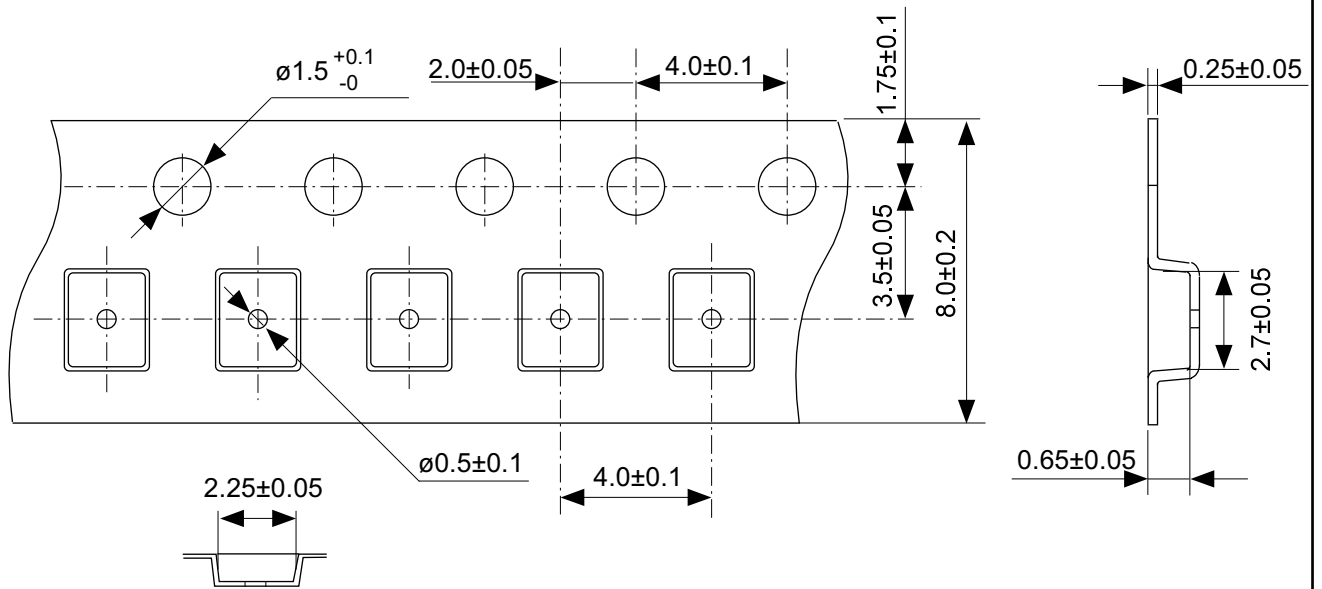
No. FM008-A-R-SD-2.0

TITLE	TMSOP8-A-Reel		
No.	FM008-A-R-SD-2.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

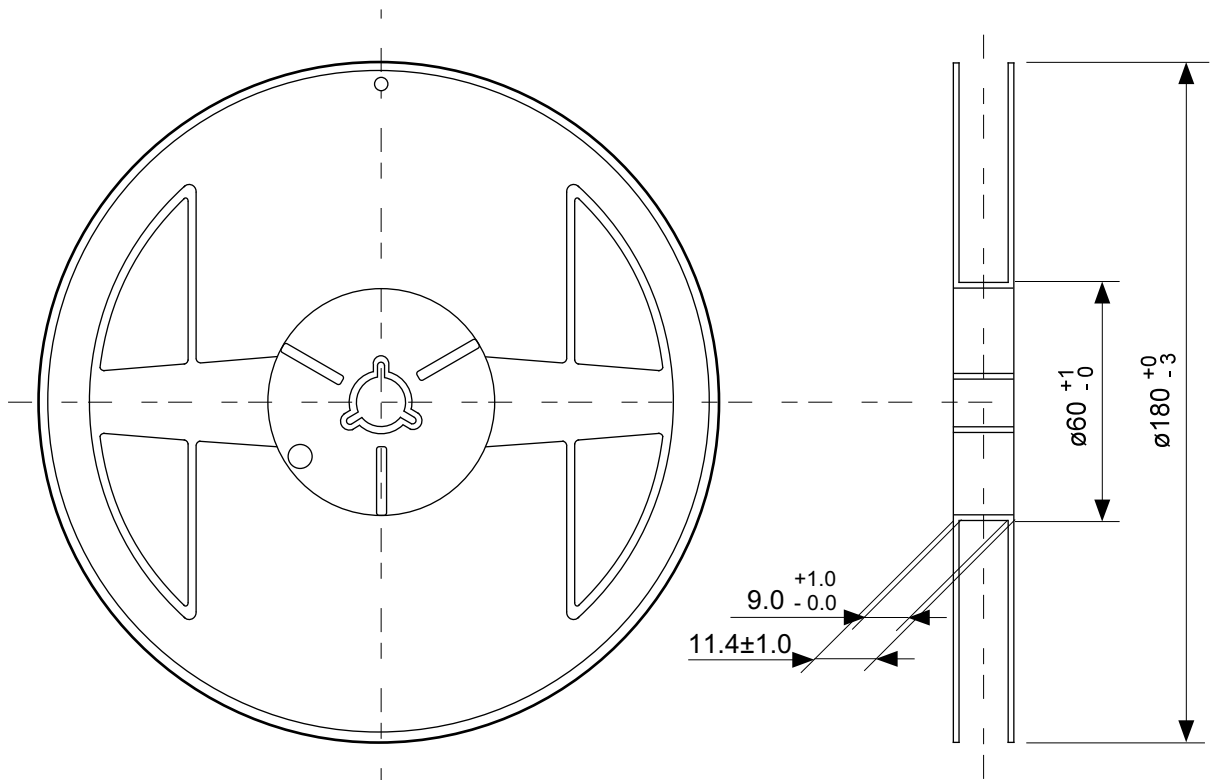
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



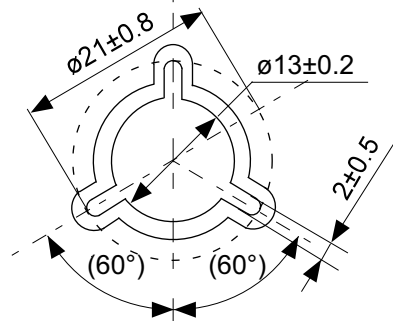
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

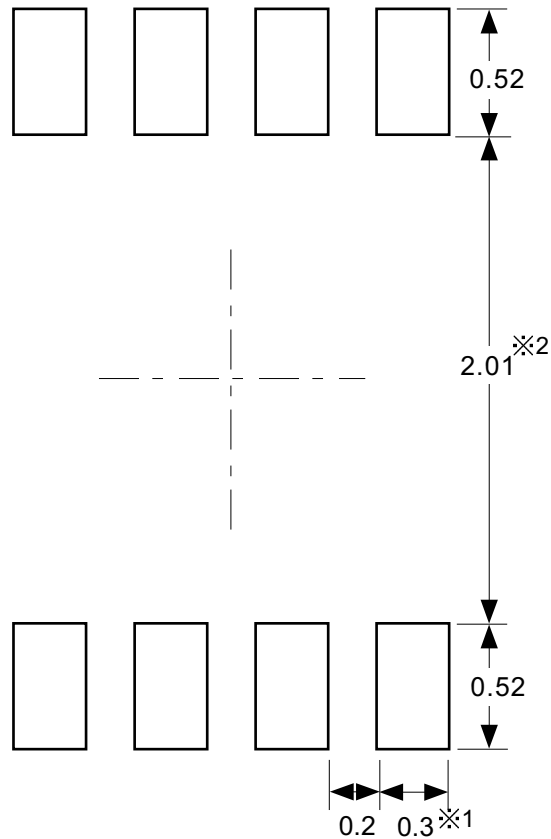


Enlarged drawing in the central part



No. PH008-A-R-SD-2.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-2.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com