

S-8269Bシリーズは、高精度電圧検出回路と遅延回路を内蔵した多セル直列用過電流監視ICです。
外付けの過電流検出抵抗を用いることにより、温度変化による影響の少ない高精度な過電流保護を実現します。

■ 特長

- ・高精度電圧検出回路
 - 放電過電流検出電圧1 0.0030 V ~ 0.1000 V (0.5 mVステップ) 精度±1.5 mV
 - 放電過電流検出電圧2 0.010 V ~ 0.100 V (1 mVステップ) 精度±3 mV
 - 負荷短絡検出電圧 0.020 V ~ 0.100 V (1 mVステップ) 精度±5 mV
 - 充電過電流検出電圧 -0.1000 V ~ -0.0030 V (0.5 mVステップ) 精度±1.5 mV
- ・各種検出遅延時間は内蔵回路のみで実現 (外付け容量は不要)
- ・放電過電流制御機能
 - 放電過電流状態解除条件 : 負荷開放
 - 放電過電流状態解除電圧 : $V_{DIOV1}, V_{RIOV} = V_{DD} \times 0.8$ (typ.)
- ・高耐圧 : VM端子およびCO端子 : 絶対最大定格28 V
- ・低消費電流
- 動作時 : 2.0 μ A typ., 4.0 μ A max. ($T_a = +25^\circ\text{C}$)
- ・広動作温度範囲 : $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- ・鉛フリー (Sn 100%)、ハロゲンフリー

■ 用途

- ・リチウムイオン二次電池パック
- ・リチウムポリマー二次電池パック

■ パッケージ

- ・SNT-6A

■ ブロック図

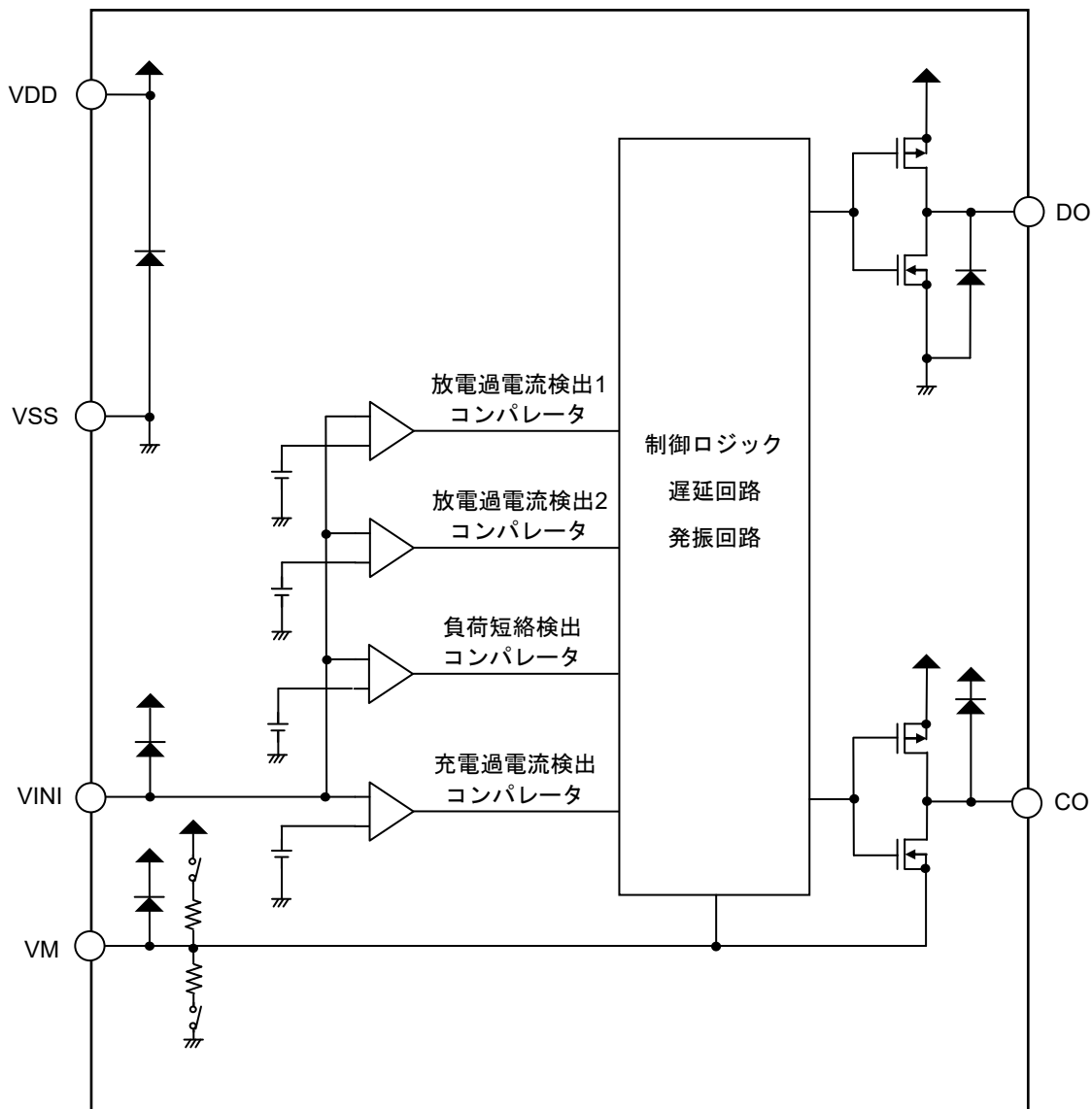
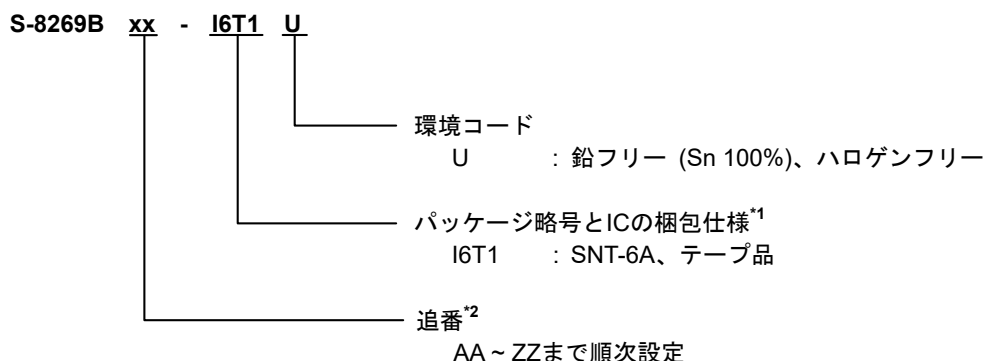


図1

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. "3. 製品名リスト" を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
SNT-6A	PG006-A-P-SD	PG006-A-C-SD	PG006-A-R-SD	PG006-A-L-SD

3. 製品名リスト

表2

製品名	放電過電流 検出電圧1 [V _{DIOV1}]	放電過電流 検出電圧2 [V _{DIOV2}]	負荷短絡 検出電圧 [V _{SHORT}]	充電過電流 検出電圧 [V _{CIOV}]	放電過電流 検出遅延時間1 [t _{DIOV1}]	放電過電流 検出遅延時間2 [t _{DIOV2}]	負荷短絡 検出遅延時間 [t _{SHORT}]	充電過電流 検出遅延時間 [t _{CIOV}]	放電過電流 状態 解除電圧*1,2
S-8269BAA-I6T1U	0.0300 V	0.060 V	0.100 V	-0.0300 V	4.0 s	8 ms	280 μs	8 ms	V _{RIOV}
S-8269BAB-I6T1U	0.0600 V	0.080 V	0.100 V	-0.0150 V	512 ms	128 ms	530 μs	128 ms	V _{DIOV1}
S-8269BAC-I6T1U	0.0300 V	0.050 V	0.075 V	-0.0050 V	256 ms	8 ms	280 μs	128 ms	V _{DIOV1}
S-8269BAD-I6T1U	0.0350 V	0.055 V	0.100 V	-0.015 V	2.0 s	32 ms	280 μs	128 ms	V _{RIOV}

*1. 放電過電流状態解除電圧 : V_{DIOV1}、V_{RIOV} = V_{DD} × 0.8 (typ.)

*2. 詳細については、"■ 放電過電流保護機能を追加した応用回路例"、"4. 外付け部品一覧" の注意3を参照してください。

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

表3

遅延時間	記号	選択範囲						備考
放電過電流検出遅延時間1	t _{DIOV1}	8 ms	16 ms	32 ms	64 ms	128 ms	256 ms	左記から選択
		512 ms	1.0 s	2.0 s	3.0 s	3.75 s	4.0 s	
放電過電流検出遅延時間2	t _{DIOV2}	4 ms	8 ms	16 ms	32 ms	64 ms	128 ms	左記から選択
負荷短絡検出遅延時間	t _{SHORT}	280 μs	530 μs	-	-	-	-	左記から選択
充電過電流検出遅延時間	t _{CIOV}	4 ms	8 ms	16 ms	32 ms	64 ms	128 ms	左記から選択

備考 表3の範囲内で遅延時間の変更も可能です。販売窓口までお問い合わせください。

■ ピン配置図

1. SNT-6A

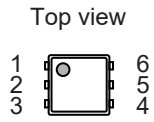


図2

表4

端子番号	端子記号	端子内容
1	VM	外部負電圧入力端子
2	CO	充電制御用FETゲート接続端子 (CMOS出力)
3	DO	放電制御用FETゲート接続端子 (CMOS出力)
4	VSS	負電源入力端子
5	VDD	正電源入力端子
6	VINI	過電流検出端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C)

項目	記号	適用端子	絶対最大定格	単位
VDD端子 - VSS端子間入力電圧	V _{DS}	VDD	V _{SS} - 0.3 ~ V _{SS} + 6	V
VINI入力端子電圧	V _{VINI}	VINI	V _{DD} - 6 ~ V _{DD} + 0.3	V
VM入力端子電圧	V _{VM}	VM	V _{DD} - 28 ~ V _{DD} + 0.3	V
DO出力端子電圧	V _{DO}	DO	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
CO出力端子電圧	V _{CO}	CO	V _{DD} - 28 ~ V _{DD} + 0.3	V
動作周囲温度	T _{opr}	-	-40 ~ +85	°C
保存温度	T _{stg}	-	-55 ~ +125	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ_{JA}	SNT-6A	Board A	-	224	-	°C/W
			Board B	-	176	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、「■ Power Dissipation」、「Test Board」を参照してください。

■ 電気的特性

1. Ta = +25°C

表7

(特記なき場合 : Ta = +25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧							
放電過電流検出電圧1	V _{DIOV1}	–	V _{DIOV1} – 0.0015	V _{DIOV1}	V _{DIOV1} + 0.0015	V	1
放電過電流検出電圧2	V _{DIOV2}	–	V _{DIOV2} – 0.003	V _{DIOV2}	V _{DIOV2} + 0.003	V	1
負荷短絡検出電圧	V _{SHORT}	–	V _{SHORT} – 0.005	V _{SHORT}	V _{SHORT} + 0.005	V	1
充電過電流検出電圧	V _{CIOV}	–	V _{CIOV} – 0.0015	V _{CIOV}	V _{CIOV} + 0.0015	V	1
放電過電流解除電圧	V _{RIOV}	V _{DD} = 3.4 V	V _{DD} × 0.77	V _{DD} × 0.80	V _{DD} × 0.83	V	1
内部抵抗							
V _{DD} 端子 – VM端子間抵抗	R _{VMD}	V _{DD} = 1.8 V, V _{VM} = 0 V	500	1250	2500	kΩ	2
VM端子 – V _{SS} 端子間抵抗	R _{VMS}	V _{DD} = 3.4 V, V _{VM} = 1.0 V	5	10	15	kΩ	2
入力電圧							
V _{DD} 端子 – V _{SS} 端子間動作電圧	V _{DSOP1}	–	1.5	–	6.0	V	–
V _{DD} 端子 – VM端子間動作電圧	V _{DSOP2}	–	1.5	–	28	V	–
入力電流							
動作時消費電流	I _{OPE}	V _{DD} = 3.4 V, V _{VM} = 0 V	–	2.0	4.0	μA	2
出力抵抗							
CO端子抵抗 "H"	R _{COH}	–	5	10	20	kΩ	3
CO端子抵抗 "L"	R _{COL}	–	5	10	20	kΩ	3
DO端子抵抗 "H"	R _{DOH}	–	5	10	20	kΩ	3
DO端子抵抗 "L"	R _{DOL}	–	1	2	4	kΩ	3
遅延時間							
放電過電流検出遅延時間1	t _{DIOV1}	–	t _{DIOV1} × 0.75	t _{DIOV1}	t _{DIOV1} × 1.25	–	4
		Ta = –20°C ~ +60°C*	t _{DIOV1} × 0.65	t _{DIOV1}	t _{DIOV1} × 1.35	–	4
放電過電流検出遅延時間2	t _{DIOV2}	–	t _{DIOV2} × 0.7	t _{DIOV2}	t _{DIOV2} × 1.3	–	4
負荷短絡検出遅延時間	t _{SHORT}	–	t _{SHORT} × 0.7	t _{SHORT}	t _{SHORT} × 1.3	–	4
充電過電流検出遅延時間	t _{CIOV}	–	t _{CIOV} × 0.7	t _{CIOV}	t _{CIOV} × 1.3	–	4

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

2. Ta = -40°C ~ +85°C*1

表8

(特記なき場合 : Ta = -40°C ~ +85°C*1)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
検出電圧							
放電過電流検出電圧1	V _{DIOV1}	-	V _{DIOV1} - 0.0020	V _{DIOV1}	V _{DIOV1} + 0.0020	V	1
放電過電流検出電圧2	V _{DIOV2}	-	V _{DIOV2} - 0.003	V _{DIOV2}	V _{DIOV2} + 0.003	V	1
負荷短絡検出電圧	V _{SHORT}	-	V _{SHORT} - 0.005	V _{SHORT}	V _{SHORT} + 0.005	V	1
充電過電流検出電圧	V _{CIOV}	-	V _{CIOV} - 0.0020	V _{CIOV}	V _{CIOV} + 0.0020	V	1
放電過電流解除電圧	V _{RIOV}	V _{DD} = 3.4 V	V _{DD} × 0.77	V _{DD} × 0.80	V _{DD} × 0.83	V	1
内部抵抗							
VDD端子 - VM端子間抵抗	R _{VMD}	V _{DD} = 1.8 V, V _{VM} = 0 V	250	1250	3500	kΩ	2
VM端子 - VSS端子間抵抗	R _{VMS}	V _{DD} = 3.4 V, V _{VM} = 1.0 V	3.5	10	20	kΩ	2
入力電圧							
VDD端子 - VSS端子間動作電圧	V _{DSOP1}	-	1.5	-	6.0	V	-
VDD端子 - VM端子間動作電圧	V _{DSOP2}	-	1.5	-	28	V	-
入力電流							
動作時消費電流	I _{OPE}	V _{DD} = 3.4 V, V _{VM} = 0 V	-	2.0	5.0	μA	2
出力抵抗							
CO端子抵抗 "H"	R _{COH}	-	2.5	10	30	kΩ	3
CO端子抵抗 "L"	R _{COL}	-	2.5	10	30	kΩ	3
DO端子抵抗 "H"	R _{DOH}	-	2.5	10	30	kΩ	3
DO端子抵抗 "L"	R _{DOL}	-	0.5	2	6	kΩ	3
遅延時間							
放電過電流検出遅延時間1	t _{DIOV1}	-	t _{DIOV1} × 0.4	t _{DIOV1}	t _{DIOV1} × 1.6	-	4
放電過電流検出遅延時間2	t _{DIOV2}	-	t _{DIOV2} × 0.4	t _{DIOV2}	t _{DIOV2} × 1.6	-	4
負荷短絡検出遅延時間	t _{SHORT}	-	t _{SHORT} × 0.4	t _{SHORT}	t _{SHORT} × 1.6	-	4
充電過電流検出遅延時間	t _{CIOV}	-	t _{CIOV} × 0.4	t _{CIOV}	t _{CIOV} × 1.6	-	4

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

■ 測定回路

注意 特に記述していない場合のCO端子の出力電圧 (V_{CO}), DO端子の出力電圧 (V_{DO}) の "H", "L" の判定は、Nch FET のしきい値電圧 (1.0 V) とします。このとき、CO端子は V_{VM} 基準、DO端子は V_{SS} 基準で判定してください。

1. 放電過電流検出電圧1、放電過電流解除電圧 (測定回路1)

1.1 放電過電流状態解除電圧 " V_{DIOV1} "

$V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ に設定した状態で $V5$ を上昇させてから、 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ となるまでの遅延時間が、放電過電流検出遅延時間1 (t_{DIOV1}) である $V5$ の電圧を放電過電流検出電圧1 (V_{DIOV1}) とします。その後、 $V2 = 3.4\text{ V}$ に設定し、 $V2$ を徐々に下げ、 $V2 = V_{DIOV1}$ typ.以下になると $V_{DO} = \text{"L"} \rightarrow \text{"H"}$ となります。

1.2 放電過電流状態解除電圧 " V_{RIOV} "

$V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ に設定した状態で $V5$ を上昇させてから、 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ となるまでの遅延時間が、 t_{DIOV1} である $V5$ の電圧を V_{DIOV1} とします。その後、 $V2 = 3.4\text{ V}$ に設定し、 $V2$ を徐々に下げ、 $V_{DO} = \text{"L"} \rightarrow \text{"H"}$ となる $V2$ の電圧を放電過電流解除電圧 (V_{RIOV}) とします。

2. 放電過電流検出電圧2 (測定回路1)

$V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ に設定した状態で $V5$ を上昇させてから、 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ となるまでの遅延時間が、放電過電流検出遅延時間2 (t_{DIOV2}) である $V5$ の電圧を放電過電流検出電圧2 (V_{DIOV2}) とします。

3. 負荷短絡検出電圧 (測定回路1)

$V1 = 3.4\text{ V}$, $V2 = 1.4\text{ V}$, $V5 = 0\text{ V}$ に設定した状態で $V5$ を上昇させてから、 $V_{DO} = \text{"H"} \rightarrow \text{"L"}$ となるまでの遅延時間が、負荷短絡検出遅延時間 (t_{SHORT})である $V5$ の電圧を負荷短絡検出電圧 (V_{SHORT}) とします。

4. 充電過電流検出電圧 (測定回路1)

$V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$ に設定した状態で $V5$ を下降させてから、 $V_{CO} = \text{"H"} \rightarrow \text{"L"}$ となるまでの遅延時間が、充電過電流検出遅延時間 (t_{CIOV}) である $V5$ の電圧を充電過電流検出電圧 (V_{CIOV}) とします。

5. 動作時消費電流 (測定回路2)

$V1 = 3.4\text{ V}$, $V2 = V5 = 0\text{ V}$ に設定した状態において、VDD端子に流れる電流 (I_{DD}) を動作時消費電流 (I_{OPE}) とします。

6. VDD端子 – VM端子間抵抗 (測定回路2)

$V1 = 1.8\text{ V}$, $V2 = V5 = 0\text{ V}$ に設定した状態において、VDD端子 – VM端子間抵抗を R_{VMD} とします。

7. VM端子 – VSS端子間抵抗 (測定回路2)

$V1 = 3.4\text{ V}$, $V2 = V5 = 1.0\text{ V}$ に設定した状態から、 $V5$ を 0 V に下降させたときのVM端子 – VSS端子間抵抗を R_{VMS} とします。

8. CO端子抵抗 "H"
(測定回路3)

V1 = 3.4 V, V2 = V5 = 0 V, V3 = 3.0 Vに設定した状態において、VDD端子 – CO端子間抵抗をCO端子抵抗 "H" (R_{COH}) とします。

9. CO端子抵抗 "L"
(測定回路3)

V1 = 4.7 V, V2 = V5 = 0 V, V3 = 0.4 Vに設定した状態において、VM端子 – CO端子間抵抗をCO端子抵抗 "L" (R_{COL}) とします。

10. DO端子抵抗 "H"
(測定回路3)

V1 = 3.4 V, V2 = V5 = 0 V, V4 = 3.0 Vに設定した状態において、VDD端子 – DO端子間抵抗をDO端子抵抗 "H" (R_{DOH}) とします。

11. DO端子抵抗 "L"
(測定回路3)

V1 = 1.8 V, V2 = V5 = 0 V, V4 = 0.4 Vに設定した状態において、VSS端子 – DO端子間抵抗をDO端子抵抗 "L" (R_{DOL}) とします。

12. 放電過電流検出遅延時間1
(測定回路4)

V1 = 3.4 V, V2 = 1.4 V, V5 = 0 Vに設定した状態からV5を上昇させ、V5が V_{DIOV1} を上回ってから $V_{DO} = "L"$ となるまでの時間を放電過電流検出遅延時間1 (t_{DIOV1}) とします。

13. 放電過電流検出遅延時間2
(測定回路4)

V1 = 3.4 V, V2 = 1.4 V, V5 = 0 Vに設定した状態からV5を上昇させ、V5が V_{DIOV2} を上回ってから $V_{DO} = "L"$ となるまでの時間を放電過電流検出遅延時間2 (t_{DIOV2}) とします。

14. 負荷短絡検出遅延時間
(測定回路4)

V1 = 3.4 V, V2 = 1.4 V, V5 = 0 Vに設定した状態からV5を上昇させ、V5が V_{SHORT} を上回ってから $V_{DO} = "L"$ となるまでの時間を負荷短絡検出遅延時間 (t_{SHORT}) とします。

15. 充電過電流検出遅延時間
(測定回路4)

V1 = 3.4 V, V2 = V5 = 0 Vに設定した状態からV5を下降させ、V5が V_{CIOV} を下回ってから $V_{CO} = "L"$ となるまでの時間を充電過電流検出遅延時間 (t_{CIOV}) とします。

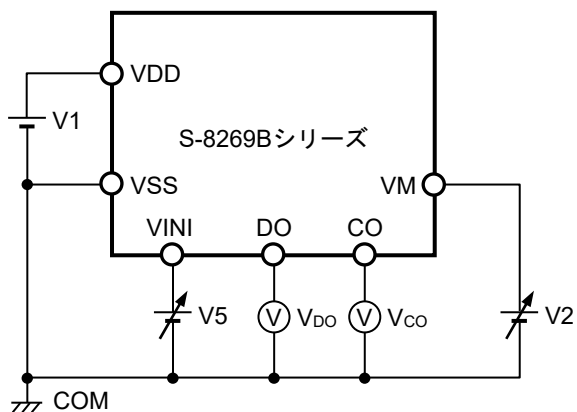


図3 測定回路1

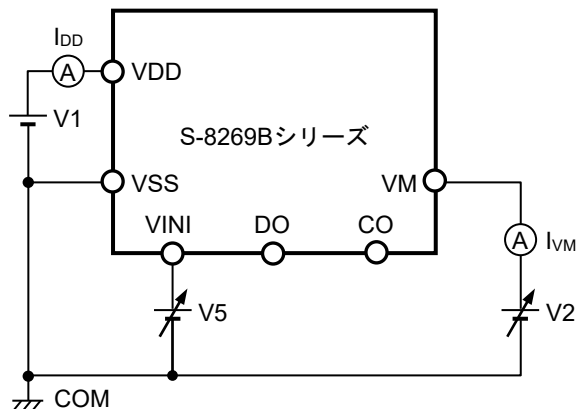


図4 測定回路2

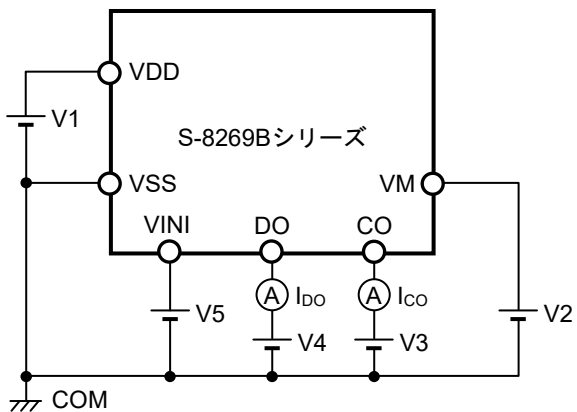


図5 測定回路3

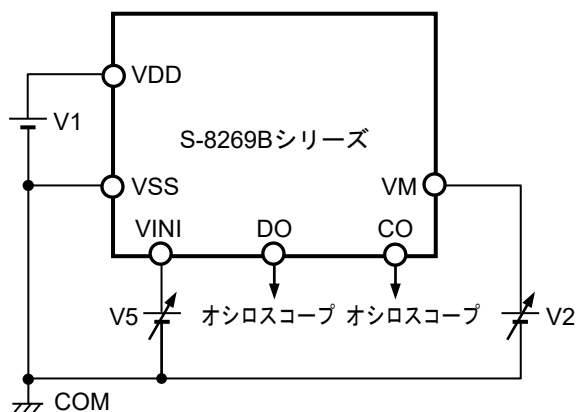


図6 測定回路4

■ 動作説明

備考 "■ 放電過電流保護機能を追加した応用回路例" を参照してください。

1. 通常状態

S-8269BシリーズはVINI端子 – VSS端子間電圧を監視し、充電と放電を制御します。VINI端子電圧が充電過電流検出電圧 (V_{C1OV}) 以上かつ放電過電流検出電圧1 (V_{D1OV1}) 以下の範囲内の場合、充電制御用FETと放電制御用FETの両方をオンします。この状態を通常状態と言い、充放電は自由に行えます。

通常状態において、VDD端子 – VM端子間抵抗 (R_{VMD})、およびVM端子 – VSS端子間抵抗 (R_{VMS}) は接続されていません。

注意 電池接続後に放電可能でない場合があります。この場合、充電器を接続すると通常状態になります。

2. 放電過電流状態 (放電過電流1、放電過電流2、負荷短絡)

通常状態の電池において、放電電流が所定値以上になることによって、VINI端子電圧が V_{D1OV1} 以上となる状態が放電過電流検出遅延時間1 (t_{D1OV1}) 以上続いた場合、放電制御用FETをオフし放電を停止させます。この状態を放電過電流状態と言います。

2.1 放電過電流状態解除電圧 " V_{D1OV1} "

放電過電流状態では、S-8269Bシリーズ内部でVM端子 – VSS端子間を R_{VMS} によってショートしています。ただし、負荷が接続されている間は、VM端子電圧は負荷によってVDD端子電圧となっています。負荷を切り離すとVM端子電圧はVSS端子電圧に戻ります。VM端子電圧が V_{D1OV1} 以下に戻れば、放電過電流状態を解除します。

放電過電流状態において、 R_{VMD} は接続されていません。

2.2 放電過電流状態解除電圧 " V_{R1OV} "

放電過電流状態では、S-8269Bシリーズ内部でVM端子 – VSS端子間を R_{VMS} によってショートしています。ただし、負荷が接続されている間は、VM端子電圧は負荷によってVDD端子電圧となっています。負荷を切り離すとVM端子電圧はVSS端子電圧に戻ります。VM端子電圧が V_{R1OV} 以下に戻れば、放電過電流状態を解除します。

放電過電流状態において、 R_{VMD} は接続されていません。

3. 充電過電流状態

通常状態の電池において、充電電流が所定値以上になることによって、VINI端子電圧が V_{C1OV} 以下となる状態が充電過電流検出遅延時間 (t_{C1OV}) 以上続いた場合、充電制御用FETをオフし充電を停止させます。この状態を充電過電流状態と言います。

充電器を開放し、放電電流が流れてVM端子電圧が 0.35 V typ. 以上になると、充電過電流状態を解除します。

充電過電流状態では、S-8269Bシリーズ内部でVDD端子 – VM端子間を R_{VMD} によってショートしています。VM端子は R_{VMD} によってプルアップされます。

充電過電流状態において、 R_{VMS} は接続されていません。

4. 遅延回路

各種検出遅延時間は、約4 kHzのクロックをカウンターで分周して算出しています。

備考 t_{DIOV1} , t_{DIOV2} , t_{SHORT} の開始は、 V_{DIOV1} を検出した時です。したがって、 V_{DIOV1} を検出してから t_{DIOV2} , t_{SHORT} を越えて V_{DIOV2} , V_{SHORT} を検出した場合、それぞれ検出した時点から、 t_{DIOV2} , t_{SHORT} 以内に放電制御用FETをオフします。

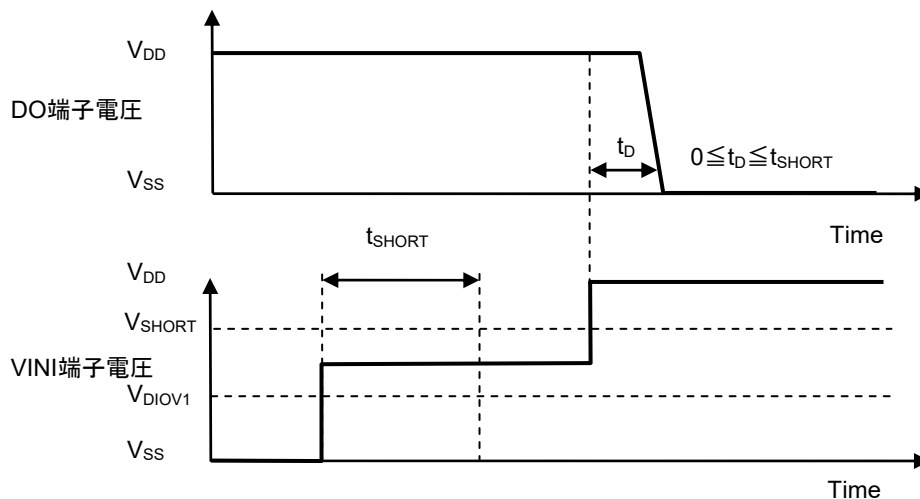
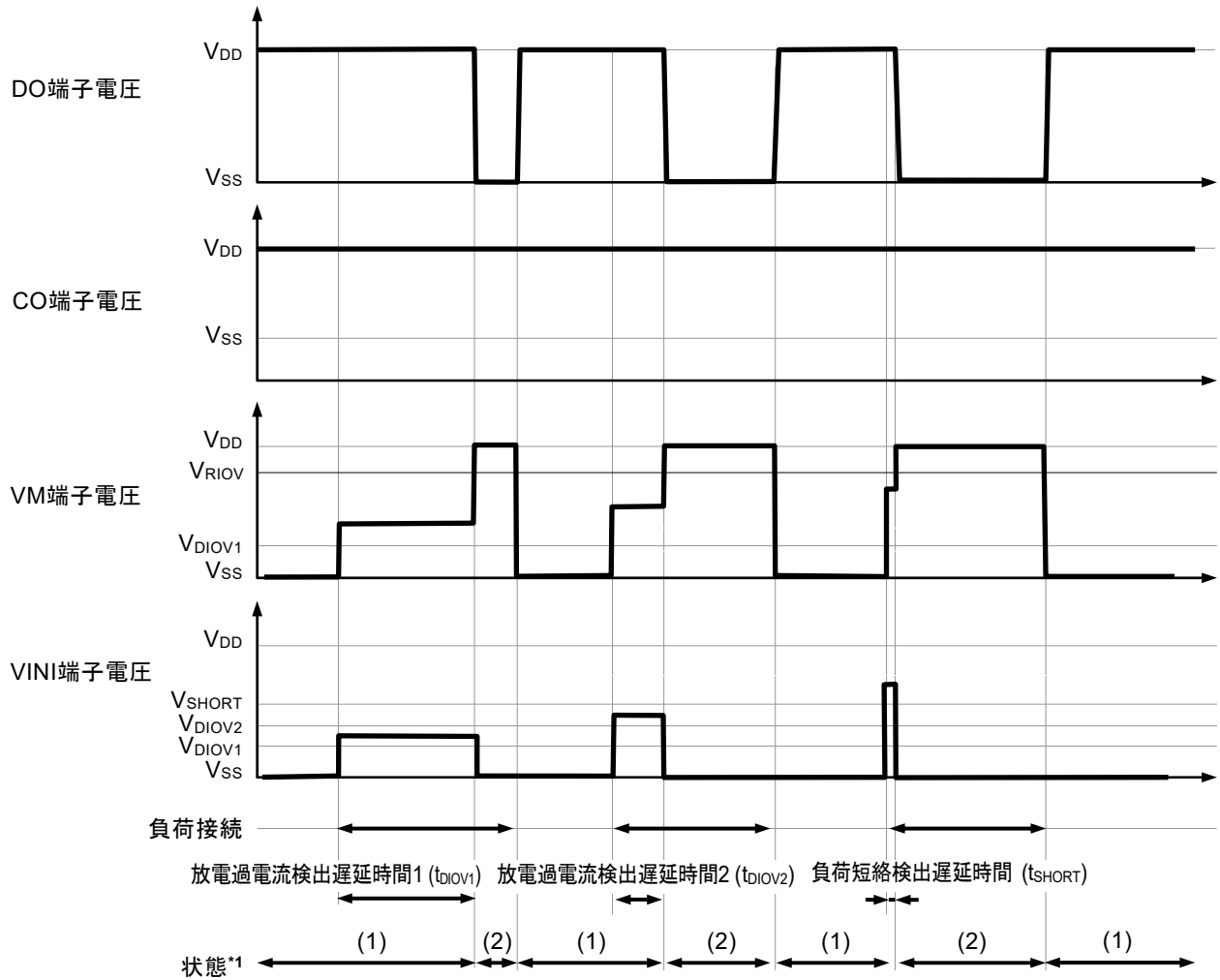


図7

■ タイミングチャート

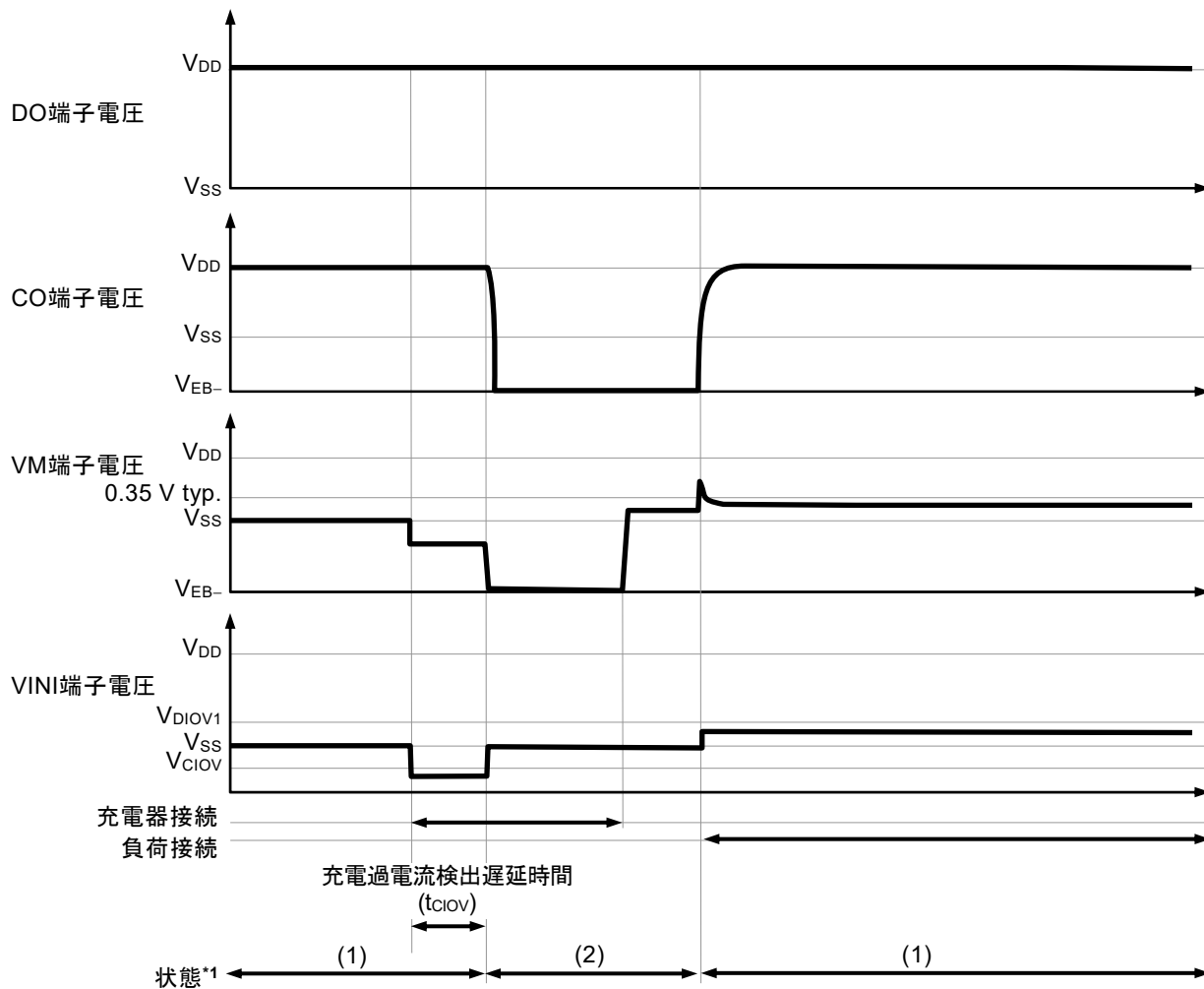
1. 放電過電流検出



*1. (1): 通常状態
(2): 放電過電流状態

図8

2. 充電過電流検出

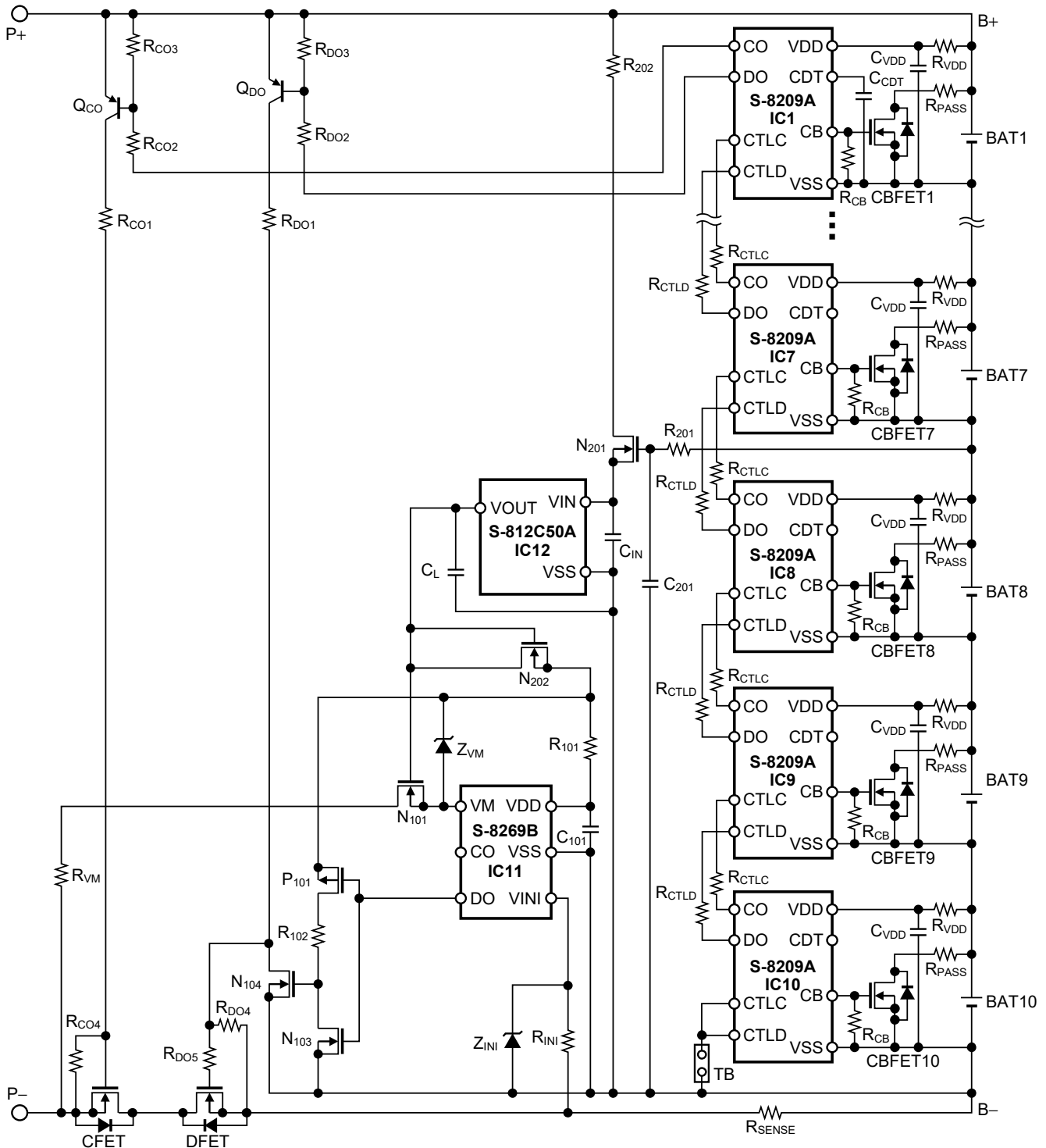


*1. (1): 通常状態
(2): 充電過電流状態

図9

■ 放電過電流保護機能を追加した応用回路例

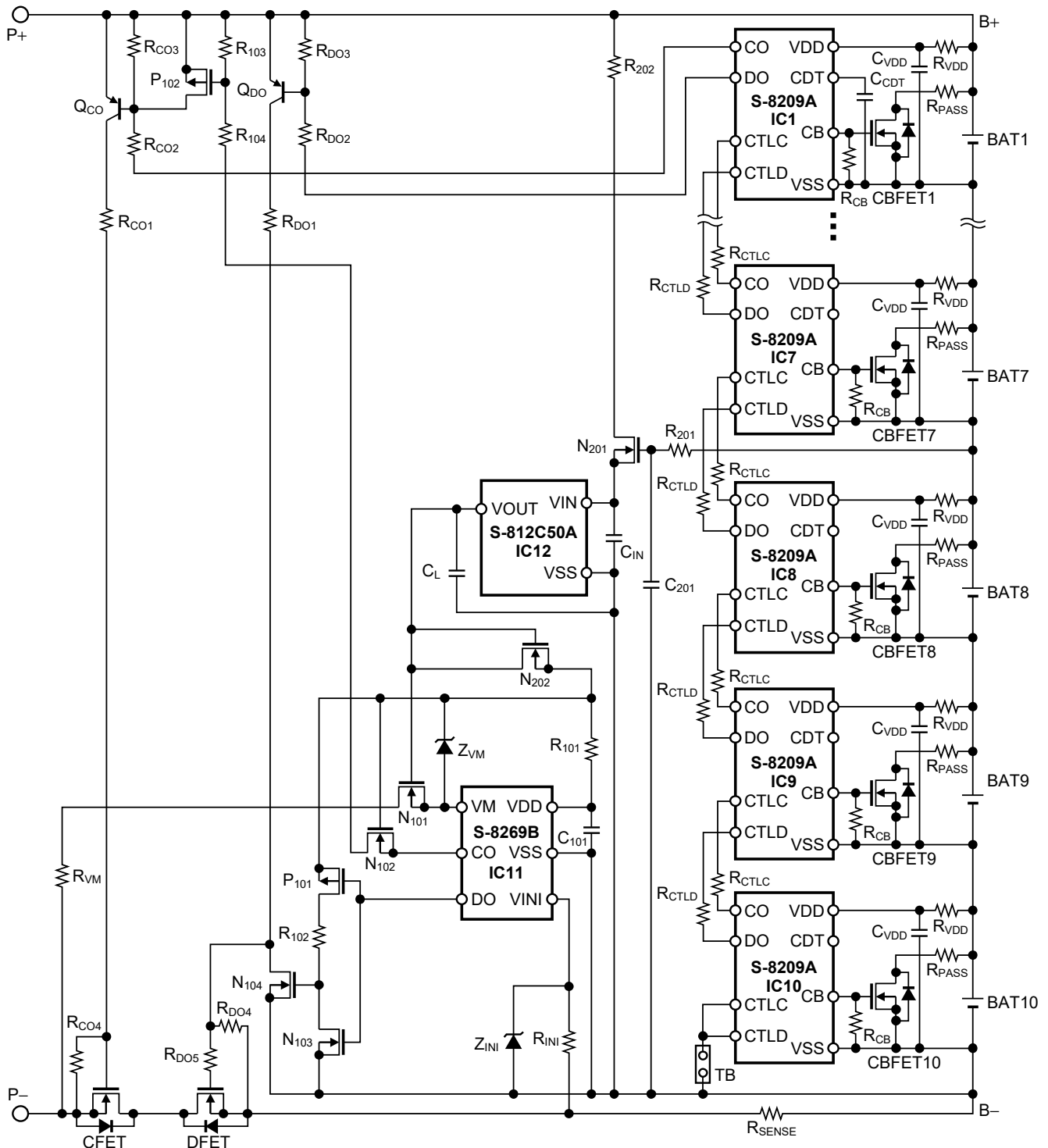
1. 放電過電流保護機能を追加した10セル直列保護回路 (充放電端子共通、S-8269Bシリーズ)



備考 各外付け部品の定数については、「4. 外付け部品一覧」を参照してください。

図10

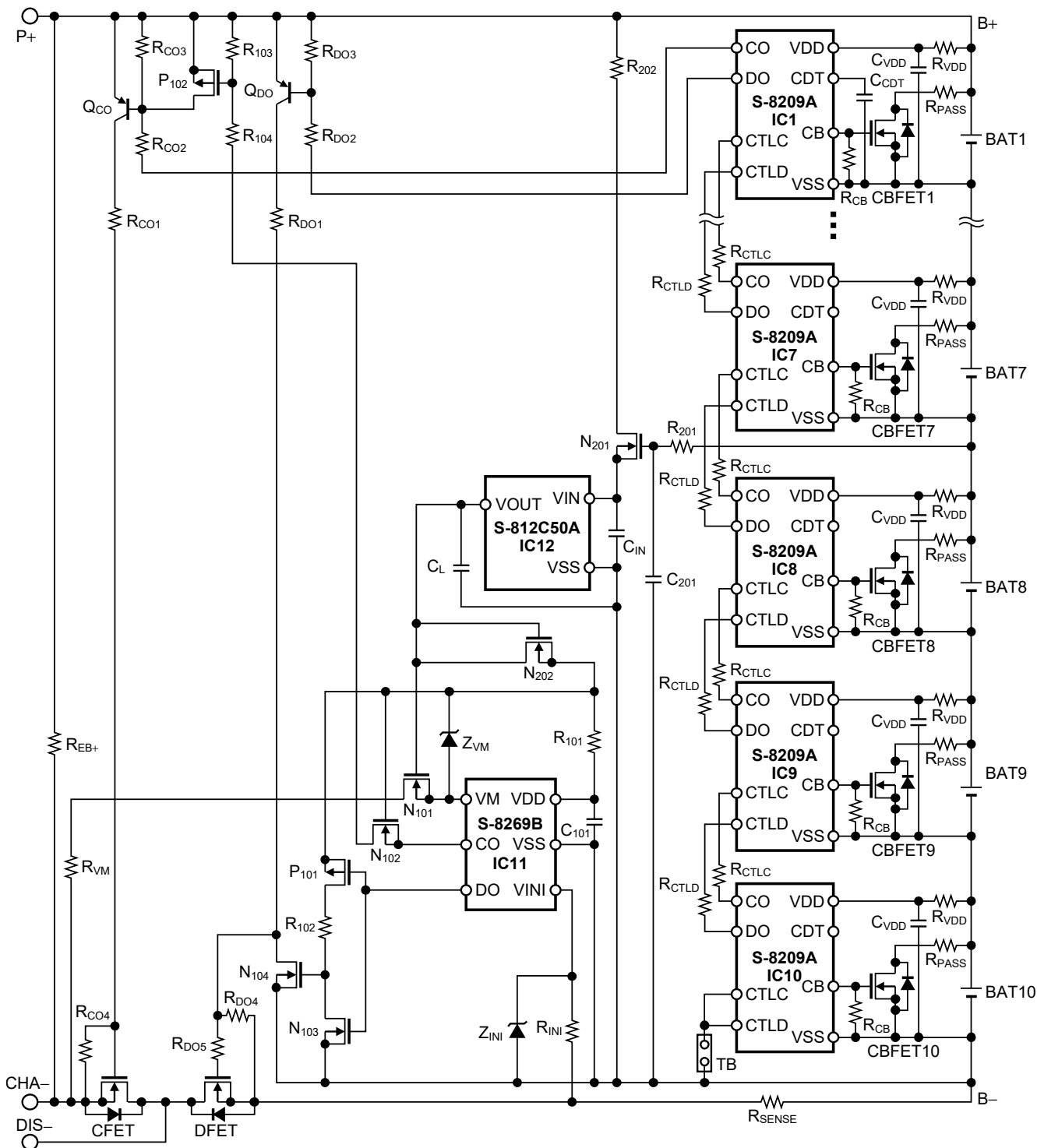
2. 充放電過電流保護機能を追加した10セル直列保護回路 (充放電端子共通、S-8269Bシリーズ)



備考 各外付け部品の定数については、「4. 外付け部品一覧」を参照してください。

図11

3. 充放電過電流保護機能を追加した10セル直列保護回路 (充放電端子分離、S-8269Bシリーズ)



備考 各外付け部品の定数については、「4. 外付け部品一覧」を参照してください。

図12

4. 外付け部品一覧

表9に図10～図12の接続例における各外付け部品を示します。

表9

記号	代表値	単位	部品名称	メーカー	備考
IC1～IC10	－	－	S-8209A	エイブリック株式会社	必須
IC11	－	－	S-8269B ^{*1}	エイブリック株式会社	必須
IC12	－	－	S-812C50A	エイブリック株式会社	必須
CBFET1～ CBFET10	－	－	－	－	ユーザ設定
CFET	－	－	－	－	ユーザ設定
DFET	－	－	－	－	ユーザ設定
CCDT	－	－	－	－	ユーザ設定
C _{IN}	0.1	μF	GRM188	株式会社村田製作所	ユーザ設定
C _L	0.1	μF	GRM188	株式会社村田製作所	ユーザ設定
C _{VDD}	0.1	μF	GRM188	株式会社村田製作所	推奨
C ₁₀₁	0.1	μF	－	－	推奨
C ₂₀₁ ^{*2}	1	μF	－	－	推奨
N ₁₀₁	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
N ₁₀₂	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
N ₁₀₃	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
N ₁₀₄	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
N ₂₀₁	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
N ₂₀₂	－	－	SSM3K7002KF	東芝デバイス&ストレージ株式会社	推奨
P ₁₀₁	－	－	SSM3J168F	東芝デバイス&ストレージ株式会社	推奨
P ₁₀₂	－	－	SSM3J168F	東芝デバイス&ストレージ株式会社	推奨
Q _{CO}	PNP	－	2SB1198K	ローム株式会社	推奨
Q _{DO}	PNP	－	2SB1198K	ローム株式会社	推奨
R _{CB}	10	MΩ	MCR03	ローム株式会社	推奨
R _{CO1} ^{*3}	－	－	－	－	ユーザ設定
R _{CO2}	510	kΩ	MCR03	ローム株式会社	推奨
R _{CO3}	1	MΩ	MCR03	ローム株式会社	推奨
R _{CO4}	1	MΩ	MCR03	ローム株式会社	推奨
R _{CTL_C} ^{*4}	1	kΩ	MCR03	ローム株式会社	推奨
R _{CTLD} ^{*4}	1	kΩ	MCR03	ローム株式会社	推奨
R _{DO1} ^{*3}	－	－	－	－	ユーザ設定
R _{DO2}	510	kΩ	MCR03	ローム株式会社	推奨
R _{DO3}	1	MΩ	MCR03	ローム株式会社	推奨
R _{DO4}	1	MΩ	MCR03	ローム株式会社	推奨
R _{DO5}	－	－	－	－	ユーザ設定
R _{EB+}	10	MΩ	MCR03	ローム株式会社	推奨
R _{INI}	1	kΩ	MCR03	ローム株式会社	推奨
R _{PASS} ^{*5}	－	－	－	－	ユーザ設定
R _{SENSE} ^{*5}	－	－	－	－	ユーザ設定
R _{VDD}	470	Ω	MCR03	ローム株式会社	推奨
R _{VM}	1	kΩ	MCR03	ローム株式会社	推奨
R ₁₀₁	470	Ω	MCR03	ローム株式会社	推奨
R ₁₀₂	5.1	kΩ	MCR03	ローム株式会社	推奨
R ₁₀₃	1	MΩ	MCR03	ローム株式会社	推奨
R ₁₀₄	510	kΩ	MCR03	ローム株式会社	推奨
R ₂₀₁ ^{*2}	1	kΩ	MCR03	ローム株式会社	推奨
R ₂₀₂	100	Ω	MCR03	ローム株式会社	推奨
TB ^{*6}	－	－	－	－	ユーザ設定
Z _{INI}	－	－	UFZV3.6B	ローム株式会社	推奨
Z _{VM} ^{*7}	－	－	1SMB5930B	ダイオーズ	ユーザ設定

- *1. 希望する過電流検出電圧を元に製品を選択してください。
- *2. S-8269Bシリーズが過電流を検出してDFETをオフさせた瞬間に、BAT8に発生するスパイク電圧が、N₂₀₁を通してS-8269Bシリーズの電源に過渡的な変動を与えて過電流検出の誤動作を起こす場合があります。C₂₀₁, R₂₀₁を設定することにより、このような現象を防ぐことができます。
BAT8に発生するスパイク電圧は、アプリケーションによって異なります。C₂₀₁, R₂₀₁の定数は通常1 μF × 1 kΩ = 1 mF × Ωになりますが、実際のアプリケーションでS-8269Bシリーズの過渡的な電源変動および過電流保護機能の評価を十分に行った上、C₂₀₁, R₂₀₁を設定してください。
- *3. FETのVGS定格値に注意して抵抗値を設定してください。
- *4. 過大電圧印加時にICの破壊を防止するため、R_{CTLC}, R_{CTLD}は1 kΩ ~ 100 kΩの範囲から選択してください。
- *5. 定格電力に注意してください。
- *6. TB : Thermal Breaker
TBが必要でない場合、R_{CTLC}, R_{CTLD}と同じ保護抵抗を接続してください。
- *7. 10セル直列以上の保護回路を構成する場合、Z_{VM}を接続しVM端子電圧が絶対最大定格を越えないようにしてください。

注意 1. 定数は予告なく変更することがあります。

- 2. 接続例以外の回路においては、動作確認されていません。また、接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
- 3. 負荷開放時にS-8269Bシリーズを放電過電流状態から解除させるには、下記のように設定してください。

- ・ "1. 放電過電流保護機能を追加した10セル直列保護回路 (充放電端子共通、S-8269Bシリーズ)"、"2. 充放電過電流保護機能を追加した10セル直列保護回路 (充放電端子共通、S-8269Bシリーズ)" の場合

$$V_{VM} = V_{P+} \times \frac{R_{VMS}}{R_{CO1} + R_{CO4} + R_{VM} + R_{VMS}} \leq V_{RIOV} \text{ or } V_{DIOV1}$$

- ・ "3. 充放電過電流保護機能を追加した10セル直列保護回路 (充放電端子分離、S-8269Bシリーズ)" の場合

$$V_{VM} = V_{P+} \times \frac{R_{VMS}}{\frac{R_{EB+} \times (R_{CO1} + R_{CO4})}{R_{EB+} + R_{CO1} + R_{CO4}} + R_{VM} + R_{VMS}} \leq V_{RIOV} \text{ or } V_{DIOV1}$$

備考 V_{P+} : P+端子電圧

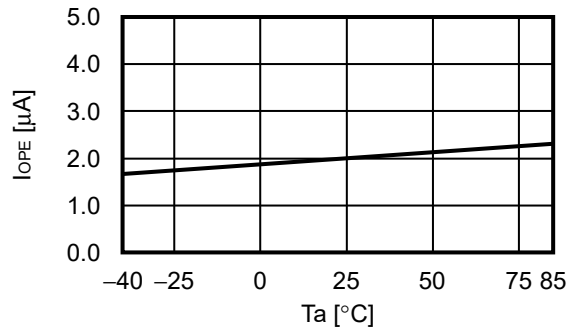
■ 注意事項

- ・ IC内での損失が許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

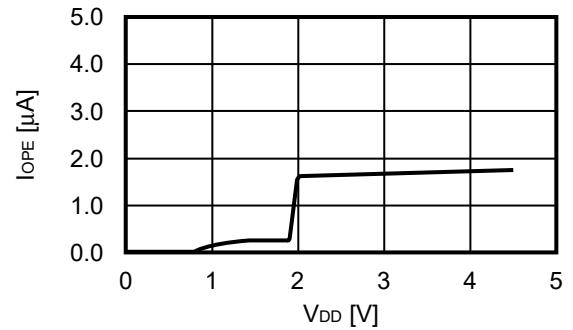
■ 諸特性データ (Typicalデータ)

1. 消費電流

1.1 $I_{OPE} - T_a$

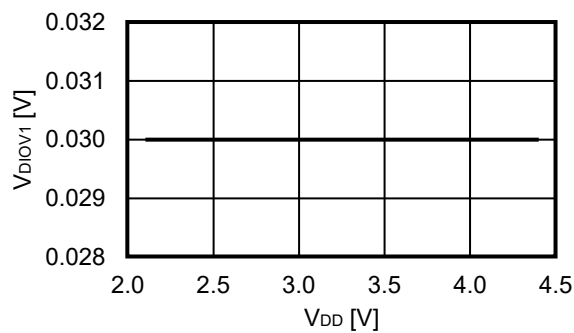


1.2 $I_{OPE} - V_{DD}$

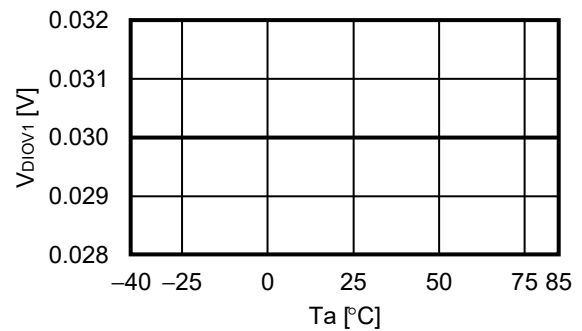


2. 検出電圧

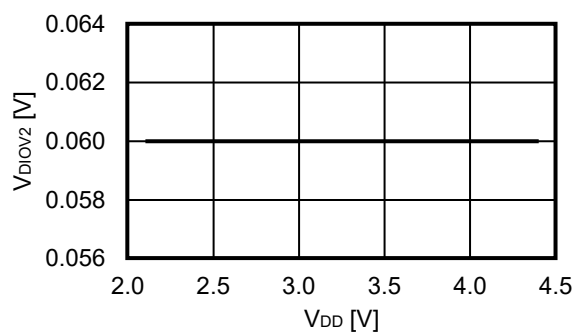
2.1 $V_{DIOV1} - V_{DD}$



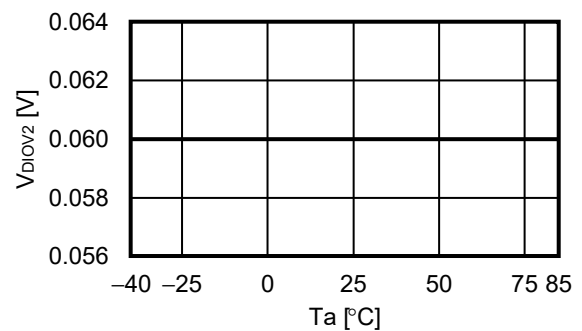
2.2 $V_{DIOV1} - T_a$



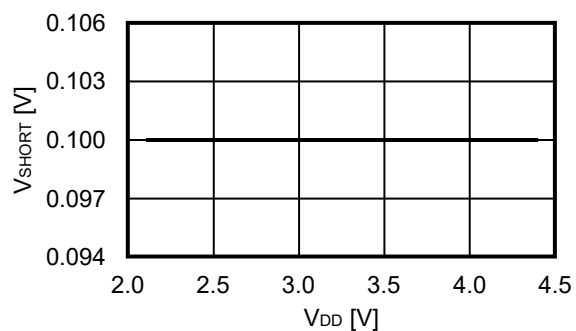
2.3 $V_{DIOV2} - V_{DD}$



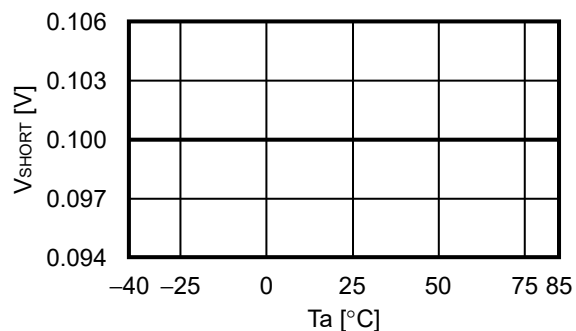
2.4 $V_{DIOV2} - T_a$



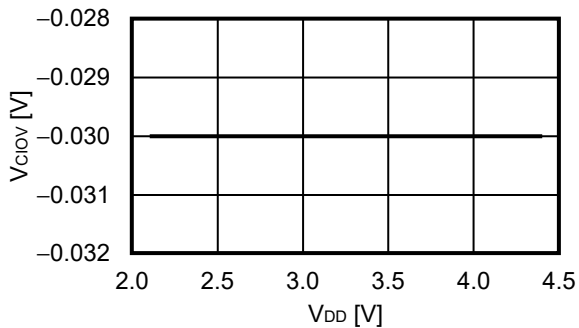
2.5 $V_{SHORT} - V_{DD}$



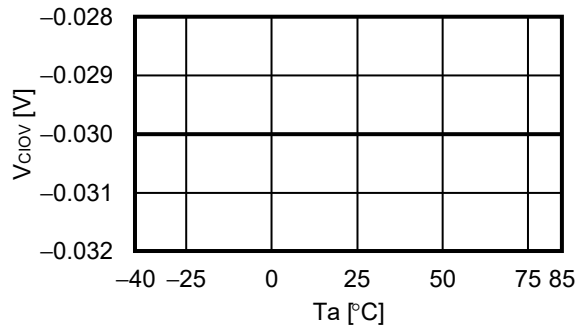
2.6 $V_{SHORT} - T_a$



2.7 $V_{CI0V} - V_{DD}$

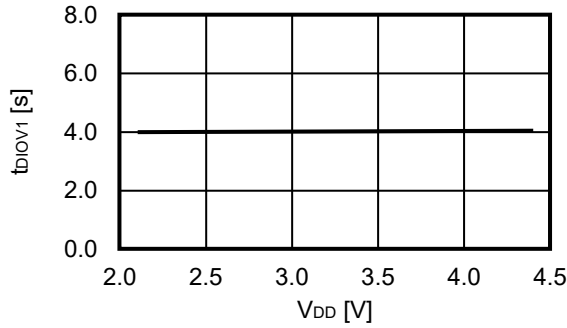


2.8 $V_{CI0V} - T_a$

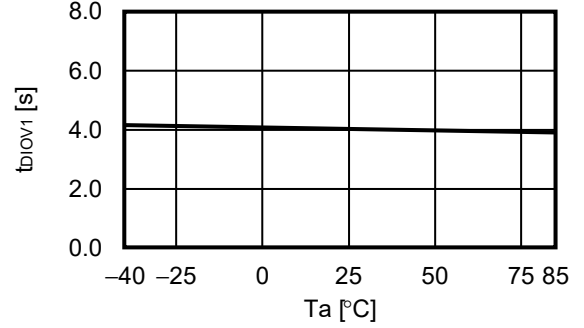


3. 遅延時間

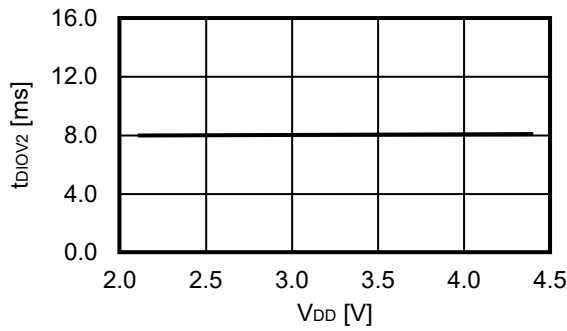
3.1 $t_{DIOV1} - V_{DD}$



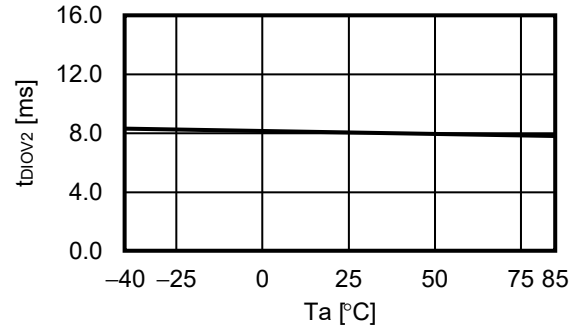
3.2 $t_{DIOV1} - T_a$



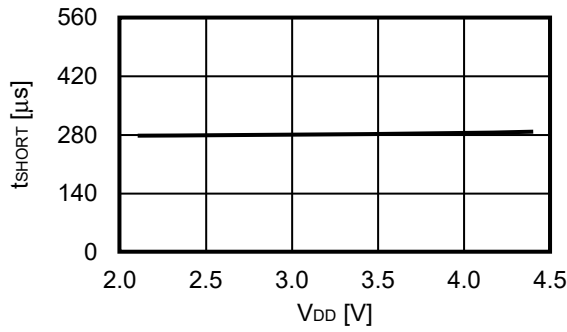
3.3 $t_{DIOV2} - V_{DD}$



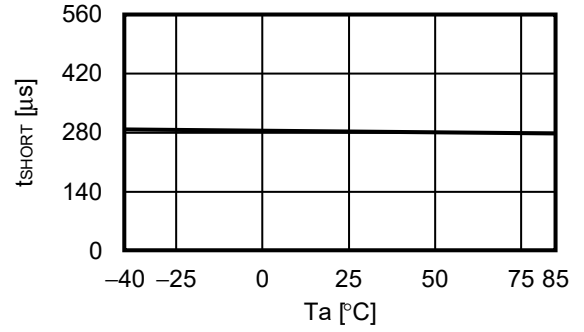
3.4 $t_{DIOV2} - T_a$



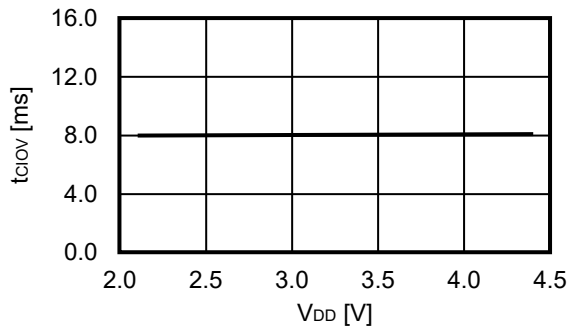
3.5 $t_{SHORT} - V_{DD}$



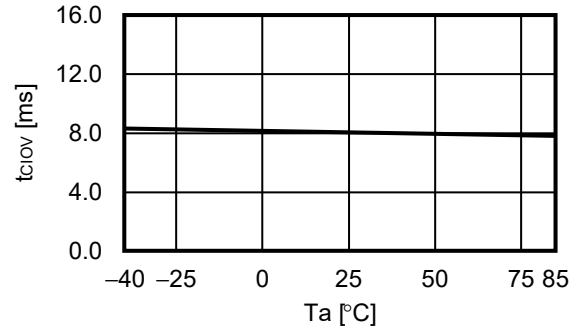
3.6 $t_{SHORT} - T_a$



3.7 $t_{CIOV} - V_{DD}$

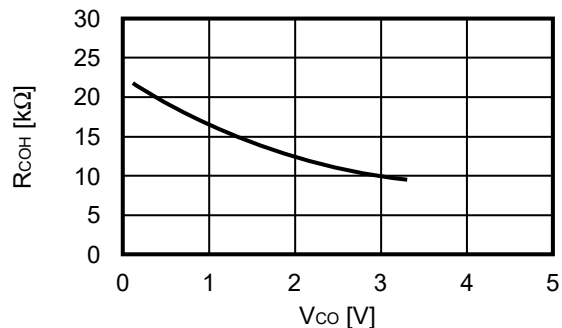


3.8 $t_{CIOV} - T_a$

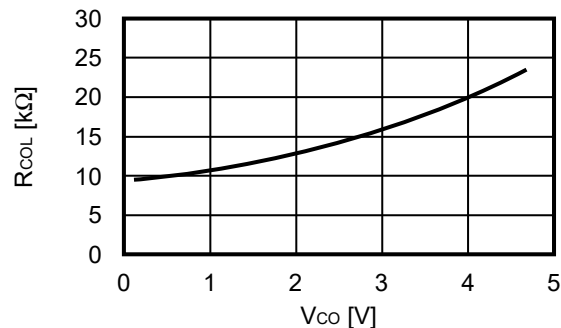


4. 出力抵抗

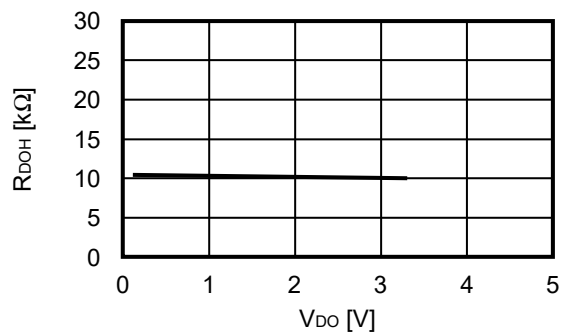
4.1 $R_{COH} - V_{CO}$



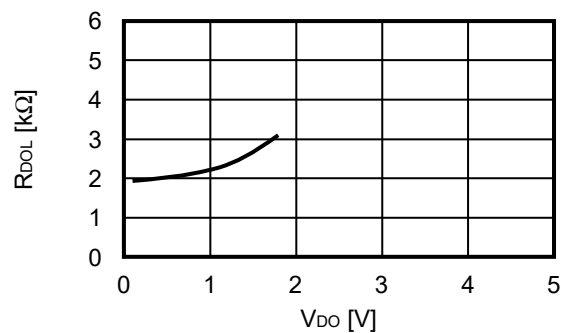
4.2 $R_{COL} - V_{CO}$



4.3 $R_{DOH} - V_{DO}$

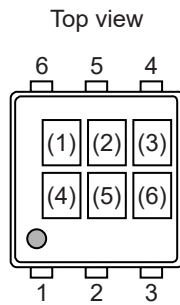


4.4 $R_{DOL} - V_{DO}$



■ マーキング仕様

1. SNT-6A



(1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)

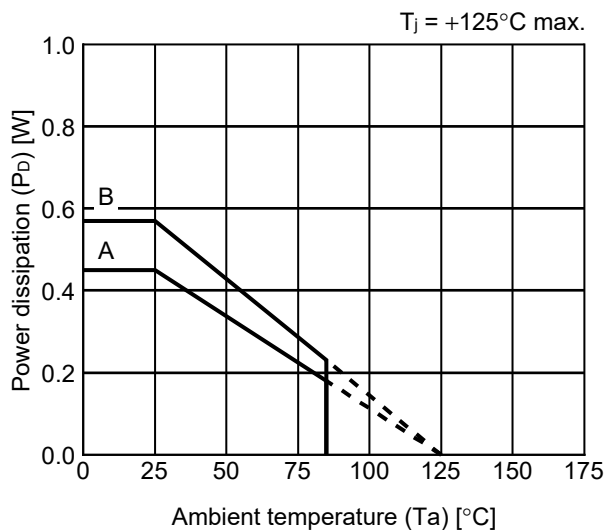
(4) ~ (6) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(1)	(2)	(3)
S-8269BAA-I6T1U	7	8	A
S-8269BAB-I6T1U	7	8	B
S-8269BAC-I6T1U	7	8	C
S-8269BAD-I6T1U	7	8	D

■ Power Dissipation

SNT-6A

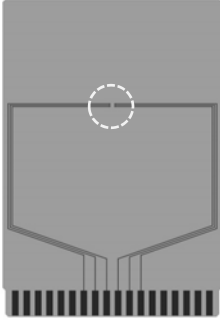


Board	Power Dissipation (Pd)
A	0.45 W
B	0.57 W
C	-
D	-
E	-

SNT-6A Test Board

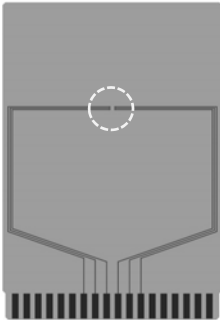
(1) Board A

 IC Mount Area



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SNT6A-A-Board-SD-1.0



No. PG006-A-P-SD-2.1

TITLE	SNT-6A-A-PKG Dimensions
No.	PG006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



No. PG006-A-C-SD-2.0

TITLE	SNT-6A-A-Carrier Tape
No.	PG006-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

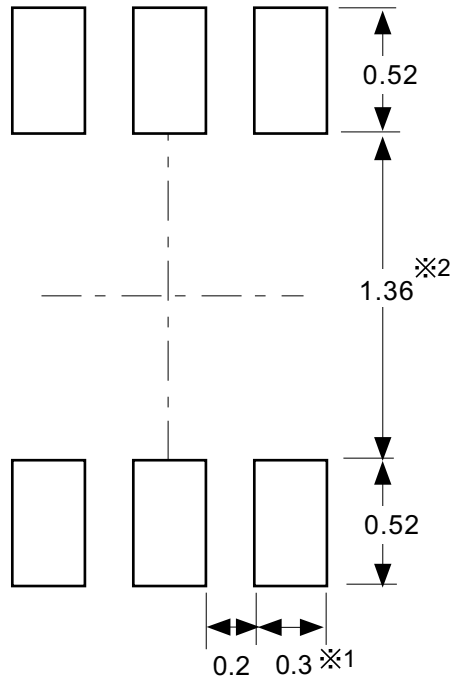


Enlarged drawing in the central part



No. PG006-A-R-SD-1.0

TITLE	SNT-6A-A-Reel		
No.	PG006-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.30 mm ~ 1.40 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は "SNTパッケージ活用の手引き" を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.30 mm ~ 1.40 mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.30 mm ~ 1.40 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PG006-A-L-SD-4.1

TITLE	SNT-6A-A -Land Recommendation
No.	PG006-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com