

S-8211Eシリーズは、高精度電圧検出回路と遅延回路を内蔵したICです。

1セル・リチウムイオン/リチウムポリマー二次電池パックの過充電、過放電の監視に最適なICです。

■ 特長

- | | | |
|--|----------------------------------|---|
| (1) 高精度電圧検出回路 | | |
| ・ 過充電検出電圧 | 3.6 V~4.5 V (5 mVステップ) | 精度±25 mV (+25°C)
精度±30 mV (-5°C ~ +55°C) |
| ・ 過充電解除電圧 | 3.5 V~4.4 V ^{*1} | 精度±50 mV |
| ・ 過放電検出電圧 | 2.0 V~3.0 V (10 mVステップ) | 精度±50 mV |
| ・ 過放電解除電圧 | 2.0 V~3.4 V ^{*2} | 精度±100 mV |
| (2) 各種検出遅延時間は内蔵回路のみで実現 (外付け容量は不要) | | 精度±20% |
| (3) 広動作温度範囲 | -40°C~+85°C | |
| (4) 低消費電流 | | |
| ・ 動作時 | 3.0 μA typ., 5.5 μA max. (+25°C) | |
| ・ 過放電時 | 2.0 μA typ., 3.5 μA max. (+25°C) | |
| (5) CO端子の出力論理を選択可能 | アクティブ“H”、アクティブ“L” | |
| (6) 鉛フリー、Sn 100%、ハロゲンフリー ^{*3} | | |

*1. 過充電解除電圧 = 過充電検出電圧 - 過充電ヒステリシス電圧
(過充電ヒステリシス電圧は、0 Vまたは0.1 V~0.4 Vの範囲内にて50 mVステップで選択可能)

*2. 過放電解除電圧 = 過放電検出電圧 + 過放電ヒステリシス電圧
(過放電ヒステリシス電圧は、0 Vまたは0.1 V~0.7 Vの範囲内にて100 mVステップで選択可能)

*3. 詳細は「■ 品目コードの構成」を参照してください。

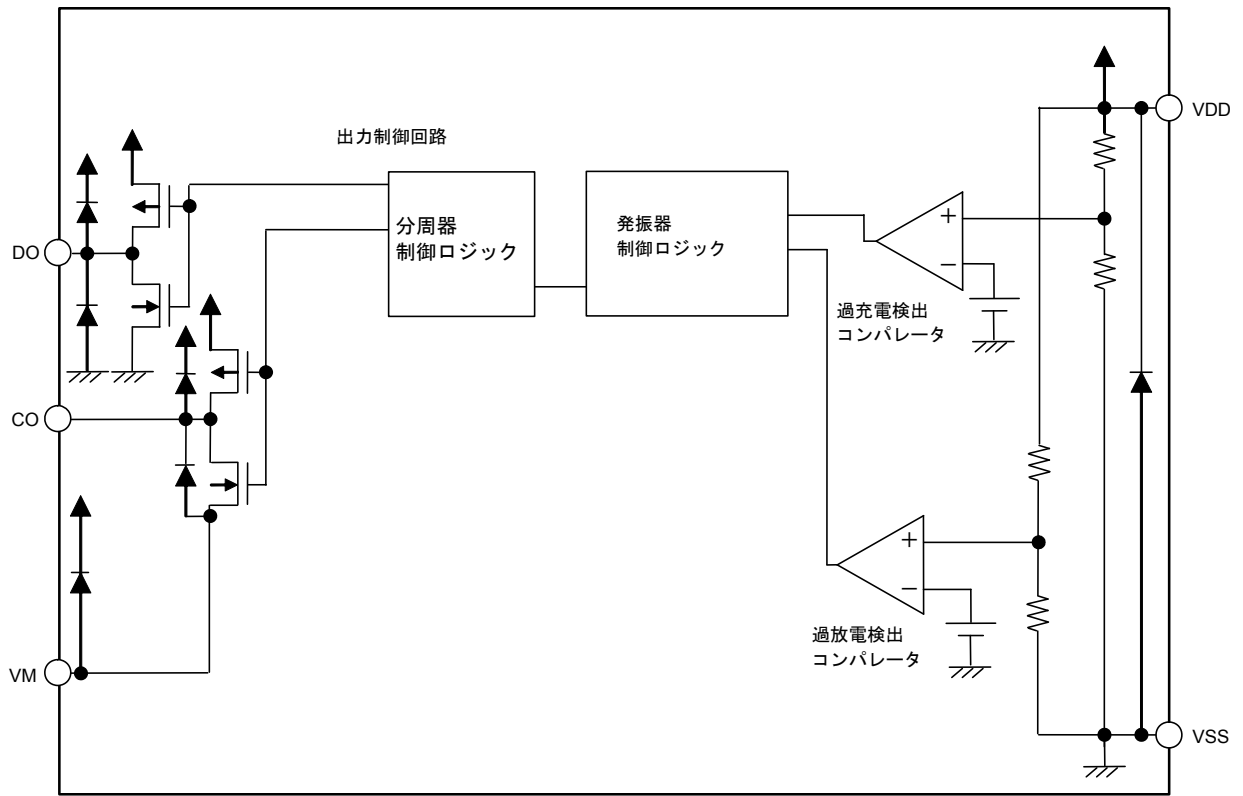
■ 用途

- ・ リチウムイオン二次電池パック
- ・ リチウムポリマー二次電池パック

■ パッケージ

- ・ SOT-23-5
- ・ SNT-6A

■ ブロック図

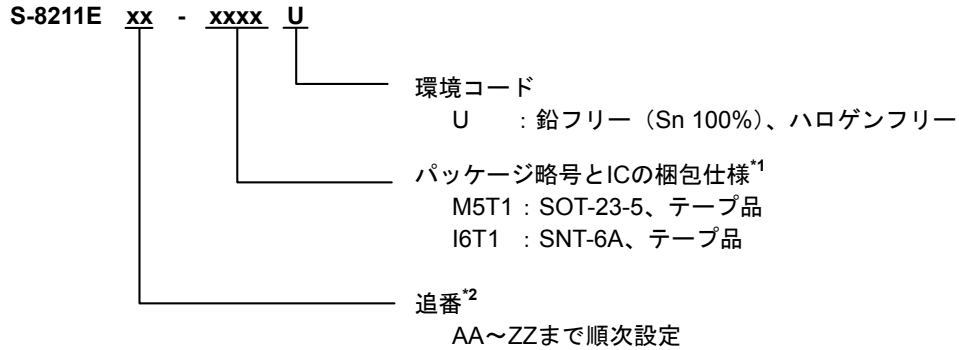


備考 図中のダイオードは、すべて寄生ダイオードです。

図1

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. 「3. 製品名リスト」を参照してください。

2. パッケージ

パッケージ名	図面コード			
	パッケージ図面	テープ図面	リール図面	ランド図面
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD	—
SNT-6A	PG006-A-P-SD	PG006-A-C-SD	PG006-A-R-SD	PG006-A-L-SD

3. 製品名リスト

3.1 SOT-23-5

表 1

製品名	過充電 検出電圧 [V _{CU}]	過充電 解除電圧 [V _{CL}]	過放電 検出電圧 [V _{DL}]	過放電 解除電圧 [V _{DU}]	遅延時間の 組み合わせ ^{*1}	CO端子出力形式
S-8211EAC-M5T1U	3.600 V	3.600 V	2.00 V	2.00 V	(1)	CMOS出力アクティブ “L”
S-8211EAF-M5T1U	3.650 V	3.550 V	2.00 V	2.30 V	(2)	CMOS出力アクティブ “L”
S-8211EAG-M5T1U	3.800 V	3.600 V	2.00 V	2.30 V	(2)	CMOS出力アクティブ “L”
S-8211EAJ-M5T1U	4.180 V	4.180 V	2.50 V	3.00 V	(1)	CMOS出力アクティブ “H”
S-8211EAK-M5T1U	3.600 V	3.600 V	2.00 V	2.30 V	(1)	CMOS出力アクティブ “H”

*1. 遅延時間の組み合わせ (1)、(2) の詳細については、表3を参照してください。

備考 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

3.2 SNT-6A

表 2

製品名	過充電 検出電圧 [V _{CU}]	過充電 解除電圧 [V _{CL}]	過放電 検出電圧 [V _{DL}]	過放電 解除電圧 [V _{DU}]	遅延時間の 組み合わせ ^{*1}	CO端子出力形式
S-8211EAA-I6T1U	4.220 V	4.220 V	2.00 V	2.00 V	(2)	CMOS出力アクティブ “L”
S-8211EAB-I6T1U	4.270 V	4.270 V	2.00 V	2.00 V	(2)	CMOS出力アクティブ “L”
S-8211EAD-I6T1U	4.220 V	4.220 V	2.50 V	2.50 V	(2)	CMOS出力アクティブ “L”
S-8211EAE-I6T1U	4.220 V	4.220 V	2.30 V	2.30 V	(2)	CMOS出力アクティブ “L”
S-8211EAH-I6T1U	4.000 V	3.800 V	3.00 V	3.20 V	(1)	CMOS出力アクティブ “L”
S-8211EAI-I6T1U	3.800 V	3.700 V	2.30 V	2.40 V	(1)	CMOS出力アクティブ “L”
S-8211EAP-I6T1U	4.280 V	4.080 V	2.50 V	2.50 V	(1)	CMOS出力アクティブ “L”

*1. 遅延時間の組み合わせ (1)、(2) の詳細については、表3を参照してください。

備考 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

表 3

遅延時間の 組み合わせ	過充電検出遅延時間 [t _{CU}]	過放電検出遅延時間 [t _{DL}]
(1)	1.2 s	150 ms
(2)	573 ms	300 ms

備考 表4に示す範囲内で遅延時間の変更も可能です。弊社営業部までお問い合わせください。

表4

遅延時間	記号	選択範囲			備考
過充電検出遅延時間	t _{CU}	143 ms	573 ms	1.2 s	左記から選択
過放電検出遅延時間	t _{DL}	38 ms	150 ms	300 ms	左記から選択

備考 太枠内は、標準品の遅延時間です。

■ ピン配置図

1. SOT-23-5

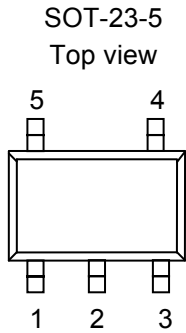


図2

表5

端子番号	端子記号	端子説明
1	VM	CO端子負電源入力端子
2	VDD	正電源入力端子
3	VSS	負電源入力端子
4	DO	過放電検出出力端子 (CMOS出力)
5	CO	過充電検出出力端子 (CMOS出力)

2. SNT-6A

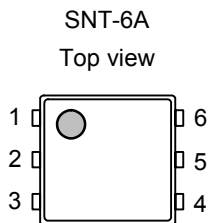


図3

表6

端子番号	端子記号	端子説明
1	NC ^{*1}	無接続
2	CO	過充電検出出力端子 (CMOS出力)
3	DO	過放電検出出力端子 (CMOS出力)
4	VSS	負電源入力端子
5	VDD	正電源入力端子
6	VM	CO端子負電源入力端子

*1. NCは電氣的にオープンを示します。

そのため、VDDまたはVSSに接続しても問題ありません。

■ 絶対最大定格

表7

(特記なき場合 : Ta = +25°C)

項目	記号	適用端子	絶対最大定格	単位
VDD端子-VSS端子間入力電圧	V _{DS}	VDD	V _{SS} -0.3~V _{SS} +12	V
VM端子入力電圧	V _{VM}	VM	V _{DD} -28~V _{DD} +0.3	V
DO端子出力電圧	V _{DO}	DO	V _{SS} -0.3~V _{DD} +0.3	V
CO端子出力電圧	V _{CO}	CO	V _{VM} -0.3~V _{DD} +0.3	V
許容損失	SOT-23-5	P _D	600 ^{*1}	mW
	SNT-6A		400 ^{*1}	mW
動作周囲温度	T _{opr}	-	-40~+85	°C
保存温度	T _{stg}	-	-55~+125	°C

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

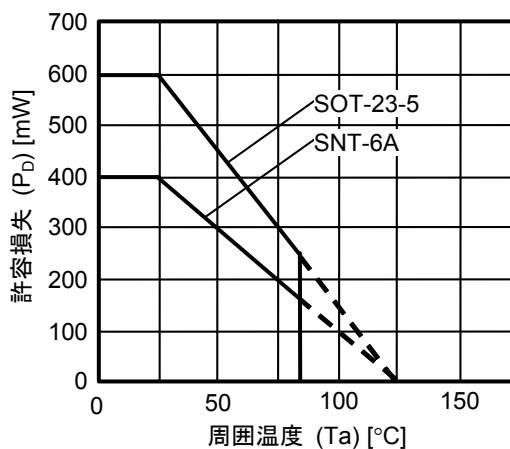


図4 パッケージ許容損失 (基板実装時)

■ 電気的特性

1. 検出遅延時間以外 (+25°C)

表8

(特記なき場合 : Ta = +25°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
検出電圧								
過充電検出電圧	V _{CU}	3.60 V~4.50 V, 調整可能	V _{CU} -0.025	V _{CU}	V _{CU} +0.025	V	1	1
		3.60 V~4.50 V, 調整可能, Ta = -5°C~+55°C ^{*1}	V _{CU} -0.03	V _{CU}	V _{CU} +0.03	V	1	1
過充電解除電圧	V _{CL}	3.50 V~4.40 V, 調整可能	V _{CL} ≠ V _{CU} の場合	V _{CL} -0.05	V _{CL}	V _{CL} +0.05	V	1
			V _{CL} = V _{CU} の場合	V _{CL} -0.05	V _{CL}	V _{CL} +0.025	V	1
過放電検出電圧	V _{DL}	2.00 V~3.00 V, 調整可能	V _{DL} -0.05	V _{DL}	V _{DL} +0.05	V	2	2
過放電解除電圧	V _{DU}	2.00 V~3.40 V, 調整可能	V _{DU} ≠ V _{DL} の場合	V _{DU} -0.10	V _{DU}	V _{DU} +0.10	V	2
			V _{DU} = V _{DL} の場合	V _{DU} -0.05	V _{DU}	V _{DU} +0.05	V	2
入力電圧								
VDD端子-VSS端子間 動作電圧	V _{DSOP1}	—	1.5	—	8	V	—	—
入力電流								
動作時消費電流	I _{OPE}	V _{DD} = 3.5 V, V _{VM} = 0 V	1.0	3.0	5.5	μA	3	2
過放電時消費電流	I _{OPED}	V _{DD} = 1.5 V, V _{VM} = 0 V	0.3	2.0	3.5	μA	3	2
出力抵抗								
CO端子抵抗 "H"	R _{COH}	—	2.5	5	10	kΩ	4	3
CO端子抵抗 "L"	R _{COL}	CO端子出力論理アクティブ "H"	2.5	9	15	kΩ	4	3
		CO端子出力論理アクティブ "L"	2.5	5	10	kΩ	4	3
DO端子抵抗 "H"	R _{DOH}	—	2.5	5	10	kΩ	5	3
DO端子抵抗 "L"	R _{DOL}	—	2.5	5	10	kΩ	5	3

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

2. 検出遅延時間以外 (−40°C~+85°C^{*1})

表9

(特記なき場合 : Ta = −40°C~+85°C^{*1})

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
検出電圧								
過充電検出電圧	V _{CU}	3.60 V~4.50 V, 調整可能	V _{CU} −0.060	V _{CU}	V _{CU} +0.040	V	1	1
過充電解除電圧	V _{CL}	3.50 V~4.40 V, 調整可能	V _{CL} ≠ V _{CU} の場合	V _{CL} −0.08	V _{CL}	V _{CL} +0.065	V	1
			V _{CL} = V _{CU} の場合	V _{CL} −0.08	V _{CL}	V _{CL} +0.04	V	1
過放電検出電圧	V _{DL}	2.00 V~3.00 V, 調整可能	V _{DL} −0.11	V _{DL}	V _{DL} +0.13	V	2	2
過放電解除電圧	V _{DU}	2.00 V~3.40 V, 調整可能	V _{DU} ≠ V _{DL} の場合	V _{DU} −0.15	V _{DU}	V _{DU} +0.19	V	2
			V _{DU} = V _{DL} の場合	V _{DU} −0.11	V _{DU}	V _{DU} +0.13	V	2
入力電圧								
VDD端子−VSS端子間 動作電圧	V _{DSOP1}	−	1.5	−	8	V	−	−
入力電流								
動作時消費電流	I _{OPE}	V _{DD} = 3.5 V, V _{VM} = 0 V	0.7	3.0	6.0	μA	3	2
過放電時消費電流	I _{OPED}	V _{DD} = 1.5 V, V _{VM} = 0 V	0.2	2.0	3.8	μA	3	2
出力抵抗								
CO端子抵抗 “H”	R _{COH}	−	1.2	5	15	kΩ	4	3
CO端子抵抗 “L”	R _{COL}	CO端子出力論理アクティブ “H”	1.2	9	27	kΩ	4	3
		CO端子出力論理アクティブ “L”	1.2	5	15	kΩ	4	3
DO端子抵抗 “H”	R _{DOH}	−	1.2	5	15	kΩ	5	3
DO端子抵抗 “L”	R _{DOL}	−	1.2	5	15	kΩ	5	3

*1. 高温および低温での選別はしておりませんので、この温度範囲での規格は設計保証とします。

3. 検出遅延時間

3.1 S-8211EAC、S-8211EAH、S-8211EAI、S-8211EAJ、S-8211EAK、S-8211EAP

表10

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
遅延時間 (Ta = +25°C)								
過充電検出遅延時間	t _{CU}	—	0.96	1.2	1.4	s	6	4
過放電検出遅延時間	t _{DL}	—	120	150	180	ms	6	4
遅延時間 (Ta = -40°C ~ +85°C) *1								
過充電検出遅延時間	t _{CU}	—	0.7	1.2	2.0	s	6	4
過放電検出遅延時間	t _{DL}	—	83	150	255	ms	6	4

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

3.2 S-8211EAA、S-8211EAB、S-8211EAD、S-8211EAE、S-8211EAF、S-8211EAG

表11

項目	記号	条件	Min.	Typ.	Max.	単位	測定条件	測定回路
遅延時間 (Ta = +25°C)								
過充電検出遅延時間	t _{CU}	—	458	573	687	ms	6	4
過放電検出遅延時間	t _{DL}	—	240	300	360	ms	6	4
遅延時間 (Ta = -40°C ~ +85°C) *1								
過充電検出遅延時間	t _{CU}	—	334	573	955	ms	6	4
過放電検出遅延時間	t _{DL}	—	166	300	510	ms	6	4

*1. 高温および低温での選別はしていませんので、この温度範囲での規格は設計保証とします。

■ 測定回路

注意 特に記述していない場合のCO端子の出力電圧 (V_{CO}) の“H”、“L”の判定は、 $V_{VM}+1.0V$ とし、DO端子の出力電圧 (V_{DO}) の“H”、“L”の判定は $V_{SS}+1.0V$ とします。このとき、CO端子は V_{VM} 基準、DO端子は V_{SS} 基準で判定してください。

1. 過充電検出電圧、過充電解除電圧 (測定条件1、測定回路1)

1.1 CO端子出力論理 = アクティブ“H”

$V1 = 3.5V$ に設定した状態から、 $V1$ を徐々に上げ、 $V_{CO} = “L” \rightarrow “H”$ となるVDD端子-VSS端子間電圧を過充電検出電圧 (V_{CU}) とします。その後、 $V1$ を徐々に下げ、 $V_{CO} = “H” \rightarrow “L”$ となるVDD端子-VSS端子間電圧を過充電解除電圧 (V_{CL}) とします。過充電検出電圧 (V_{CU}) と過充電解除電圧 (V_{CL}) との差を過充電ヒステリシス電圧 (V_{HC}) とします。

1.2 CO端子出力論理 = アクティブ“L”

$V1 = 3.5V$ に設定した状態から、 $V1$ を徐々に上げ、 $V_{CO} = “H” \rightarrow “L”$ となるVDD端子-VSS端子間電圧を過充電検出電圧 (V_{CU}) とします。その後、 $V1$ を徐々に下げ、 $V_{CO} = “L” \rightarrow “H”$ となるVDD端子-VSS端子間電圧を過充電解除電圧 (V_{CL}) とします。過充電検出電圧 (V_{CU}) と過充電解除電圧 (V_{CL}) との差を過充電ヒステリシス電圧 (V_{HC}) とします。

2. 過放電検出電圧、過放電解除電圧 (測定条件2、測定回路2)

$V1 = 3.5V$ 、 $V2 = 0V$ に設定した状態から、 $V1$ を徐々に下げ、 $V_{DO} = “H” \rightarrow “L”$ となるVDD端子-VSS端子間電圧を過放電検出電圧 (V_{DL}) とします。その後、 $V1$ を徐々に上げ、 $V_{DO} = “L” \rightarrow “H”$ となるVDD端子-VSS端子間電圧を過放電解除電圧 (V_{DU}) とします。過放電解除電圧 (V_{DU}) と過放電検出電圧 (V_{DL}) との差を過放電ヒステリシス電圧 (V_{HD}) とします。

3. 動作時消費電流 (測定条件3、測定回路2)

$V1 = 3.5V$ 、 $V2 = 0V$ に設定した状態 (通常状態) において、VDD端子に流れる電流 (I_{DD}) を動作時消費電流 (I_{OPE}) とします。

4. 過放電時消費電流 (測定条件3、測定回路2)

$V1 = 1.5V$ 、 $V2 = 0V$ に設定した状態 (過放電状態) において、VDD端子に流れる電流 (I_{DD}) を過放電時消費電流 (I_{OPED}) とします。

5. CO端子抵抗 “H”

(測定条件4、測定回路3)

5.1 CO端子出力論理 = アクティブ “H”V1 = 4.5 V、V2 = 0 V、V3 = 4.0 Vに設定した状態において、CO端子抵抗をCO端子抵抗“H” (R_{COH}) とします。**5.2 CO端子出力論理 = アクティブ “L”**V1 = 3.5 V、V2 = 0 V、V3 = 3.0 Vに設定した状態において、CO端子抵抗をCO端子抵抗“H” (R_{COH}) とします。**6. CO端子抵抗 “L”**

(測定条件4、測定回路3)

6.1 CO端子出力論理 = アクティブ “H”V1 = 3.5 V、V2 = 0 V、V3 = 0.5 Vに設定した状態において、CO端子抵抗をCO端子抵抗“L” (R_{COL}) とします。**6.2 CO端子出力論理 = アクティブ “L”**V1 = 4.5 V、V2 = 0 V、V3 = 0.5 Vに設定した状態において、CO端子抵抗をCO端子抵抗“L” (R_{COL}) とします。**7. DO端子抵抗 “H”**

(測定条件5、測定回路3)

V1 = 3.5 V、V2 = 0 V、V4 = 3.0 Vに設定した状態において、DO端子抵抗をDO端子抵抗“H” (R_{DOH}) とします。**8. DO端子抵抗 “L”**

(測定条件5、測定回路3)

V1 = 1.8 V、V2 = 0 V、V4 = 0.5 Vに設定した状態において、DO端子抵抗をDO端子抵抗“L” (R_{DOL}) とします。**9. 過充電検出遅延時間**

(測定条件6、測定回路4)

9.1 CO端子出力論理 = アクティブ “H”V2 = 0 Vに設定した状態において、V1を過充電検出電圧 (V_{CU}) - 0.2 Vから瞬時 (10 μ s以内) に過充電検出電圧 (V_{CU}) + 0.2 Vに上げ、 V_{CO} = “L” → “H”となるまでの時間を過充電検出遅延時間 (t_{cu}) とします。**9.2 CO端子出力論理 = アクティブ “L”**V2 = 0 Vに設定した状態において、V1を過充電検出電圧 (V_{CU}) - 0.2 Vから瞬時 (10 μ s以内) に過充電検出電圧 (V_{CU}) + 0.2 Vに上げ、 V_{CO} = “H” → “L”となるまでの時間を過充電検出遅延時間 (t_{cu}) とします。**10. 過放電検出遅延時間**

(測定条件6、測定回路4)

V2 = 0 Vに設定した状態において、V1を過放電検出電圧 (V_{DL}) + 0.2 Vから瞬時 (10 μ s以内) に過放電検出電圧 (V_{DL}) - 0.2 Vに下げ、 V_{DO} = “H” → “L”となるまでの時間を過放電検出遅延時間 (t_{dL}) とします。

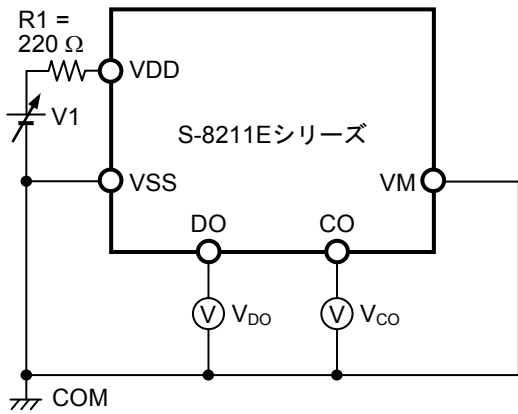


図5 測定回路1

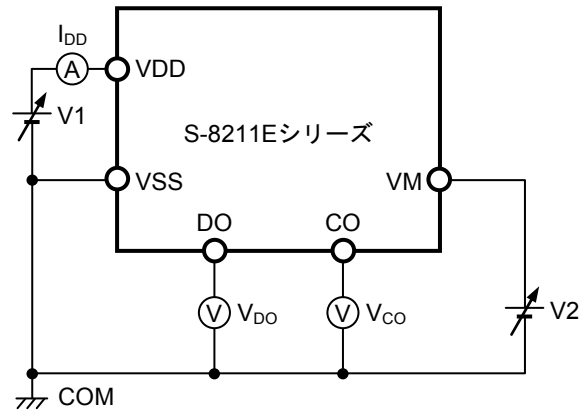


図6 測定回路2

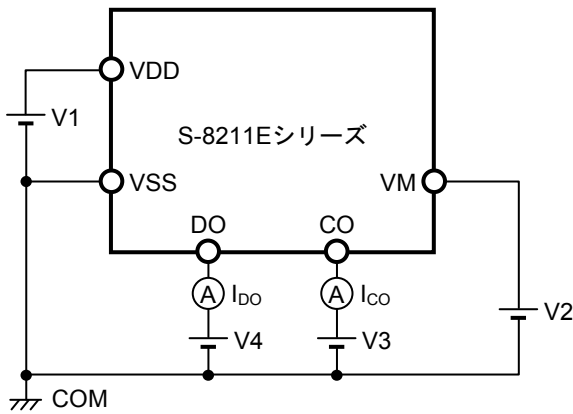


図7 測定回路3

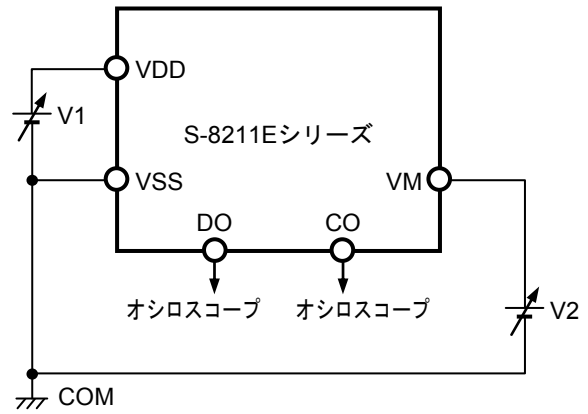


図8 測定回路4

■ 動作説明

備考 「■ バッテリー保護ICの接続例」を参照してください。

1. 通常状態

S-8211Eシリーズは、VDD端子-VSS端子間に接続された電池電圧を監視します。過放電検出電圧 (V_{DL}) \leq 電池電圧 \leq 過充電検出電圧 (V_{CU}) の場合、CO端子、DO端子の出力は以下のようになります。この状態を通常状態と言います。

表 12

CO端子出力論理	CO端子	DO端子
アクティブ “H”	V_{VM}	V_{DD}
アクティブ “L”	V_{DD}	V_{DD}

2. 過充電状態

通常状態の電池電圧が充電中に過充電検出電圧 (V_{CU}) を越え、その状態を過充電検出遅延時間 (t_{CU}) 以上保持した場合、CO端子、DO端子の出力は以下のようになります。この状態を過充電状態と言います。過充電状態は電池電圧が過充電解除電圧 (V_{CL}) 以下になることにより解除されます。

表 13

CO端子出力論理	CO端子	DO端子
アクティブ “H”	V_{DD}	V_{DD}
アクティブ “L”	V_{VM}	V_{DD}

3. 過放電状態

通常状態の電池電圧が放電中に過放電検出電圧 (V_{DL}) を下回り、その状態を過放電検出遅延時間 (t_{DL}) 以上保持した場合、CO端子、DO端子の出力は以下のようになります。この状態を過放電状態と言います。過放電状態は電池電圧が過放電解除電圧 (V_{DU}) 以上になることにより解除されます。

表 14

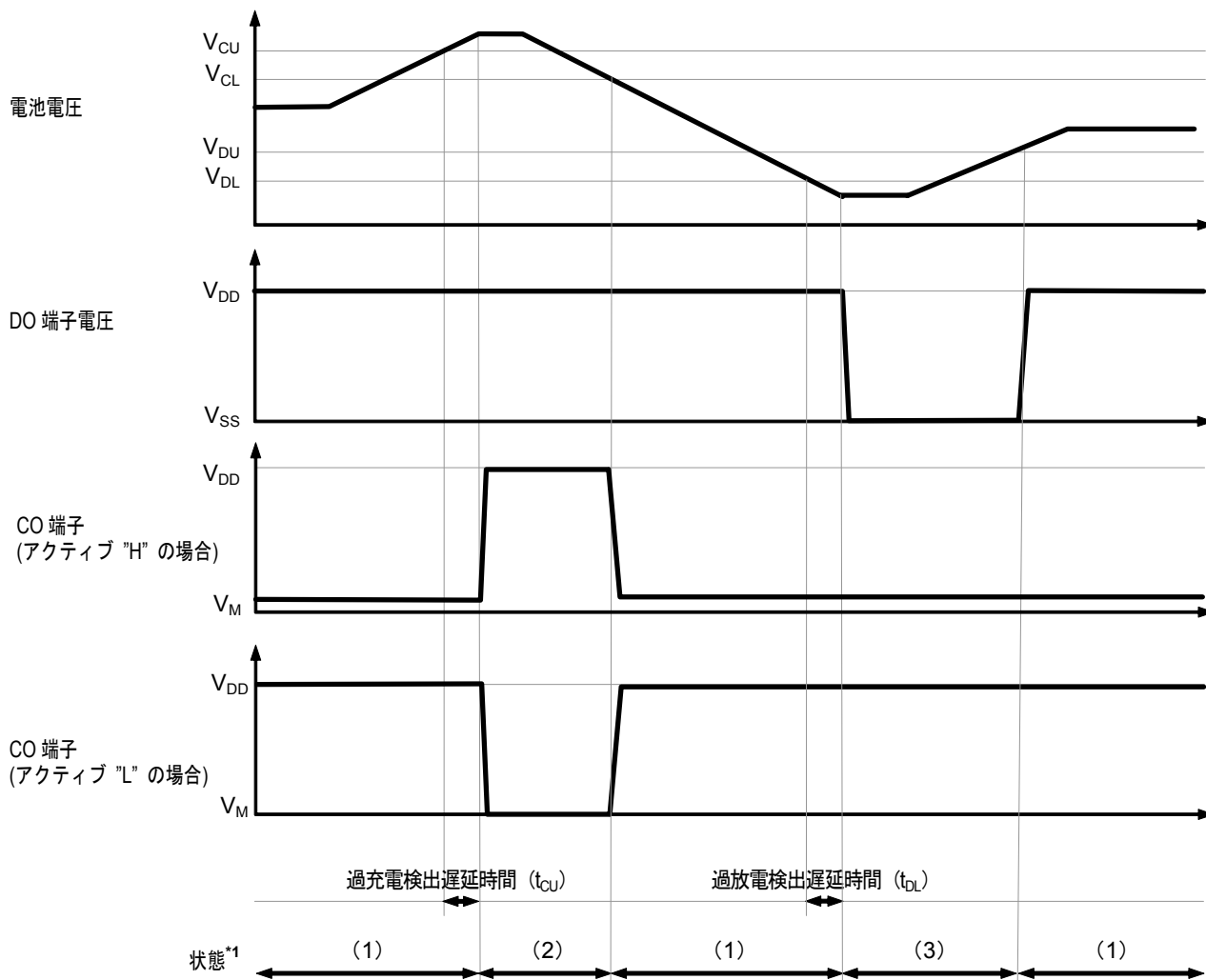
CO端子出力論理	CO端子	DO端子
アクティブ “H”	V_{VM}	V_{SS}
アクティブ “L”	V_{DD}	V_{SS}

4. 遅延回路について

各種検出遅延時間は、約3.5 kHzのクロックをカウンターで分周して算出しています。

■ タイミングチャート

1. 過充電検出、過放電検出



- *1. (1) : 通常状態
 (2) : 過充電状態
 (3) : 過放電状態

図9

■ バッテリー保護ICの接続例

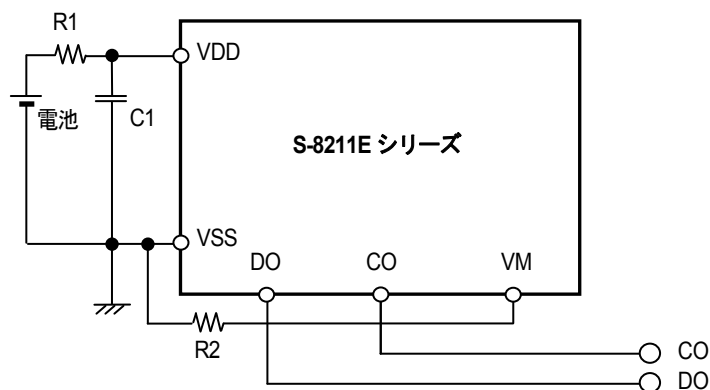


図10

表15 外付け部品定数

記号	部品	目的	Min.	Typ.	Max.	備考
R1	抵抗	ESD対策, 電源変動対策	100 Ω	220 Ω	330 Ω	消費電流による過充電検出精度の悪化を防ぐため、なるべく小さくしてください。 ^{*1}
C1	容量	電源変動対策	0.022 μF	0.1 μF	1.0 μF	必ずVDD端子-VSS端子間に0.022 μF以上の容量を付けてください。 ^{*2}
R2 ^{*3}	抵抗	ESD対策	300 Ω	1 kΩ	4 kΩ	—

*1. R1にはESD保護のため、100 Ω以上の抵抗を付けてください。

*2. C1に0.022 μF未満の容量を付けた場合、DO端子が発振する場合があります。必ず、C1には0.022 μF以上の容量を付けてください。

*3. VM端子は、必ずR2を介してVSS端子と接続してください。

注意1. 上記定数は予告なく変更することがあります。

2. 上記接続例以外の回路においては、動作確認されていません。また、上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 応用回路例

1. 多セル直列保護回路

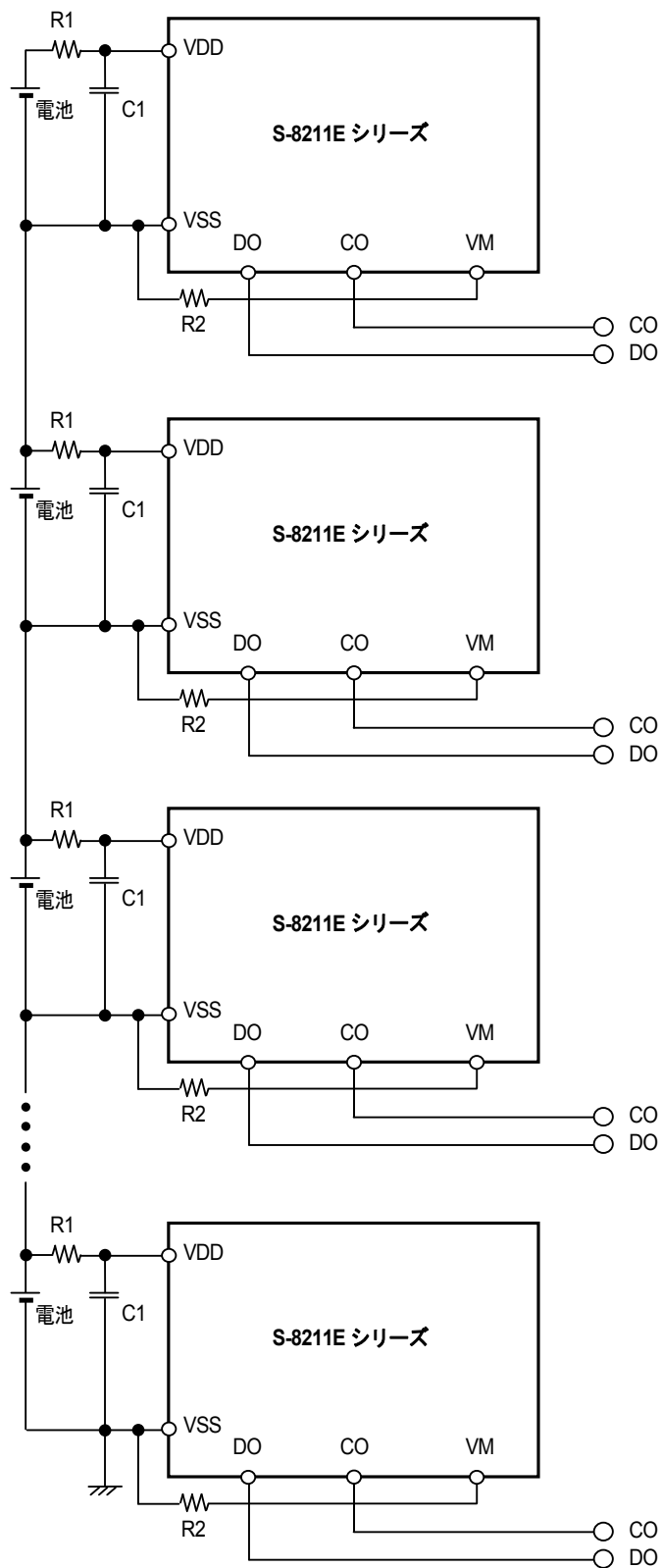


図11

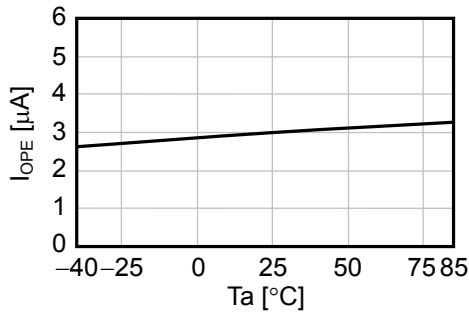
■ 注意事項

- ・ IC内での損失がパッケージの許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ VM端子は、必ずR2を介してVSS端子と接続してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

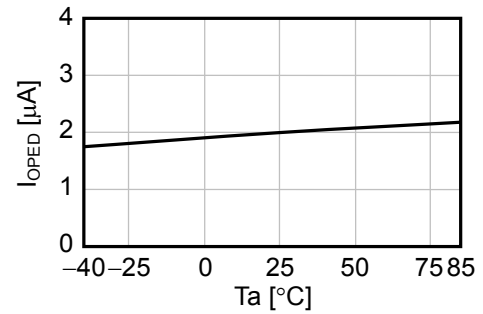
■ 諸特性データ (Typicalデータ)

1. 消費電流

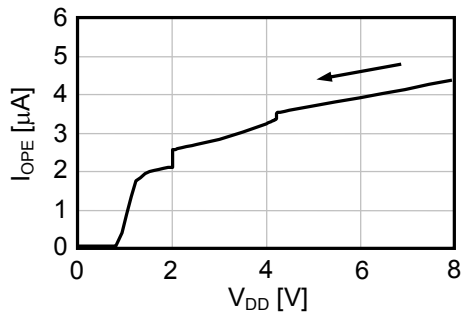
1.1 $I_{OPE}-T_a$



1.2 $I_{OPED}-T_a$

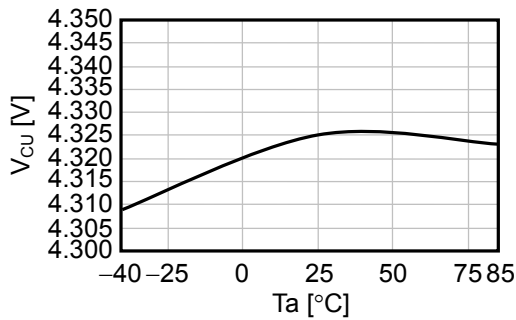


1.3 $I_{OPE}-V_{DD}$

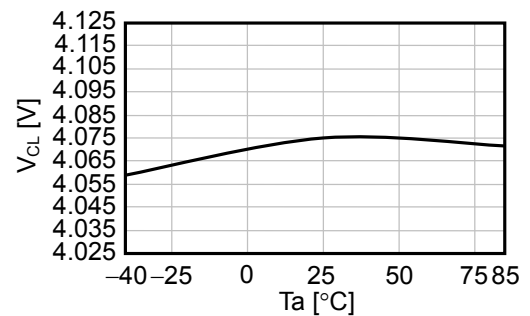


2. 過充電検出 / 解除電圧、過放電検出 / 解除電圧、および各遅延時間

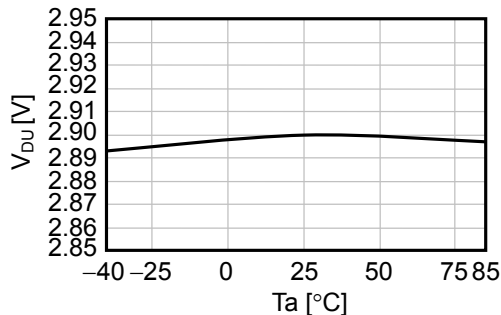
2.1 $V_{CU}-T_a$



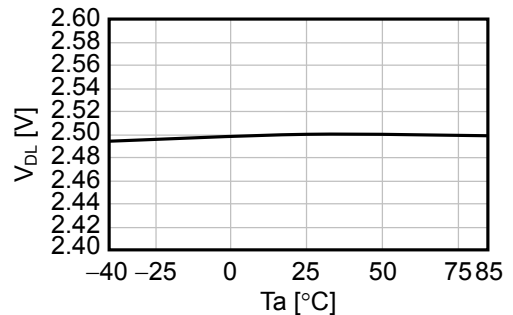
2.2 $V_{CL}-T_a$



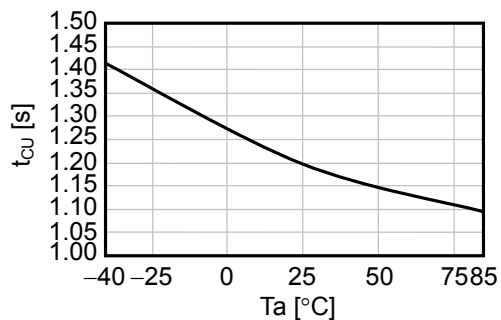
2.3 $V_{DU}-T_a$



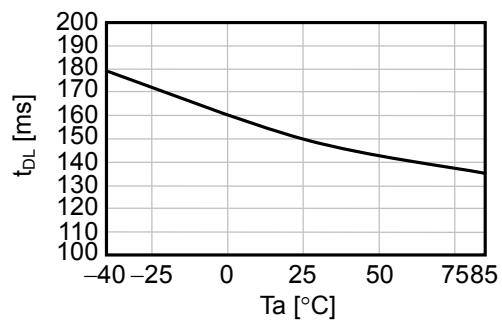
2.4 $V_{DL}-T_a$



2.5 $t_{CU}-T_a$

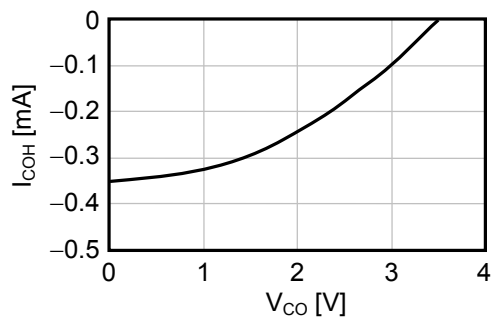


2.6 $t_{DL}-T_a$

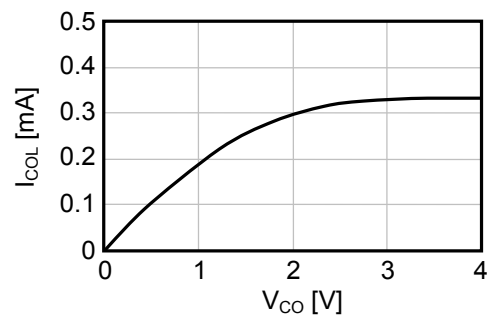


3. CO端子 / DO端子

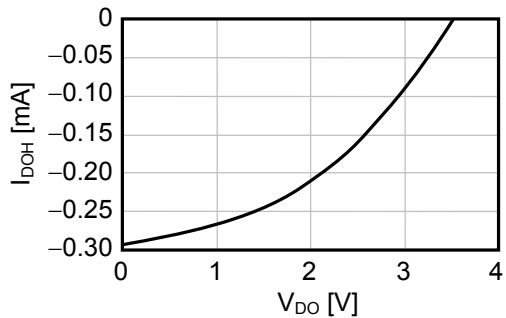
3.1 $I_{COH}-V_{CO}$



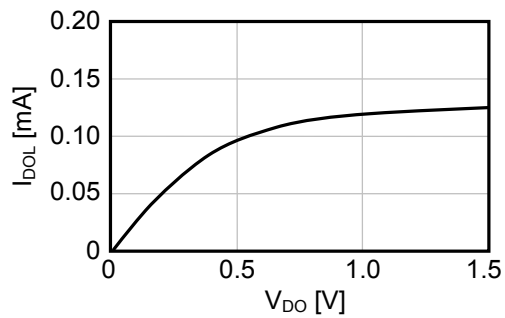
3.2 $I_{COL}-V_{CO}$



3.3 $I_{DOH}-V_{DO}$

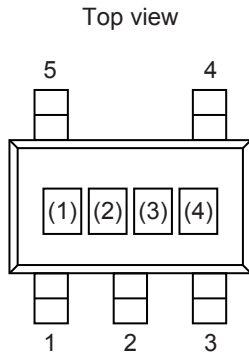


3.4 $I_{DOL}-V_{DO}$



■ マーキング仕様

1. SOT-23-5

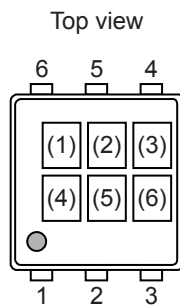


- (1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)
(4) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(1)	(2)	(3)
S-8211EAC-M5T1U	R	3	C
S-8211EAF-M5T1U	R	3	F
S-8211EAG-M5T1U	R	3	G
S-8211EAJ-M5T1U	R	3	J
S-8211EAK-M5T1U	R	3	K

2. SNT-6A



- (1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)
(4) ~ (6) : ロットナンバー

製品名と製品略号の対照表

製品名	製品略号		
	(1)	(2)	(3)
S-8211EAA-I6T1U	R	3	A
S-8211EAB-I6T1U	R	3	B
S-8211EAD-I6T1U	R	3	D
S-8211EAE-I6T1U	R	3	E
S-8211EAH-I6T1U	R	3	H
S-8211EAI-I6T1U	R	3	I
S-8211EAP-I6T1U	R	3	P



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction →

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm

ABLIC Inc.



Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			



No. PG006-A-P-SD-2.1

TITLE	SNT-6A-A-PKG Dimensions
No.	PG006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction →

No. PG006-A-C-SD-2.0

TITLE	SNT-6A-A-Carrier Tape
No.	PG006-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PG006-A-R-SD-1.0

TITLE	SNT-6A-A-Reel		
No.	PG006-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.30 mm ~ 1.40 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.30 mm ~ 1.40 mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.30 mm ~ 1.40 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PG006-A-L-SD-4.1

TITLE	SNT-6A-A -Land Recommendation
No.	PG006-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例、使用方法は参考情報であり、量産設計を保証するものではありません。
本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料に記載の内容に記述の誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。
本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、身体、生命および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。ただし、弊社が車載用等の用途を指定する場合を除きます。上記の機器および装置には、弊社の書面による許可なくして使用しないでください。
特に、生命維持装置、人体に埋め込んで使用する機器等、直接人命に影響を与える機器には使用できません。
これらの用途への利用を検討の際には、必ず事前に弊社営業部にご相談ください。
また、弊社指定の用途以外に使用されたことにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。
本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。
また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。
本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細については、弊社営業部までお問い合わせください。

2.2-2018.06



ABLIC

エイブリック株式会社
www.ablic.com