

S-19101xxxHシリーズは、CMOS技術を使用して開発した、車載向け105°C動作の電圧検出ICです。検出電圧は内部で固定され、精度は $\pm 2.5\%$ ($-V_{DET} = 2.4\text{ V}$) です。ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。消費電流は270 nA typ.で動作します。

また、コンデンサを外付けすることで解除信号を遅延させることができ、 $T_a = +25^\circ\text{C}$ で遅延時間の精度は $\pm 15\%$ です。動作温度範囲は $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$ です。出力形態はNchオープンドレイン出力とCMOS出力が揃っています。従来のCMOSボルテージディテクタに比べ、超低消費電流であり、小型パッケージにも対応しています。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・ 検出電圧 : 1.2 V ~ 4.6 V (0.1 Vステップ)
- ・ 検出電圧精度 : $\pm 2.5\%$ ($2.4\text{ V} \leq -V_{DET} \leq 4.6\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
: $\pm(2.0\% + 12\text{ mV})$ ($1.2\text{ V} \leq -V_{DET} < 2.4\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- ・ 消費電流 : 270 nA typ. ($1.2\text{ V} \leq -V_{DET} < 2.3\text{ V}$)
- ・ 動作電圧範囲 : 0.6 V ~ 10.0 V (CMOS出力品)
- ・ 遅延時間精度 : $\pm 15\%$ ($C_D = 4.7\text{ nF}$, $T_a = +25^\circ\text{C}$)
- ・ 出力形態 : Nchオープンドレイン出力 (アクティブ "L")
: CMOS出力 (アクティブ "L")
- ・ 動作温度範囲 : $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー
- ・ AEC-Q100対応*1

*1. 詳細は、販売窓口までお問い合わせください。

■ 用途

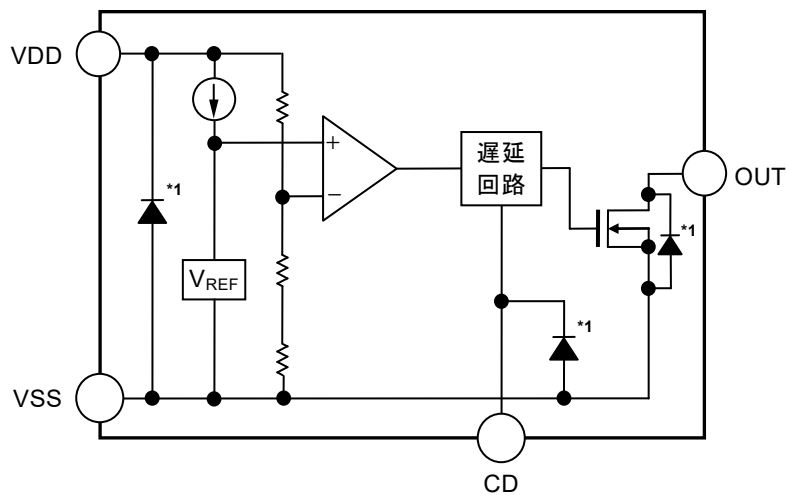
- ・ 車載用 (ボディ、ヘッドランプ、ITS、アクセサリ、カーナビゲーション、カーオーディオ等)

■ パッケージ

- ・ SOT-23-5
- ・ SC-82AB

■ ブロック図

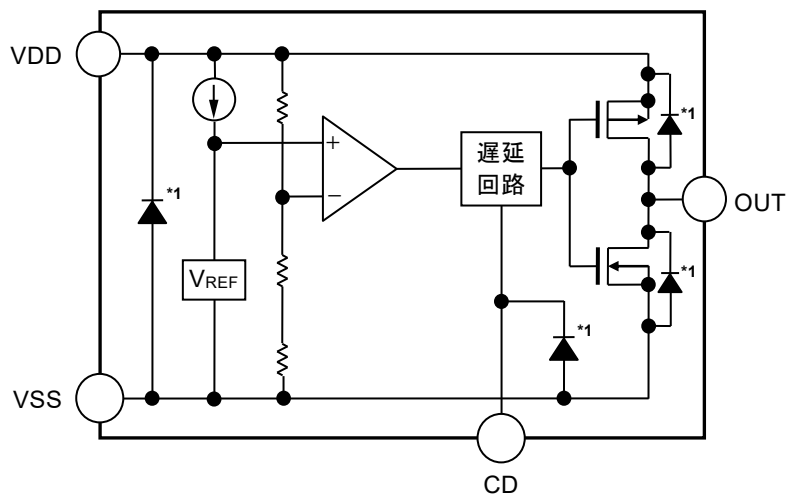
1. Nchオープンドレイン出力品



*1. 寄生ダイオード

図1

2. CMOS出力品



*1. 寄生ダイオード

図2

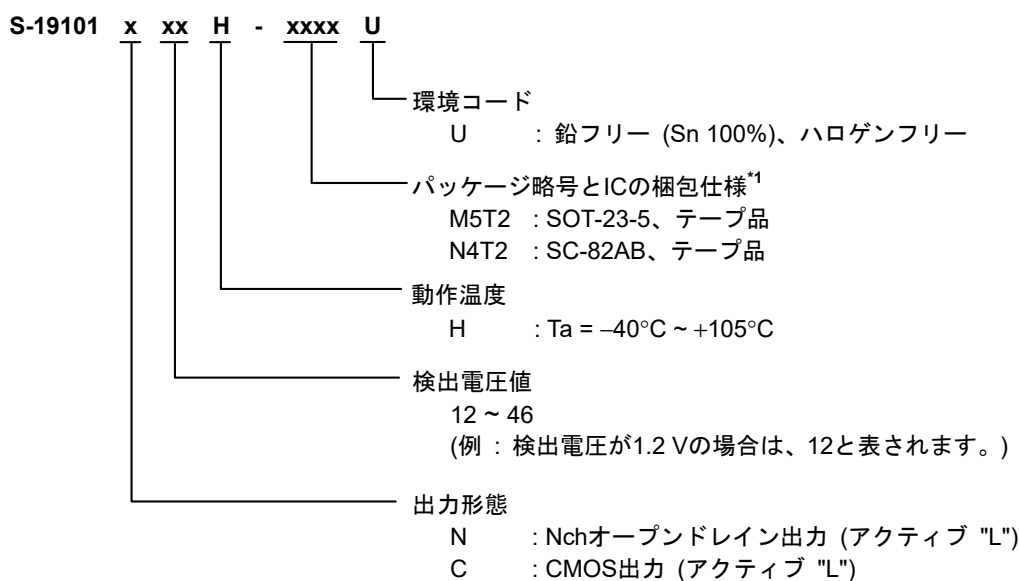
■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード2に対応しています。
 AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

S-19101xxxHシリーズは、出力形態、検出電圧値、パッケージ種別を用途により選択指定することができます。製品名における文字列が示す内容は "1. 製品名" を、パッケージ図面は "2. パッケージ" を、詳しい製品名は "3. 製品名リスト" を参照してください。

1. 製品名



*1. テープ図面を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図	テープ図面	リール図面
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD
SC-82AB	NP004-A-P-SD	NP004-A-C-SD NP004-A-C-S1	NP004-A-R-SD

3. 製品名リスト

3.1 CMOS出力品

表2

検出電圧	SOT-23-5	SC-82AB
2.5 V ± 2.5%	S-19101C25H-M5T2U	S-19101C25H-N4T2U
2.6 V ± 2.5%	S-19101C26H-M5T2U	S-19101C26H-N4T2U
2.7 V ± 2.5%	S-19101C27H-M5T2U	S-19101C27H-N4T2U
2.8 V ± 2.5%	S-19101C28H-M5T2U	S-19101C28H-N4T2U

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

■ ピン配置図

1. SOT-23-5

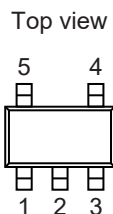


図3

表3

端子番号	端子記号	端子内容
1	OUT	電圧検出出力端子
2	VDD	電圧入力端子
3	VSS	GND端子
4	NC*1	無接続
5	CD	遅延用コンデンサ接続端子

*1. NCは電氣的にオープンを示します。
そのため、VDD端子またはVSS端子に接続しても問題ありません。

2. SC-82AB

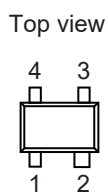


図4

表4

端子番号	端子記号	端子内容
1	VSS	GND端子
2	VDD	電圧入力端子
3	CD	遅延用コンデンサ接続端子
4	OUT	電圧検出出力端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	絶対最大定格	単位
電源電圧	$V_{DD} - V_{SS}$	12	V
CD端子入力電圧	V_{CD}	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
出力電圧	Nchオープンドレイン出力品	$V_{SS} - 0.3 \sim 12.0$	V
	CMOS出力品	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
出力電流	I_{OUT}	50	mA
動作周囲温度	T_{opr}	-40 ~ +105	°C
保存温度	T_{stg}	-40 ~ +125	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ_{JA}	SOT-23-5	Board A	-	192	-	°C/W
			Board B	-	160	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W
		SC-82AB	Board A	-	236	-	°C/W
			Board B	-	204	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

1. Nchオープンドレイン出力品

表7

(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧 ^{*1}	-V _{DET}	1.2 V ≤ -V _{DET} < 2.4 V	-V _{DET(S)} × 0.98 - 0.012	-V _{DET(S)}	-V _{DET(S)} × 1.02 + 0.012	V	1	
		2.4 V ≤ -V _{DET} ≤ 4.6 V	-V _{DET(S)} × 0.975	-V _{DET(S)}	-V _{DET(S)} × 1.025	V	1	
消費電流	I _{SS}	V _{DD} = +V _{DET} + 0.6 V	1.2 V ≤ -V _{DET} < 2.3 V	-	0.27	1.10	μA	2
			2.3 V ≤ -V _{DET} < 3.6 V	-	0.42	1.20	μA	2
			3.6 V ≤ -V _{DET} ≤ 4.6 V	-	0.39	1.20	μA	2
動作電圧	V _{DD}	-	0.8	-	10.0	V	1	
出力電流	I _{OUT}	出力トランジスタ Nch V _{DS} ^{*2} = 0.5 V	V _{DD} = 0.7 V S-19101N12 ~ 14	0.14	0.40	-	mA	3
			V _{DD} = 1.2 V S-19101N15 ~ 46	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V S-19101N27 ~ 46	1.17	2.39	-	mA	3
リーク電流	I _{LEAK}	出力トランジスタ Nch V _{DD} = 10.0 V, V _{OUT} = 10.0 V	-	-	1.20	μA	3	
遅延時間	t _D	C _D = 4.7 nF	12.0	26.0	57.0	ms	4	

*1. -V_{DET} : 実際の検出電圧値、-V_{DET(S)} : 設定検出電圧値 (検出電圧範囲の中心値)

*2. V_{DS} : 出力トランジスタのドレイン-ソース間電圧

2. CMOS出力品

表8

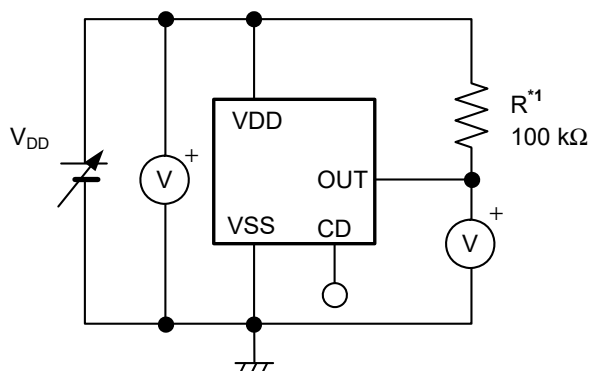
(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧*1	-V _{DET}	1.2 V ≤ -V _{DET} < 2.4 V	-V _{DET(S)} × 0.98 - 0.012	-V _{DET(S)}	-V _{DET(S)} × 1.02 + 0.012	V	1	
		2.4 V ≤ -V _{DET} ≤ 4.6 V	-V _{DET(S)} × 0.975	-V _{DET(S)}	-V _{DET(S)} × 1.025	V	1	
消費電流	I _{SS}	V _{DD} = +V _{DET} + 0.6 V	1.2 V ≤ -V _{DET} < 2.3 V	-	0.27	1.70	μA	2
			2.3 V ≤ -V _{DET} < 3.6 V	-	0.42	1.90	μA	2
			3.6 V ≤ -V _{DET} ≤ 4.6 V	-	0.39	1.90	μA	2
動作電圧	V _{DD}	-	0.6	-	10.0	V	1	
出力電流	I _{OUT}	出カトランジスタ Nch V _{DS} *2 = 0.5 V	V _{DD} = 0.7 V S-19101C12 ~ 14	0.14	0.40	-	mA	3
			V _{DD} = 1.2 V S-19101C15 ~ 46	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V S-19101C27 ~ 46	1.17	2.39	-	mA	3
		出カトランジスタ Pch V _{DS} *2 = 0.5 V	V _{DD} = 4.8 V S-19101C12 ~ 39	1.42	2.60	-	mA	5
			V _{DD} = 6.0 V S-19101C40 ~ 46	1.58	2.86	-	mA	5
遅延時間	t _D	C _D = 4.7 nF	12.0	26.0	57.0	ms	4	

*1. -V_{DET}: 実際の検出電圧値、-V_{DET(S)}: 設定検出電圧値 (表2の検出電圧範囲の中心値)

*2. V_{DS}: 出カトランジスタのドレイン-ソース間電圧

■ 測定回路



*1. CMOS出力品の場合、Rは不要です。

図5 測定回路1

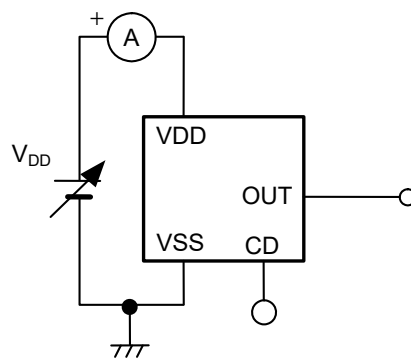


図6 測定回路2

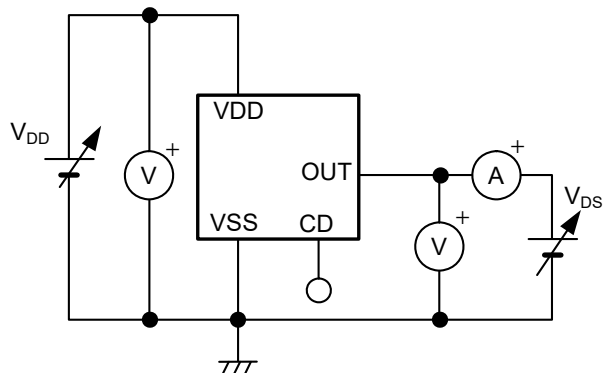
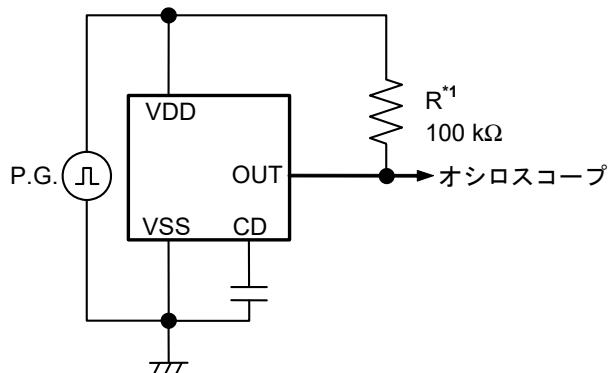


図7 測定回路3



*1. CMOS出力品の場合、Rは不要です。

図8 測定回路4

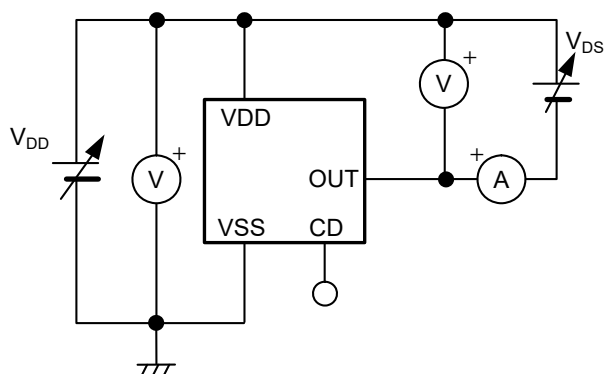
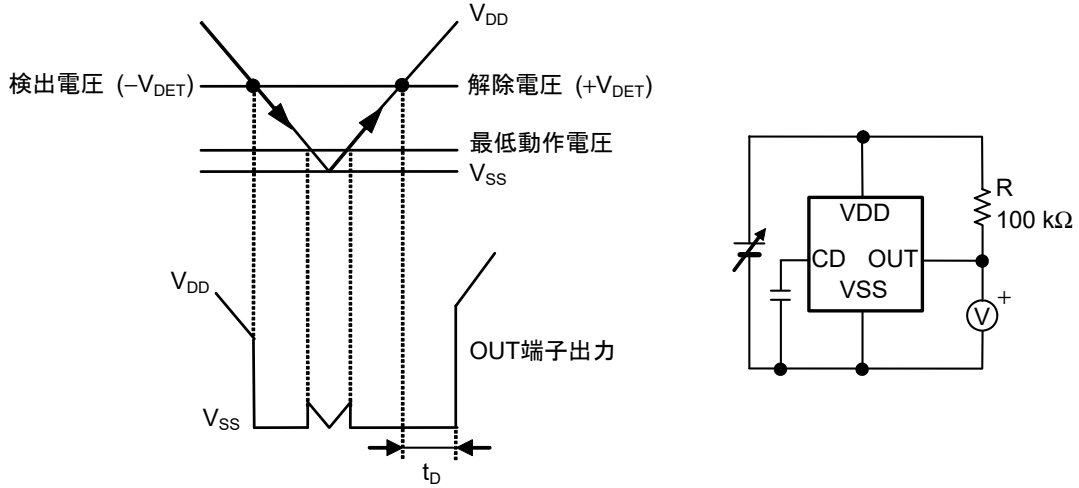


図9 測定回路5

■ タイミングチャート

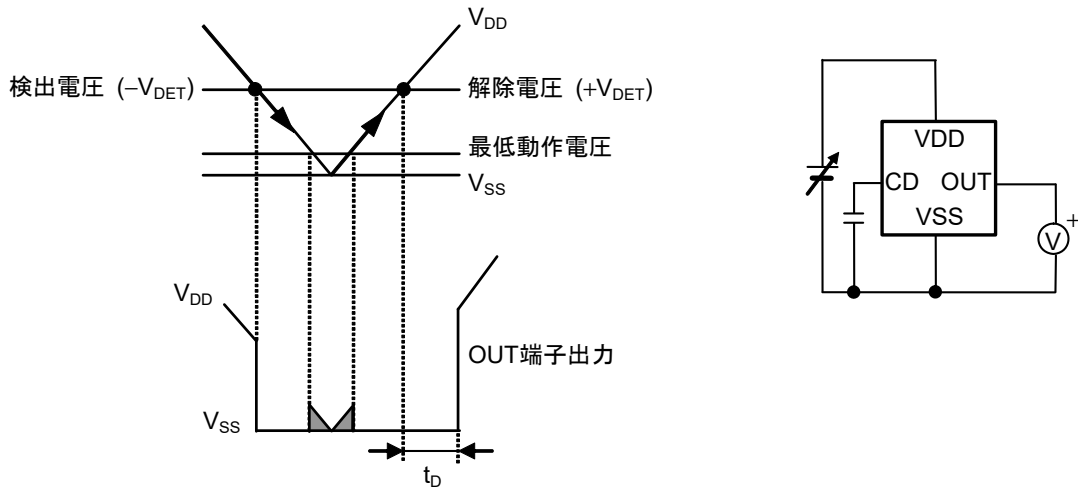
1. Nchオープンドレイン出力品



備考 ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図10

2. CMOS出力品



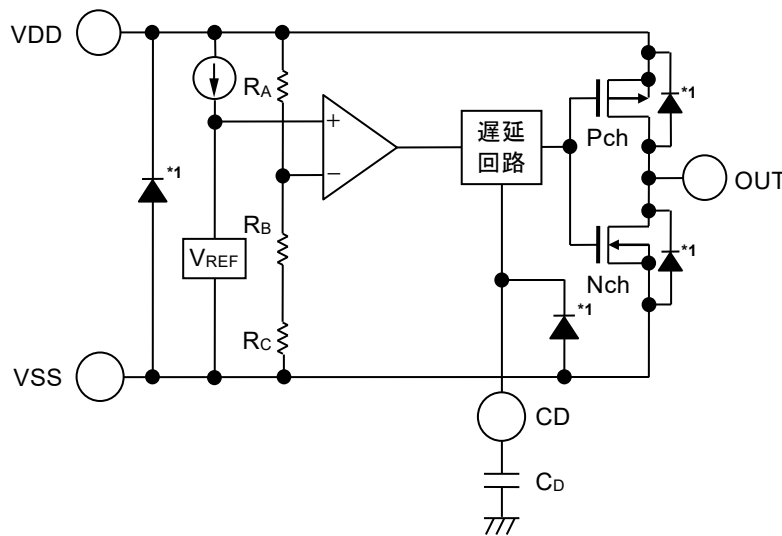
備考 V_{DD} が最低動作電圧以下のとき、OUT端子出力電圧は、塗りつぶし内で不定となります。ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図11

■ 動作説明

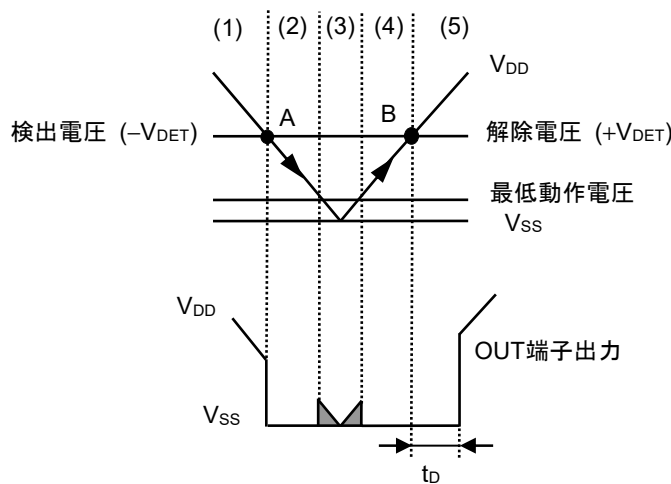
1. 基本動作 : CMOS出力 (アクティブ "L") 品

- (1) 電源電圧 (V_{DD}) が解除電圧 ($+V_{DET}$) 以上で、Nchトランジスタはオフ、Pchトランジスタはオンになり V_{DD} が出力 ("H" が出力) されます。このとき、**図12**のNchトランジスタN1はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{DD}}{R_A + R_B + R_C}$ になります。
- (2) V_{DD} が低下し $-V_{DET}$ (**図13**のA点) 以下になると出力段のNchトランジスタはオン、Pchトランジスタはオフになり、 V_{SS} が出力 ("L" が出力) されます。
- (3) V_{DD} がさらに低下し、ICの最低動作電圧以下になると出力は不定になり、出力がプルアップされている場合、出力は V_{DD} になります。
- (4) V_{DD} を最低動作電圧以上に上昇させると V_{SS} が出力されます。 V_{DD} が $+V_{DET}$ 未満の場合には出力は V_{SS} になります。
- (5) さらに V_{DD} を上昇させ $+V_{DET}$ (**図13**のB点) 以上になるとNchトランジスタはオフ、Pchトランジスタはオンになり V_{DD} が出力されます。このとき、遅延時間 (t_D) が経過した後、OUT端子から V_{DD} が出力されます。



*1. 寄生ダイオード

図12 動作説明図1



備考 ヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。

図13 動作説明図2

2. 遅延回路

遅延回路は電源電圧 (V_{DD}) が立ち上がったときに、 V_{DD} の電圧が解除電圧 ($+V_{DET}$) になったときより遅らせて出力信号をOUT端子に出力させます。また、 V_{DD} が検出電圧 ($-V_{DET}$) 以下に下がったときは、出力信号は遅延しません ("図13 動作説明図2" 参照)。

遅延時間 (t_D) は、内蔵定電流 (約100 nA) と遅延用コンデンサ (C_D) の時定数、およびCD端子がオープンの際の遅延時間 (t_{D0}) で決まり、次式で算出されます。 C_D の値が十分大きい場合には、 t_{D0} の値は無視できます。

$$t_D [\text{ms}] = \text{遅延係数} \times C_D [\text{nF}] + t_{D0} [\text{ms}]$$

表9 遅延係数

動作温度	遅延係数		
	Min.	Typ.	Max.
Ta = +105°C	2.58	3.70	5.40
Ta = +25°C	4.70	5.47	6.24
Ta = -40°C	5.64	8.40	12.01

表10 遅延時間

動作温度	遅延時間 (t_{D0})		
	Min.	Typ.	Max.
Ta = -40°C ~ +105°C	0.01 ms	0.10 ms	0.80 ms

- 注意 1. CD端子がオープンの際は、解除時に図14のようなダブルパルスが出る場合があります。ダブルパルスが問題となる場合には、CD端子に100 pF以上の容量を付けて使用してください。また、外部からCD端子に電圧を印加しないでください。

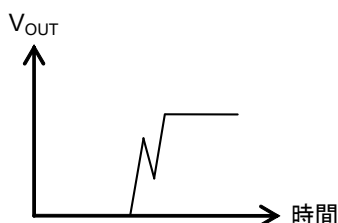
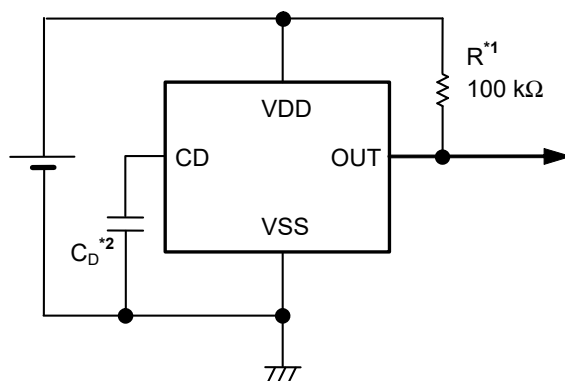


図14

2. CD端子のインピーダンスは高いので、この端子に外部より電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な遅延時間が得られないことがあります)。
3. C_D はコンデンサ自身のリーク電流が内蔵定電流値に対して無視できるものを選べば容量値に制限はありません。リーク電流があると、遅延時間に誤差がでてきます。また、内蔵定電流以上のリーク電流があると解除しなくなります。

■ 標準回路



- *1. CMOS出力品の場合、Rは不要です。
- *2. 遅延用コンデンサ (C_D) は、CD端子とVSS端子に直接接続してください。

図15

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 用語の説明

1. 検出電圧 ($-V_{DET}$)

検出電圧とは、**図18**の出力が "L" に切り換わる電圧です。この検出電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる検出電圧の最小値 ($-V_{DET min.}$) から最大値 ($-V_{DET max.}$) までを検出電圧範囲といいます (**図16**参照)。

例：S-19101C20Hの場合、検出電圧は $1.948 V \leq -V_{DET} \leq 2.052 V$ の範囲内の一点です。
 つまり動作温度が $-40^{\circ}C \sim +105^{\circ}C$ で、 $-V_{DET} = 1.948 V$ の製品もあれば、 $-V_{DET} = 2.052 V$ の製品も存在します。

2. 解除電圧 ($+V_{DET}$)

解除電圧とは、**図18**の出力が "H" に切り換わる電圧です。この解除電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる解除電圧の最小値 ($+V_{DET min.}$) から最大値 ($+V_{DET max.}$) までを解除電圧範囲といいます (**図17**参照)。解除電圧 ($+V_{DET}$) は、製品の実際の検出電圧 ($-V_{DET}$) と同じ値です。

例：S-19101C20Hの場合、解除電圧は $1.948 V \leq +V_{DET} \leq 2.052 V$ の範囲内の一点です。
 つまり動作温度が $-40^{\circ}C \sim +105^{\circ}C$ で、 $+V_{DET} = 1.948 V$ の製品もあれば、 $+V_{DET} = 2.052 V$ の製品も存在します。

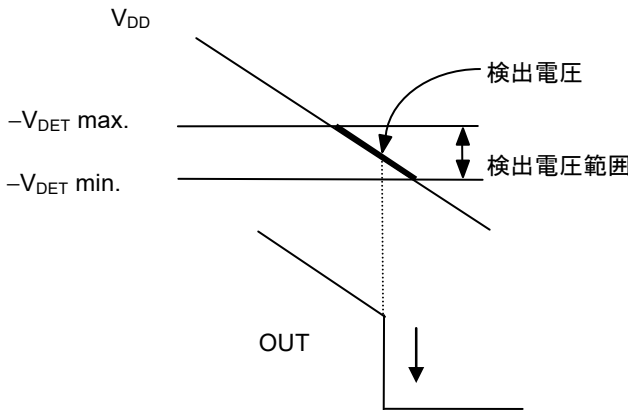


図16 検出電圧

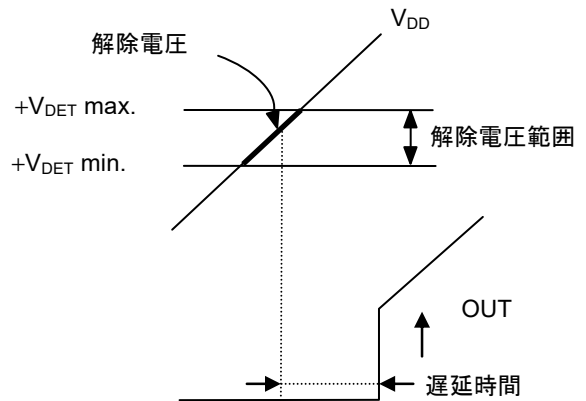
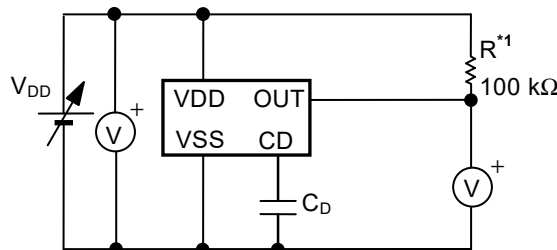


図17 解除電圧



*1. CMOS出力品の場合、Rは不要です。

図18 検出電圧、解除電圧の測定回路

3. 遅延時間 (t_D)

VDD端子への入力電圧が、解除電圧値 ($+V_{DET}$) を越えてから実際にOUT端子の出力が反転するまでの時間を遅延時間と言います。この値は遅延用コンデンサ (C_D) の容量値で変更可能です。

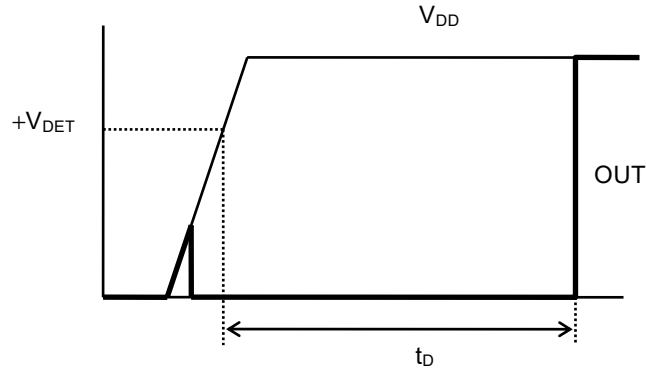


図19 遅延時間

4. 貫通電流

貫通電流とは、電圧検出器の検出および解除時に瞬間的に流れる電流です。この貫通電流は、出力形態がCMOS出力品で大きく、Nchオープンドレイン出力品でも若干流れます。

5. 発振

入力側に抵抗を接続するアプリケーション (図20) では、たとえばCMOS出力 (アクティブ "L") の場合、出力が "L" → "H" に切り換わるとき (解除時) に流れる貫通電流により、 $[貫通電流] \times [入力抵抗]$ の分だけ電圧降下が生じます。入力電圧が下がり検出電圧を下回ると、出力は "H" → "L" に切り換わります。出力が "L" になると、貫通電流が流れていないため、電圧降下がなくなり、出力が "L" → "H" に切り換わりますが、出力が "H" になると再び貫通電流が流れ、電圧降下が生じます。これを繰り返したのが発振です。

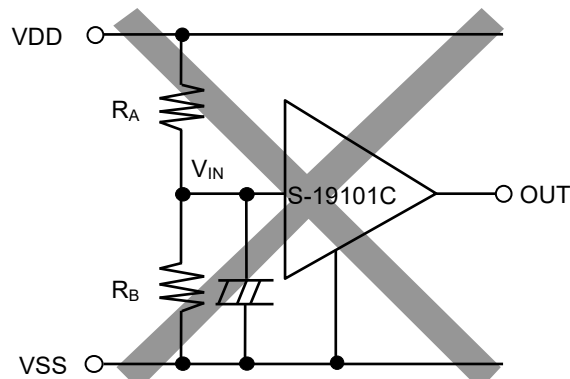


図20 検出電圧変更回路不良事例

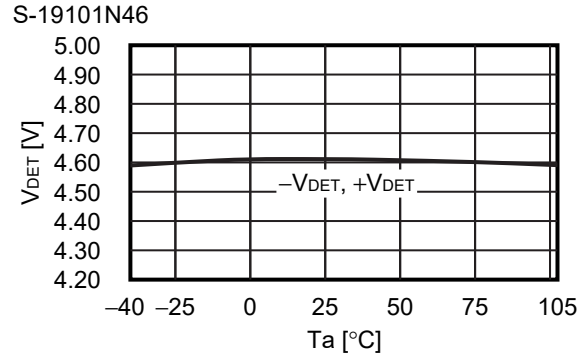
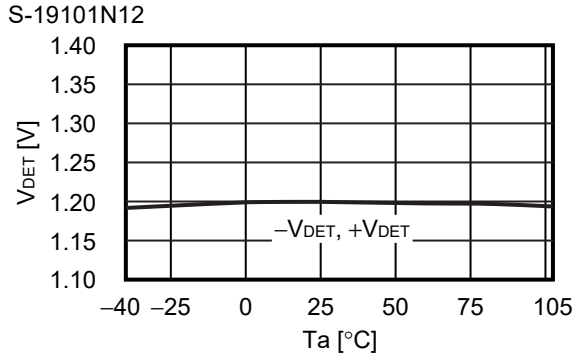
注意 S-19101xxxHシリーズはヒステリシス幅がないため、解除電圧は検出電圧と同じ値に設定されています。そのため、電源電圧 (V_{DD}) が検出電圧に達した場合、出力が "H" → "L" に切り換わります。一度 "L" に切り換わった出力は、再び "L" → "H" に切り換わります。これが繰り返されることによっても発振する場合があります。実際のアプリケーションで十分な評価をおこなってください。

■ 注意事項

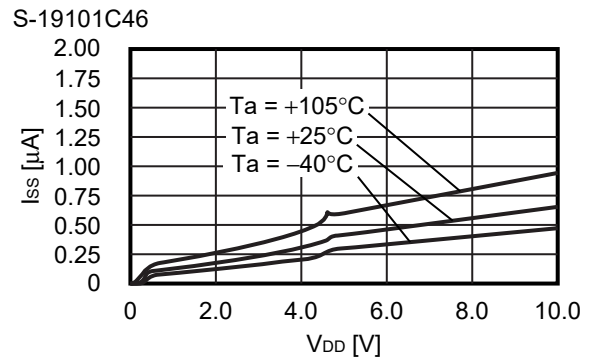
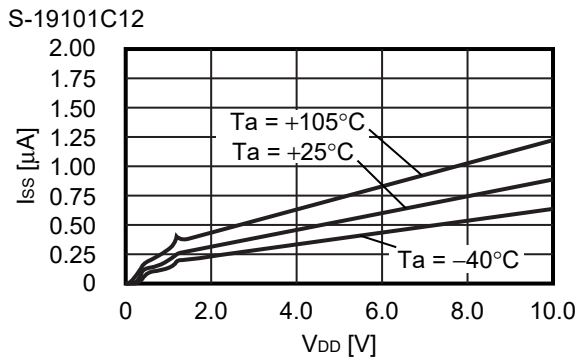
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ CMOS出力品では検出および解除時に貫通電流が流れます。このため、入力を高インピーダンスにすると、解除時の貫通電流による電圧降下によって発振することがあります。
- ・ CMOS出力品において、プルダウン抵抗を接続し、かつ電源電圧 (V_{DD}) の立ち下がり時間が検出電圧付近において緩やかである場合には、発振する可能性があります。
- ・ 本資料に掲載の応用回路を量産設計に用いる場合は、部品の偏差、温度特性に注意してください。また、掲載回路に関する特許については、弊社ではその責を負いかねます。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

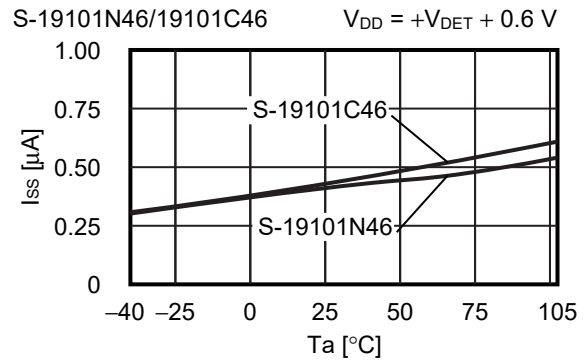
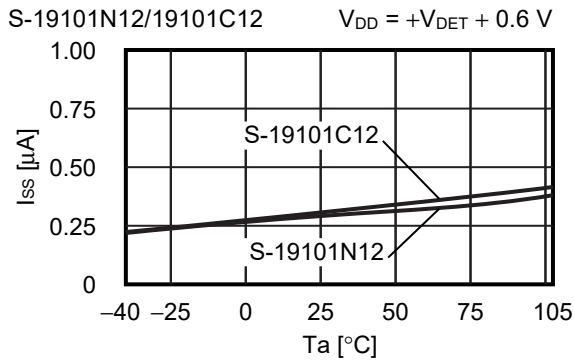
1. 検出電圧 (V_{DET}) – 温度 (T_a)



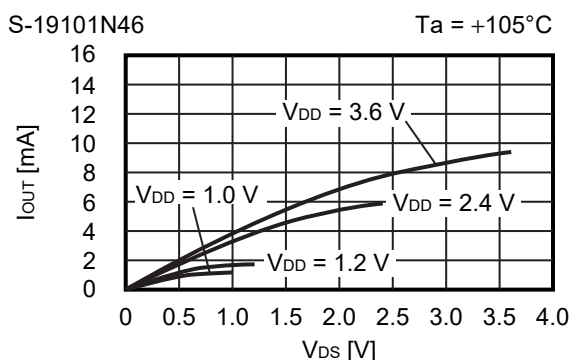
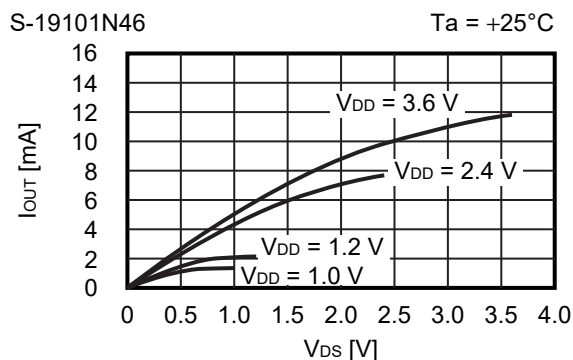
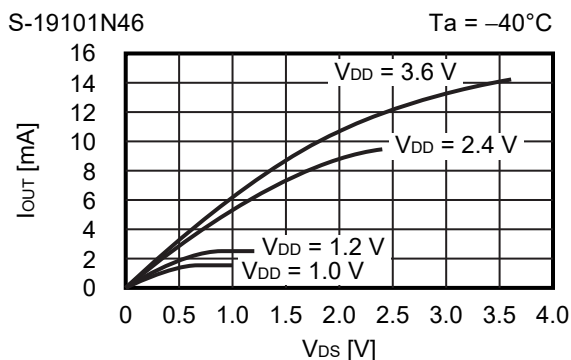
2. 消費電流 (I_{SS}) – 入力電圧 (V_{DD})



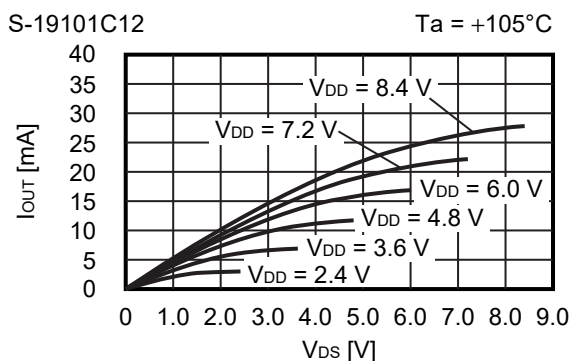
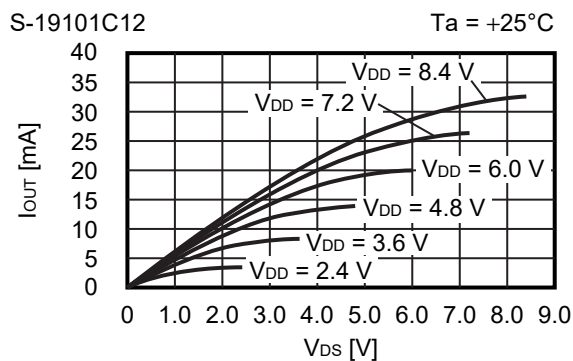
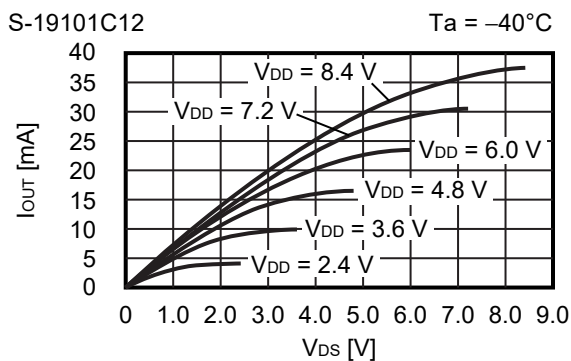
3. 消費電流 (I_{SS}) – 温度 (T_a)



4. Nchトランジスタ出力電流 (I_{OUT}) - V_{DS}

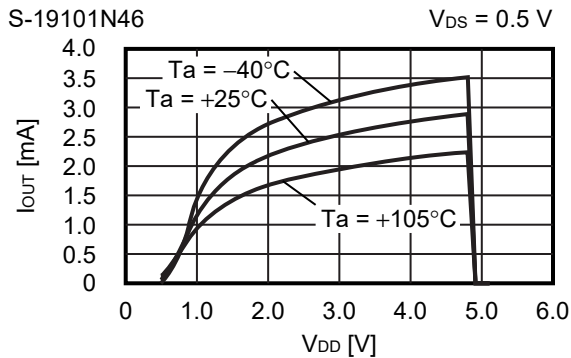


5. Pchトランジスタ出力電流 (I_{OUT}) - V_{DS}

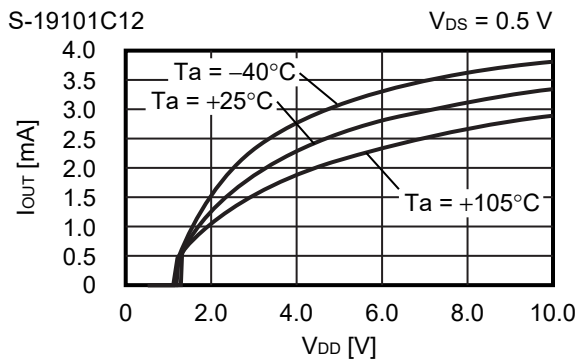


備考 V_{DS} : 出力トランジスタのドレイン-ソース間電圧

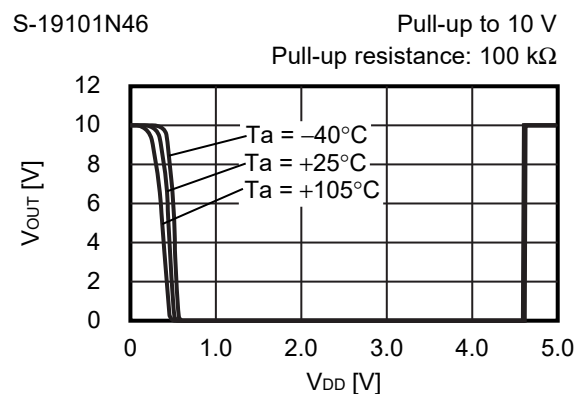
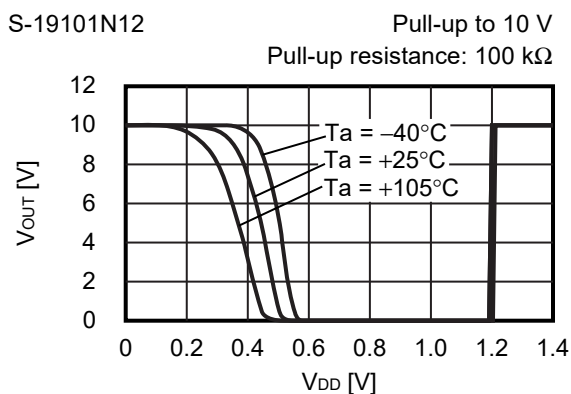
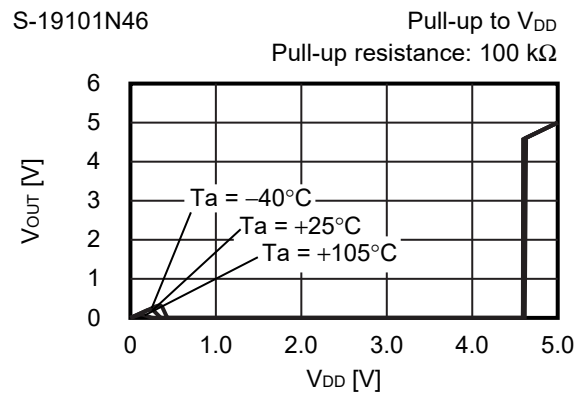
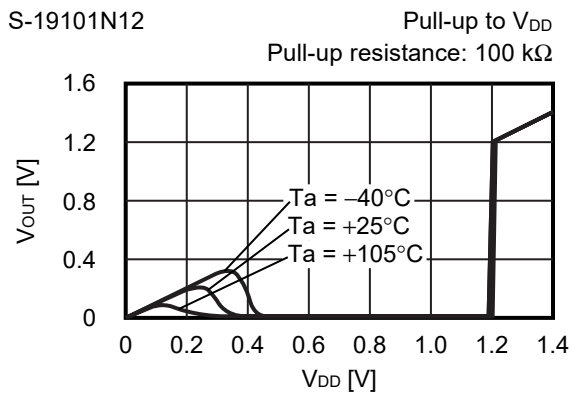
6. Nchトランジスタ出力電流 (I_{OUT}) – 入力電圧 (V_{DD})



7. Pchトランジスタ出力電流 (I_{OUT}) – 入力電圧 (V_{DD})



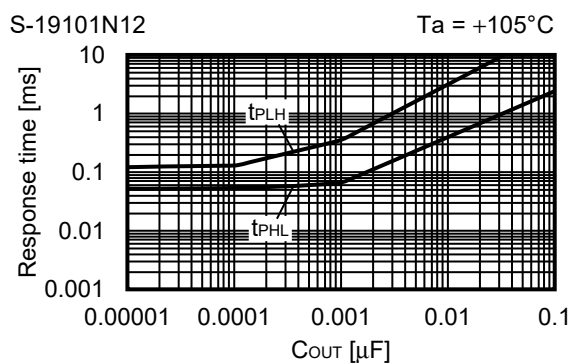
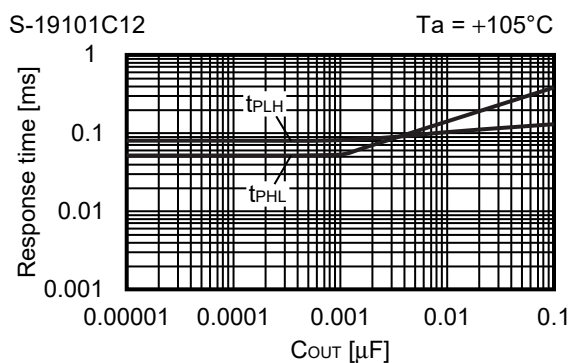
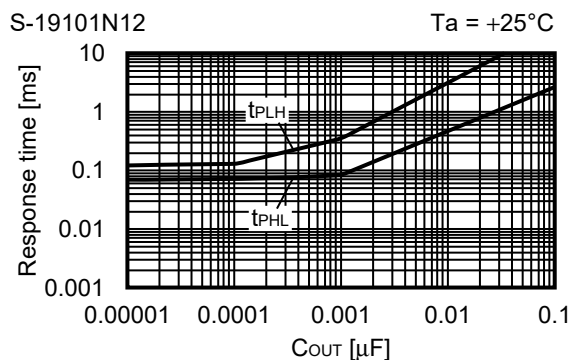
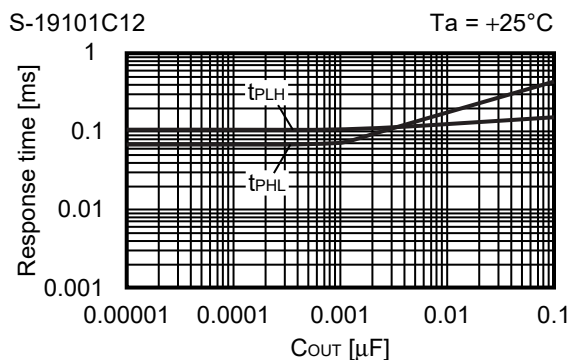
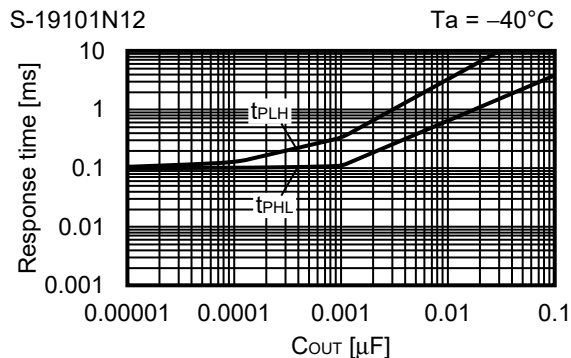
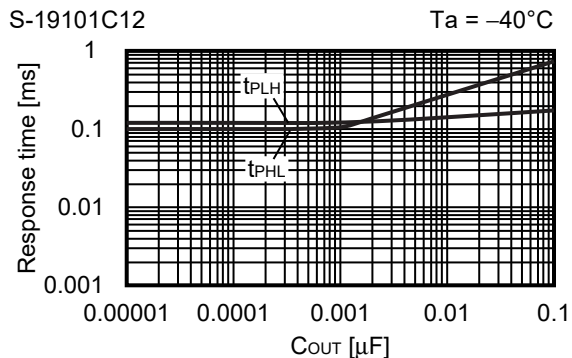
8. 最低動作電圧 (V_{OUT}) – 入力電圧 (V_{DD})



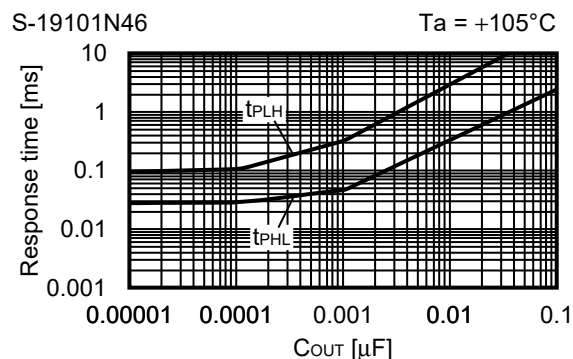
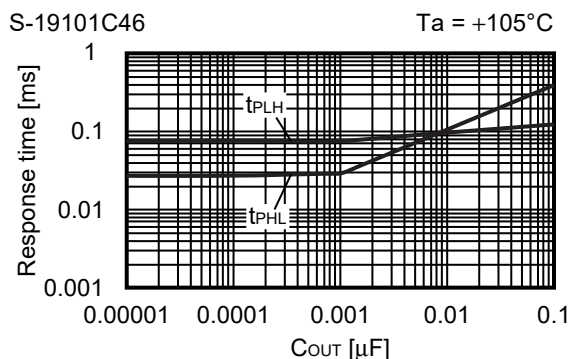
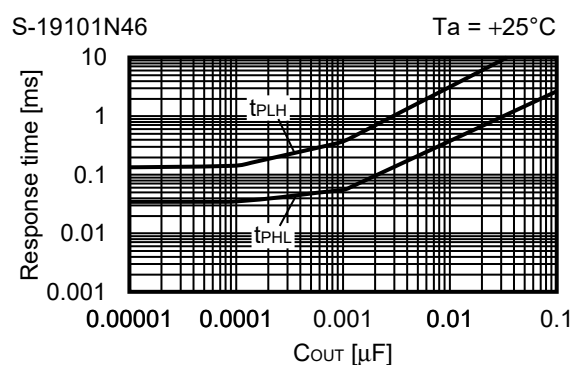
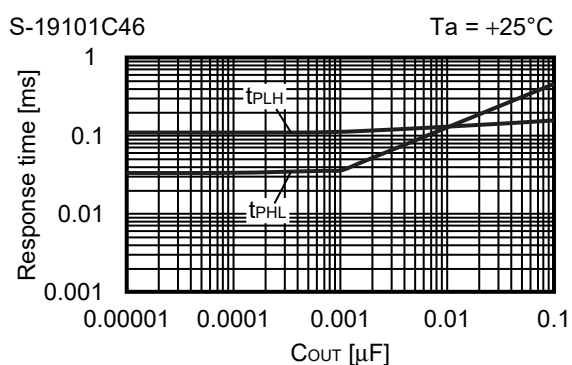
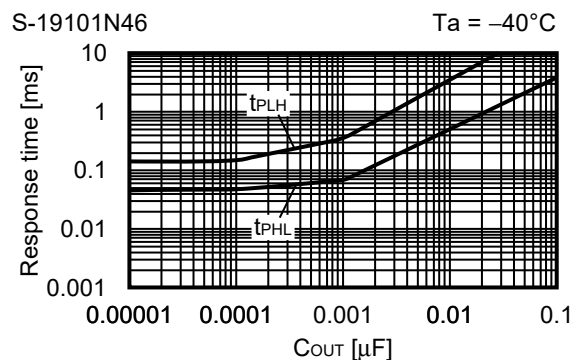
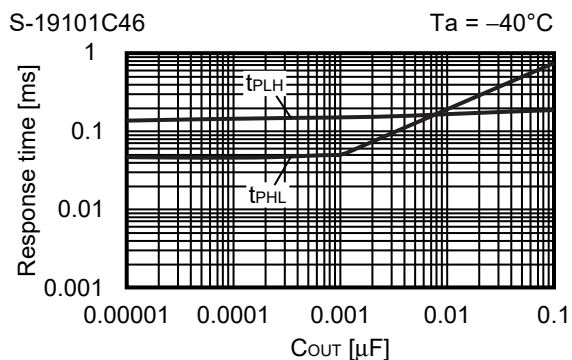
備考 V_{DS} : 出力トランジスタのドレイン – ソース間電圧

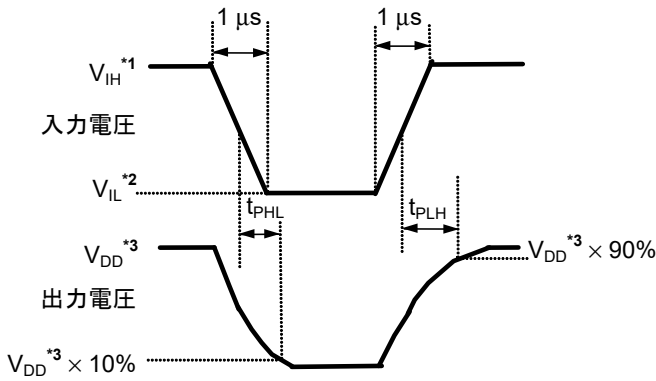
9. ダイナミック応答特性 – 出力端子容量 (C_{OUT}) (CD端子オープン)

9.1 -V_{DET} = 1.2 V



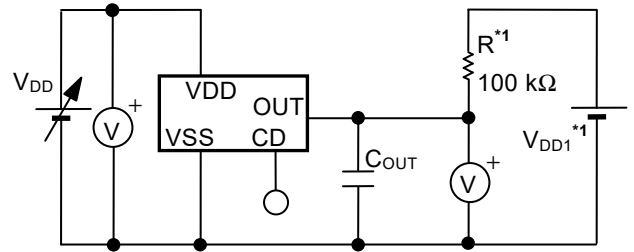
9.2 $-V_{DET} = 4.6 V$





- *1. $V_{IH} = 10 \text{ V}$
- *2. $V_{IL} = 0.8 \text{ V}$
- *3. CMOS出力品 : V_{DD}
Nchオープンドレイン品 : V_{DD1}

図21 応答時間の測定条件

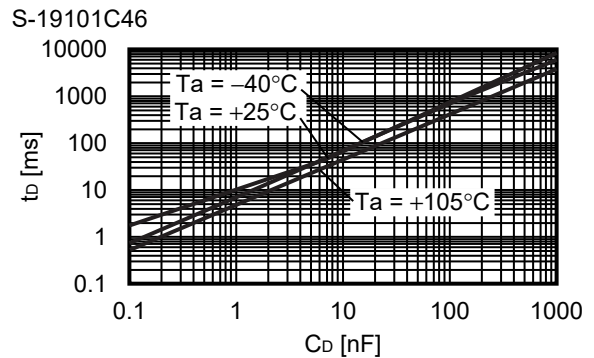
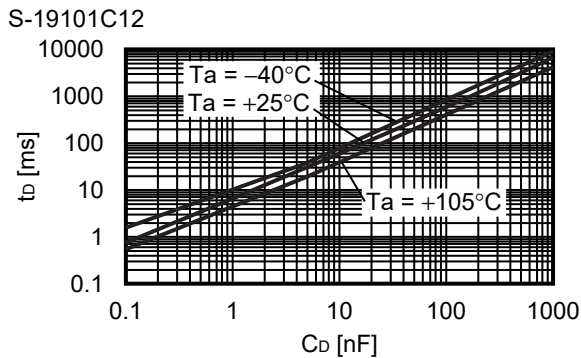


- *1. CMOS出力品の場合、Rと V_{DD1} は不要です。

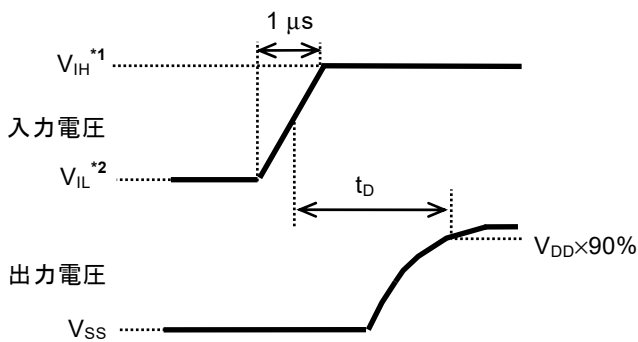
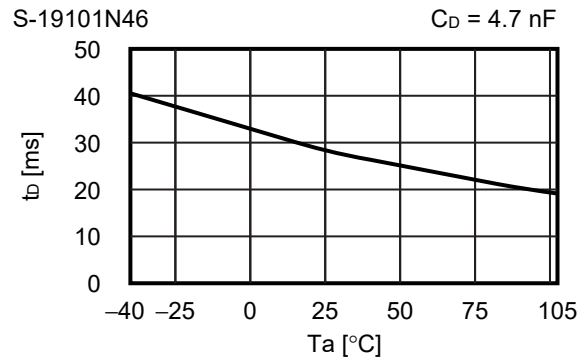
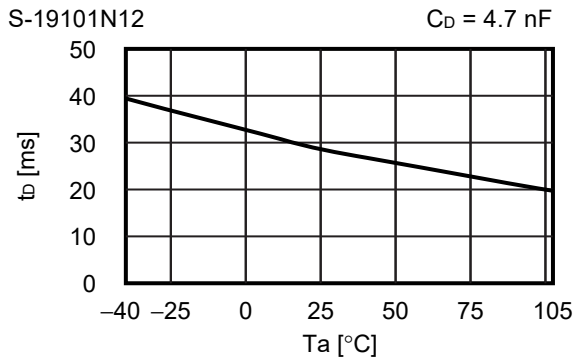
図22 応答時間の測定回路

- 注意
1. 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 2. CD端子がオープンของときは、解除時にダブルパルスが出る場合があります。ダブルパルスが問題となる場合には、CD端子に100 pF以上の容量を付けて使用してください。検出時の応答時間 (t_{PHL}) は、CD端子容量には影響されません。また、解除時の応答時間 (t_{PLH}) は、CD端子をつけることにより遅延時間を設定できます。詳細は "10. 遅延時間 (t_D) - CD端子容量 (C_D) (出力端子容量なし)" を参照してください。

10. 遅延時間 (t_D) - CD端子容量 (C_D) (出力端子容量なし)

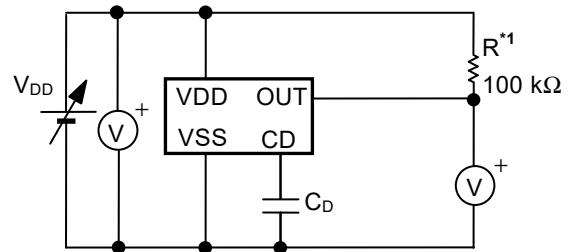


11. 遅延時間 (t_D) – 温度 (T_a)



- *1. $V_{IH} = 10 \text{ V}$
- *2. $V_{IL} = 0.8 \text{ V}$

図23 遅延時間の測定条件



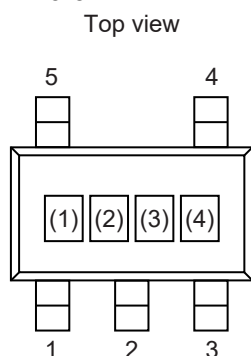
- *1. CMOS出力品の場合、Rは不要です。

図24 遅延時間の測定回路

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ マーキング仕様

1. SOT-23-5



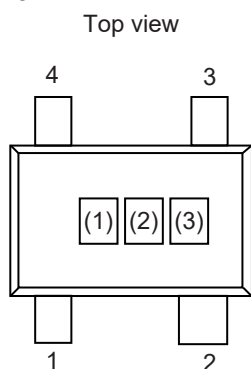
(1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)
 (4) : ロットナンバー

製品名と製品略号の対照表

1.1 CMOS出力品

製品名	製品略号		
	(1)	(2)	(3)
S-19101C25H-M5T2U	3	Q	A
S-19101C26H-M5T2U	3	Q	B
S-19101C27H-M5T2U	3	Q	C
S-19101C28H-M5T2U	3	Q	K

2. SC-82AB



(1) ~ (3) : 製品略号 (製品名と製品略号の対照表を参照)

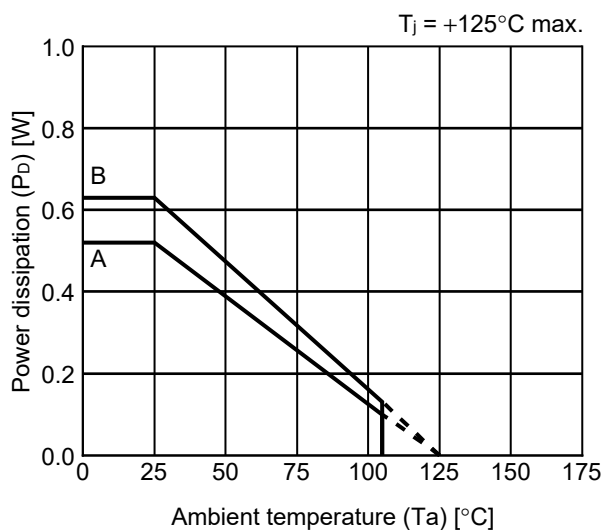
製品名と製品略号の対照表

2.1 CMOS出力品

製品名	製品略号		
	(1)	(2)	(3)
S-19101C25H-N4T2U	3	Q	A
S-19101C26H-N4T2U	3	Q	B
S-19101C27H-N4T2U	3	Q	C
S-19101C28H-N4T2U	3	Q	K

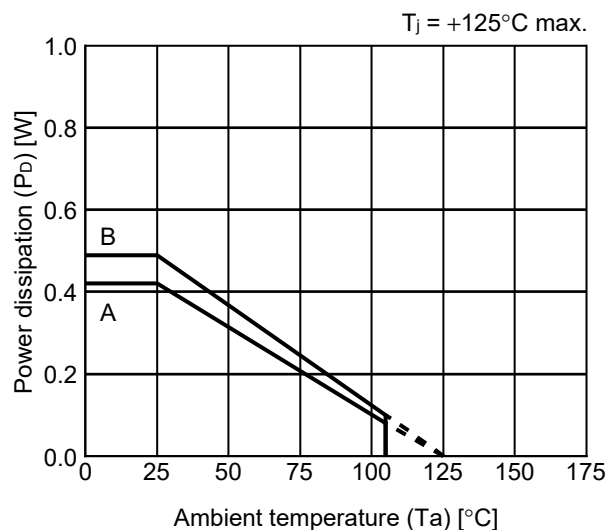
■ Power Dissipation

SOT-23-5



Board	Power Dissipation (P_D)
A	0.52 W
B	0.63 W
C	-
D	-
E	-

SC-82AB



Board	Power Dissipation (P_D)
A	0.42 W
B	0.49 W
C	-
D	-
E	-

SOT-23-3/3S/5/6 Test Board

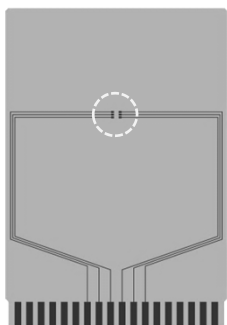
 IC Mount Area

(1) Board A



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B




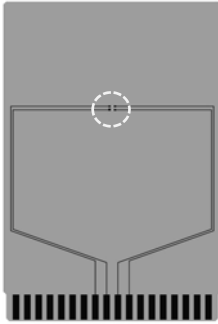
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SOT23x-A-Board-SD-2.0

SC-82AB Test Board

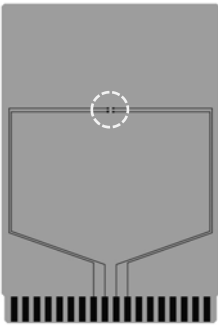
(1) Board A

 IC Mount Area



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SC82AB-A-Board-SD-1.0



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



→ Feed direction

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm

ABLIC Inc.



Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			



No. NP004-A-P-SD-2.0

TITLE	SC82AB-A-PKG Dimensions
No.	NP004-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



No. NP004-A-C-SD-3.0

TITLE	SC82AB-A-Carrier Tape
No.	NP004-A-C-SD-3.0
ANGLE	
UNIT	mm
ABLIC Inc.	



→
Feed direction

No. NP004-A-C-S1-2.0

TITLE	SC82AB-A-Carrier Tape
No.	NP004-A-C-S1-2.0
ANGLE	
UNIT	mm

ABLIC Inc.



Enlarged drawing in the central part



No. NP004-A-R-SD-1.1

TITLE	SC82AB-A-Reel		
No.	NP004-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07