

本ICは、2チャンネルの降圧スイッチングレギュレータ（降圧DC-DCコンバータ）と1チャンネルのボルテージレギュレータ（LDOレギュレータ）で構成された、車載機器向けパワーマネジメントICです。

最大動作電圧が16 Vと高く、各出力電圧は $\pm 2.0\%$ の高精度を維持します。降圧DC-DCコンバータは、PWM制御で動作するため、高効率かつ、低リップル電圧を実現します。またスペクトラム拡散型発振回路を内蔵しており、伝導ノイズおよび放射ノイズを低減することが可能です。

各出力は、過大な負荷電流からICやコイルを保護する過電流保護回路や、発熱による破壊を防止するサーマルシャットダウン回路を内蔵しています。各出力の起動シーケンスは、IC内部で固定されているため、外部からの信号による制御は不要で、電源を投入するだけで自動的にかつ安全に各出力電圧を供給します。

小型のHSNT-8(2030) パッケージを採用しているため、高密度実装を可能にし、機器の小型化に貢献します。

弊社では、お客様のご使用条件と弊社電源ICを用いた際の熱設計をサポートするため、“熱シミュレーションサービス”を提供しております。

この熱シミュレーションサービスをご活用いただくことで、お客様の開発段階での熱設計におけるリスクの低減に貢献いたします。

また弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。

詳細は、販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

降圧DC-DCコンバータ部 (Ch1, Ch2)

- ・出力電圧 (Ch1) : 3.3 V ~ 5.0 V
- ・出力電圧 (Ch2) : 0.9 V ~ 3.0 V
- ・出力電流 (Ch1) : 600 mA
- ・出力電流 (Ch2) : 700 mA
- ・発振周波数 : 2.2 MHz typ.
- ・スペクトラム拡散型発振機能 : $F_{SSS} = +6\%$ typ. (拡散率)
- ・過電流保護機能 : 1.2 A typ. (パルスバイパルス方式)
- ・短絡保護機能 : Hiccup制御
- ・位相シフト機能 : Ch1とCh2の発振位相を180°シフト

全体部

- ・入力電圧 : 4 V ~ 16 V
- ・出力電圧精度 (Ch1, Ch2, Ch3) : $\pm 2.0\%$ ($T_J = -40^\circ\text{C} \sim +150^\circ\text{C}$)
- ・動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・低電圧誤動作防止機能 (UVLO) : 3.35 V typ. (検出電圧)
- ・サーマルシャットダウン機能 : 170°C typ. (検出温度)
- ・鉛フリー (Sn 100%)、ハロゲンフリー
- ・AEC-Q100進行中^{*1}

LDOレギュレータ部 (Ch3)

- ・出力電圧 : 0.9 V ~ 3.3 V
 - ・出力電流 : 300 mA
 - ・リップル除去率 : 50 dB typ.
- ($V_{OUT3(S)} = 1.8 \text{ V}$, $f = 100 \text{ kHz}$ 時)

■ 用途

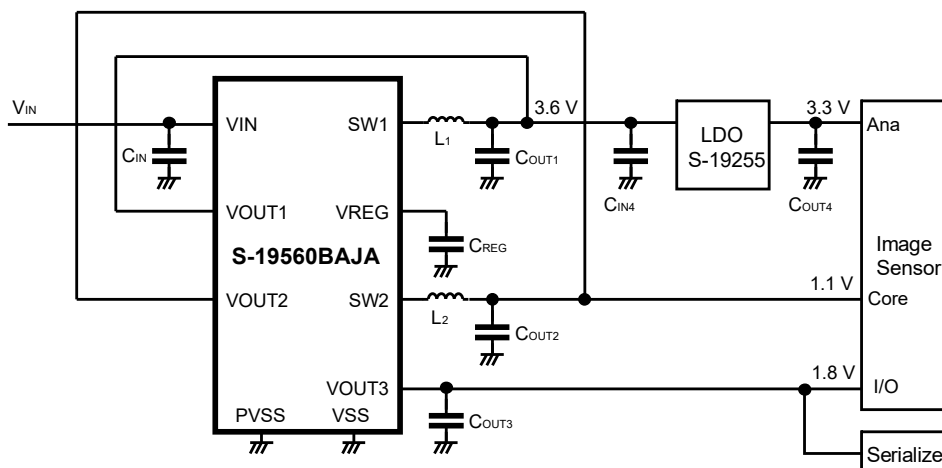
- ・車載用カメラモジュール
- ・車載用 (エンジン、トランスミッション、サスペンション、ABS、EV / HEV / PHEV関連機器等)

■ パッケージ

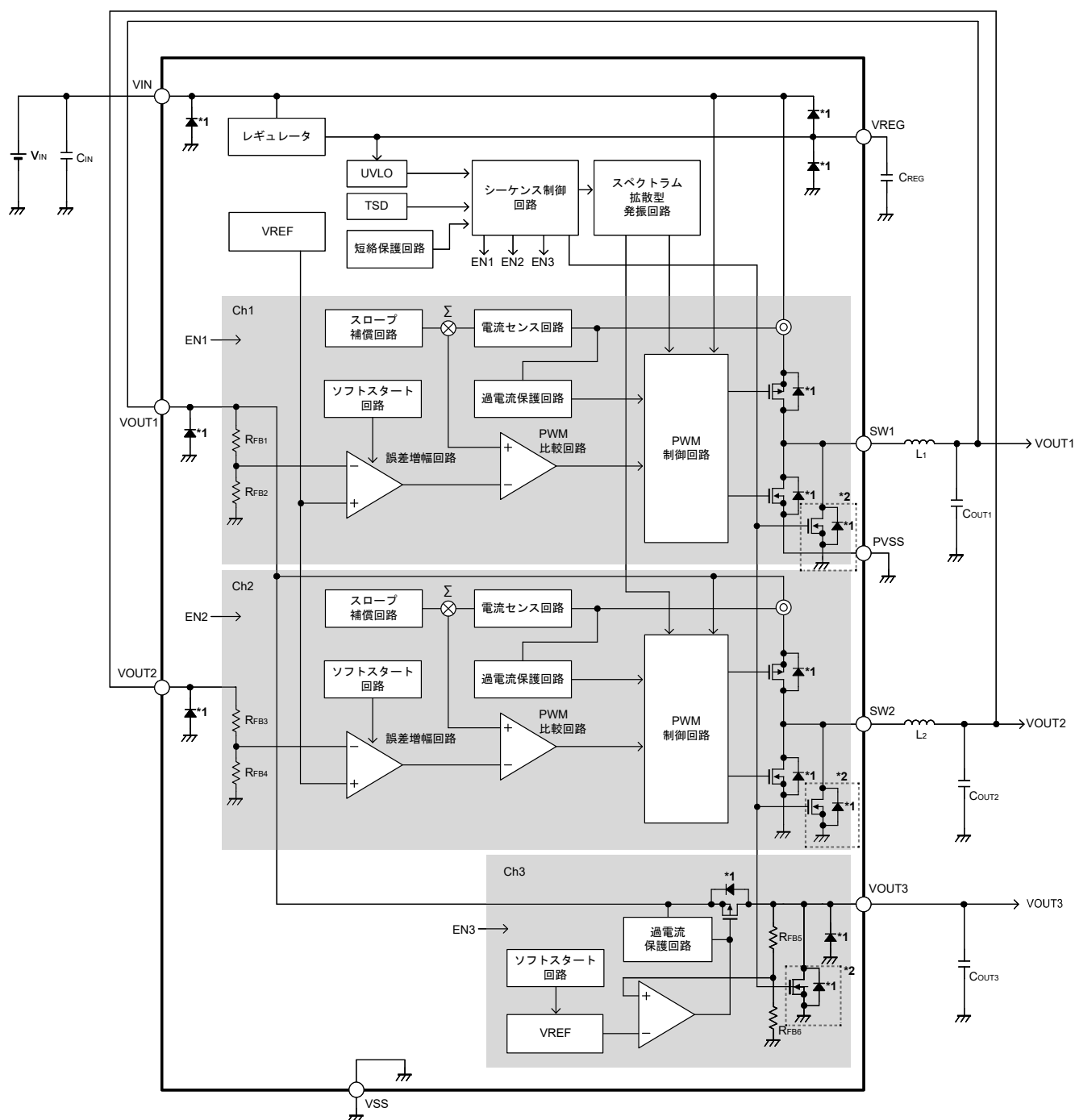
- ・HSNT-8(2030) (3.0 mm × 2.0 mm × $\pm 0.5 \text{ mm max.}$)

*1. 詳細は、販売窓口までお問い合わせください。

■ アプリケーション回路



■ ブロック図



*1. 寄生ダイオード

*2. 放電スイッチ

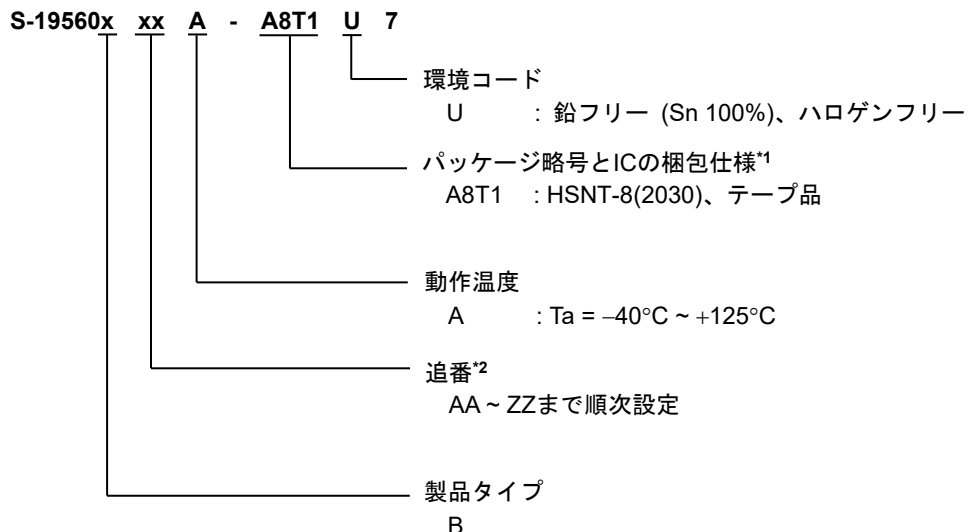
図1

■ AEC-Q100進行中

AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

1. 製品名



*1. テープ図面を参照してください。

*2. VOUT1端子設定出力電圧値、VOUT2端子設定出力電圧値、VOUT3端子設定出力電圧値、スペクトラム拡散、放電シャント、起動シーケンス、ソフトスタート時間、インターバル時間の各設定が含まれます。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面	マスク開口図面
HSNT-8(2030)	PP008-A-P-SD	PP008-A-C-SD	PP008-A-R-SD	PP008-A-L-SD	PP008-A-L-S1

3. 出力電圧設定可能範囲

表2

出力電圧*1	設定可能範囲	条件
V _{OUT1(S)}	3.3 V ~ 5.0 V	V _{OUT1(S)} ≤ V _{IN} - 1.0 V
V _{OUT2(S)}	0.9 V ~ 3.0 V	V _{OUT2(S)} ≤ V _{OUT1(S)} - 0.7 V
V _{OUT3(S)}	0.9 V ~ 3.3 V	V _{OUT3(S)} ≤ V _{OUT1(S)} - 0.3 V

*1. V_{OUT1(S)}, V_{OUT2(S)}, V_{OUT3(S)} : 設定出力電圧値

■ ピン配置図

1. HSNT-8(2030)

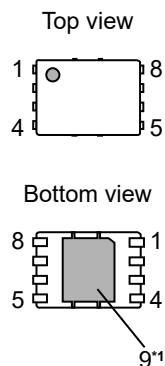


図2

表3

端子番号	端子記号	端子内容
1	VOUT2	Ch2用フィードバック端子
2	VOUT1	Ch1用フィードバック端子、 Ch2用電源端子、 Ch3用電源端子
3	SW2	Ch2用外部インダクタ接続端子
4	VSS*2	GND端子
5	SW1	Ch1用外部インダクタ接続端子
6	VIN	電源端子
7	VREG*3	内部電源端子
8	VOUT3	Ch3電圧出力端子
9	PVSS*2	GND端子

- *1. 網掛け部分の裏面放熱板は、PVSS端子になっています。必ず基板に接続し電位をGNDとしてください。
PVSS端子は、Ch1 (DC-DCコンバータ) のGNDです。図1を参照してください。
- *2. PVSS端子とVSS端子は、同電位になるように基板上で接続してください。
- *3. 外部に負荷電流を供給することはできません。

■ 絶対最大定格

表4

(特記なき場合 : Ta = +25°C, V_{SS} = PV_{SS} = 0 V)

項目	記号	絶対最大定格	単位
VIN端子電圧	V _{IN}	V _{SS} - 0.3 ~ V _{SS} + 18	V
VOUT1端子電圧	V _{OUT1}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
VOUT2端子電圧	V _{OUT2}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
VOUT3端子電圧	V _{OUT3}	V _{SS} - 0.3 ~ V _{OUT1} + 0.3 ≤ V _{SS} + 6.5	V
VREG端子電圧	V _{REG}	V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 6.5	V
SW1端子電圧	V _{SW1}	V _{SS} - 2 ~ V _{IN} + 2 ≤ V _{SS} + 18 (<20 ns)	V
		V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 18	
SW2端子電圧	V _{SW2}	V _{SS} - 2 ~ V _{OUT1} + 2 ≤ V _{SS} + 6.5 (<20 ns)	V
		V _{SS} - 0.3 ~ V _{OUT1} + 0.3 ≤ V _{SS} + 6.5	
ジャンクション温度	T _j	-40 ~ +150	°C
動作周囲温度	T _{opr}	-40 ~ +125	°C
保存温度	T _{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表5

項目	記号	条件		Min.	Typ.	Max.	単位
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θJA	HSNT-8(2030)	Board A	-	181	-	°C/W
			Board B	-	135	-	°C/W
			Board C	-	40	-	°C/W
			Board D	-	42	-	°C/W
			Board E	-	32	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、「■ Power Dissipation」、「Test Board」を参照してください。

■ 電気的特性

表6 (1 / 2)

(特記なき場合 : $V_{IN} = 6\text{ V}$, $T_J = -40^\circ\text{C} \sim +150^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位	
Ch1 (降圧DC-DCコンバータ)							
出力電圧*1	V _{OUT1(E)}	I _{OUT1} = 0 mA	V _{OUT1(S)} × 0.98	V _{OUT1(S)}	V _{OUT1(S)} × 1.02	V	
発振周波数	f _{OSC1}	-	1.98	2.20	2.42	MHz	
発振周波数変調率	F _{SSS1}	-	-	+6	-	%	
最大Duty比	MaxDuty1	-	100	-	-	%	
ハイサイドパワー MOS FETオン抵抗	R _{HFET1}	I _{SW1} = 50 mA	-	0.55	1.00	Ω	
ロウサイドパワー MOS FETオン抵抗	R _{LFET1}	I _{SW1} = -50 mA	-	0.35	0.60	Ω	
制限電流	I _{LIM1}	-	0.9	1.2	1.5	A	
ソフトスタート時間*2	t _{SS1}	V _{OUT1(S)} の上昇開始から90%に到達するまでの時間	t _{SS1(S)} × 0.6	t _{SS1(S)}	t _{SS1(S)} × 1.4	ms	
放電シャント抵抗	R _{DCHG1}	V _{IN} = 3.0 V, SW1 = 0.1 V	-	100	200	Ω	
Ch2 (降圧DC-DCコンバータ)							
出力電圧*1	V _{OUT2(E)}	I _{OUT2} = 0 mA	V _{OUT2(S)} × 0.98	V _{OUT2(S)}	V _{OUT2(S)} × 1.02	V	
発振周波数	f _{OSC2}	-	1.98	2.20	2.42	MHz	
発振周波数変調率	F _{SSS2}	-	-	+6	-	%	
最大Duty比	MaxDuty2	-	100	-	-	%	
ハイサイドパワー MOS FETオン抵抗	R _{HFET2}	I _{SW2} = 50 mA, V _{OUT1} = 4 V	-	0.30	0.50	Ω	
ロウサイドパワー MOS FETオン抵抗	R _{LFET2}	I _{SW2} = -50 mA	-	0.25	0.45	Ω	
制限電流	I _{LIM2}	-	1.0	1.2	1.5	A	
ソフトスタート時間*2	t _{SS2}	V _{OUT2(S)} の上昇開始から90%に到達するまでの時間	t _{SS2(S)} × 0.6	t _{SS2(S)}	t _{SS2(S)} × 1.45	ms	
放電シャント抵抗	R _{DCHG2}	V _{IN} = 3.0 V, SW2 = 0.1 V	-	100	200	Ω	
Ch3 (LDOレギュレータ)							
出力電圧*1	V _{OUT3(E)}	V _{OUT1} = V _{OUT1(S)} × 0.95, I _{OUT3} = 30 mA		V _{OUT3(S)} × 0.98	V _{OUT3(S)}	V _{OUT3(S)} × 1.02	V
出力電流*3	I _{OUT3}	V _{OUT1} = V _{OUT1(S)}		300*4	-	-	mA
制限電流	I _{LIM3}	V _{OUT1} = V _{OUT1(S)} , V _{OUT3} = V _{OUT3(S)} × 0.9		-	650	-	mA
負荷安定度	ΔV _{OUT3}	V _{OUT1} = V _{OUT1(S)} × 0.95, 1 mA ≤ I _{OUT3} ≤ 200 mA, Ta = +25°C		-	15	40	mV
リップル除去率	RR	V _{OUT1} = 4.0 V, f = 100 kHz, ΔV _{rip} = 0.5 Vp-p, I _{OUT3} = 30 mA	V _{OUT3(S)} = 1.8 V	-	50	-	dB
		V _{OUT1} = 4.0 V, f = 1.0 kHz, ΔV _{rip} = 0.5 Vp-p, I _{OUT3} = 30 mA		-	66	-	dB
ソフトスタート時間*5	t _{SS3}	V _{OUT1} = V _{OUT1(S)} × 0.95, I _{OUT3} = 1 mA, C _{OUT3} = 2.2 μF		0.07	0.13	0.19	ms
放電シャント抵抗	R _{DCHG3}	V _{IN} = 3.0 V, V _{OUT3} = 0.1 V		-	100	200	Ω

*1. $V_{OUT1(S)}$, $V_{OUT2(S)}$, $V_{OUT3(S)}$: 設定出力電圧値

$V_{OUT1(E)}$, $V_{OUT2(E)}$, $V_{OUT3(E)}$: 実際の出力電圧値

*2. 表8と図3、図4、図5を参照してください。

*3. 出力電流を徐々に増やしていき、出力電圧が $V_{OUT3(E)}$ の95%になったときの出力電流値。

*4. 許容損失の制限により、この値を満たさない場合があります。大電流出力時には、許容損失に注意してください。この規格は設計保証です。"■ 動作説明"、"12. 熱設計"を参照してください。

*5. V_{OUT3} が立ち上がりにおいて、設定値の25%から90%まで到達するまでの時間。図3、図4、図5を参照してください。

表6 (2 / 2)

(特記なき場合 : $V_{IN} = 6\text{ V}$, $T_J = -40^\circ\text{C} \sim +150^\circ\text{C}$)

項目	記号	条件	Min.	Typ.	Max.	単位
全体部						
動作入力電圧	V_{IN}	-	4.0	-	16	V
UVLO検出時消費電流	I_{UVLO}	$V_{IN} = 3\text{ V}$, UVLO検出時	-	45	90	μA
VIN端子静止時消費電流	I_{SS}	$V_{OUT1} = V_{OUT1(S)} \times 1.1$ $V_{OUT2} = V_{OUT2(S)} \times 1.1$	-	330	590	μA
VOUT1端子静止時消費電流	I_{VOUT1}	$V_{OUT1} = V_{OUT1(S)} \times 1.1$ $V_{OUT2} = V_{OUT2(S)} \times 1.1$	-	300	450	μA
VOUT2端子静止時消費電流	I_{VOUT2}	$V_{OUT1} = V_{OUT1(S)} \times 1.1$ $V_{OUT2} = V_{OUT2(S)} \times 1.1$ $1.89\text{ V} < V_{OUT2(S)}$	-	1.2	1.8	μA
		$1.59\text{ V} < V_{OUT2(S)} \leq 1.89\text{ V}$	-	0.6	0.9	
		$V_{OUT2(S)} \leq 1.59\text{ V}$	-	0.5	0.8	
UVLO検出電圧	V_{UVLO-}	VREG端子電圧	3.1	3.35	3.6	V
UVLO解除電圧	V_{UVLO+}	VREG端子電圧	3.2	3.45	3.7	V
サーマルシャットダウン検出温度	T_{SD}	ジャンクション温度	-	170	-	$^\circ\text{C}$
サーマルシャットダウン解除温度	T_{SR}	ジャンクション温度	-	150	-	$^\circ\text{C}$

備考 $V_{OUT1(S)}$, $V_{OUT2(S)}$, $V_{OUT3(S)}$: 設定出力電圧値

■ 動作説明

1. 各チャンネル (Ch) の電源接続

本ICは、18 V耐圧の降圧DC-DCコンバータ (Ch1)、6.5 V耐圧の降圧DC-DCコンバータ (Ch2) および、1つのLDOレギュレータ (Ch3) で構成されたパワーマネージメントICです。

VOUT1端子は、フィードバック端子と他のChの電源入力端子を兼ねています^{*1}。

- *1. VOUT1端子 : Ch1用フィードバック端子、Ch2用電源端子およびCh3用電源端子
VOUT2端子 : Ch2用フィードバック端子

2. 起動シーケンス

V_{IN}を印加後、内部電源であるVREG端子電圧がUVLO解除電圧以上になると、本ICはイネーブル状態となり、起動シーケンスを開始します。VREG端子の出力電流能力は30 mA typ.に制限されているため、V_{IN}を印加してからC_{REG}を充電完了するまでに一定の時間がかかります。

起動シーケンスは3種類あり、各Chの起動順が異なります。"2.1 シーケンス動作概要"を参照してください。

またCh1、Ch2のソフトスタート時間も3種類の時間から選択可能です。工場出荷時に1種類に固定されるため、電源を投入するだけで自動的に所定の手順での起動を開始します。そのため、ユーザが手間のかかるプログラミング作業を避けることができます。

各出力端子には、出力電圧の異常低下による保護機能として、周波数フォールドバック機能 (VOUT1端子、VOUT2端子)、短絡保護機能 (VOUT1端子、VOUT2端子、VOUT3端子) がありますが、通常起動シーケンス中はいずれも機能が無効になっています。詳細は図3、図4、図5を参照してください。

2.1 シーケンス動作概要

表7 起動シーケンス

設定	起動開始順番
SEQ1	Ch1 → Ch2 → Ch3
SEQ2	Ch1 → Ch2, Ch3
SEQ3	Ch1 → Ch3 → Ch2

2.2 ソフトスタート時間

Ch1～Ch3の各Chは、ソフトスタート回路を内蔵しています。Ch1とCh2はソフトスタート時間を3種類の中から選択することができます。Ch1とCh2のソフトスタート時間は同じ設定となり、それぞれ異なる値にすることはできません。

Ch3のソフトスタート時間は、130 μs typ.で固定です。表8を参照してください。

2.3 インターバル時間

起動シーケンスにおいて、前のChのソフトスタートが終了してから、次のChがソフトスタートを開始するまでの時間をインターバル時間と呼びます。図3、図4、図5のタイミングチャートにインターバル時間を示します。

t_{INT1} : Ch1またはCh2ソフトスタート終了後、次のChがソフトスタートを開始するまでの時間

t_{INT2} : Ch3ソフトスタート終了後、Ch2がソフトスタートを開始するまでの時間 (SEQ3のみ)

ソフトスタート時間、インターバル時間は表8に示す組み合わせで設定できます。

表8

No.	ソフトスタート時間		インターバル時間	
	Ch1, Ch2*1 [t_{SS1} , t_{SS2}]	Ch3 [t_{SS3}]	t_{INT1}	t_{INT2} (SEQ3)
1	320 μ s typ.	130 μ s typ.	290 μ s typ.	20 μ s typ.
2	640 μ s typ.	130 μ s typ.	560 μ s typ.	20 μ s typ.
3	1280 μ s typ.	130 μ s typ.	1100 μ s typ.	20 μ s typ.

*1. Ch1, Ch2とも同じ時間に設定されます。

3. 終了シーケンス

本ICは、UVLO状態を検出することでスタンバイ状態となります。スタンバイ状態になると、Ch1、Ch2のスイッチング停止と V_{OUT3} の出力停止を同時に行います。詳しくは "■ 動作説明"、"8. 低電圧誤動作防止機能 (UVLO)" を参照してください。

3.1 放電シャント機能

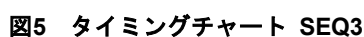
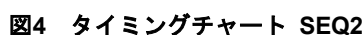
本ICは、出力容量を放電するための放電シャント回路を使用することができます。放電シャント機能の有無は工場出荷時に固定されるため、放電シャント機能が有効の製品オプションを選択してください。

放電シャント回路は、SW1端子、SW2端子、 V_{OUT3} 端子の各端子にあり、出力容量を放電することができます。その結果、SW1端子、SW2端子、 V_{OUT1} 端子、 V_{OUT2} 端子、 V_{OUT3} 端子の電位は V_{SS} レベルとなります (V_{OUT1} 端子、 V_{OUT2} 端子は、外付けのインダクタを介してSW1端子、SW2端子と接続されています)。

放電シャント機能が動作する条件

- (1) UVLO検出状態
- (2) 過熱保護検出状態
- (3) Hiccup保護状態

なお、放電シャント回路を内蔵しない製品は、 V_{OUT1} 端子、 V_{OUT2} 端子、 V_{OUT3} 端子のそれぞれと V_{SS} 端子間内蔵分割抵抗によって V_{SS} レベルとなります。分割抵抗の値は数百k Ω ~ 数M Ω 程度の値です。



4. 降圧DC-DCコンバータチャンネル (Ch1, Ch2)

本ICは、電流モード制御を採用しています。ハイサイドパワーMOS FETに流れる電流にスローブ補償を加算した電流帰還信号と誤差増幅回路の出力信号を比較することによって、SW1端子、SW2端子のDuty比が決まります。誤差増幅回路の出力信号は、構成された負帰還ループによって、内部基準電圧とVOUT1端子電圧、VOUT2端子からの帰還電圧が等しくなる値に維持されます。

4.1 PWM制御

本ICは、負荷電流の大きさに関わらずPWM制御 (パルス幅変調制御) で動作し、スイッチング周波数を一定にすることが可能です。

4.2 100%Duty比動作

ハイサイドパワーMOS FETは、100%Duty比動作が可能です。入力電圧が出力電圧の設定値以下に低下した場合でもハイサイドパワーMOS FETを連続的にオンして、負荷に電流を供給できます。このときの出力電圧は、入力電圧からインダクタの直流抵抗とハイサイドパワーMOS FETのオン抵抗による電圧降下分を引いた電圧となります。

4.3 スペクトラム拡散型発振機能

本ICは、伝導ノイズおよび放射ノイズを低減するため、スペクトラム拡散型発振回路を内蔵しています。スペクトラム拡散型発振回路はPWM動作時に広い帯域に動作周波数を拡散することによって、特定周波数でのノイズピークを抑えます。本ICでは、発振周波数 (f_{OSC1} , f_{OSC2})*1 を下限として発振周波数変調率 (F_{SSS1} , F_{SSS2})*2 = +6% typ.の範囲で周波数が三角波状に変化します。変調周期は $320 / f_{OSC1}$, f_{OSC2} sec typ.になります。

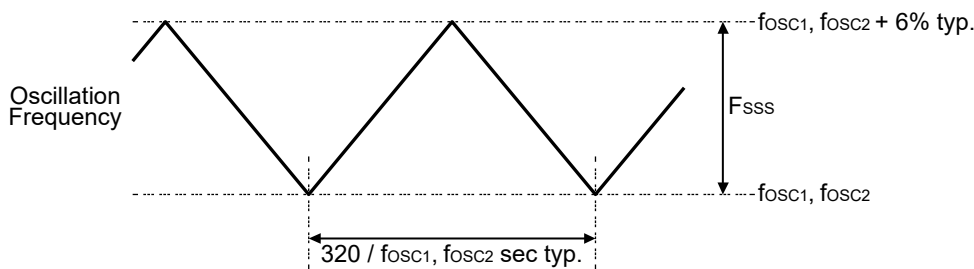


図6

- *1. f_{OSC1} , f_{OSC2} : Ch1またはCh2の発振周波数
- *2. F_{SSS1} , F_{SSS2} : Ch1またはCh2の発振周波数変調率

4.4 過電流保護機能

過電流保護回路は、過負荷やインダクタの磁気飽和などによるICの熱破壊を防止する目的で、ハイサイドパワーMOS FETの電流を監視し過電流保護を行います。

ハイサイドパワーMOS FETに制限電流 (I_{LIM1} , I_{LIM2})*1 以上の電流が流れると、ハイサイドパワーMOS FETがオフされます。次のスイッチングサイクルが開始するとハイサイドパワーMOS FETがオンされます。その電流値が継続して I_{LIM1} , I_{LIM2} 以上である場合、再びハイサイドパワーMOS FETがオフされ、この一連の動作が繰り返されます。

一方、ハイサイドパワーMOS FETに流れる電流が I_{LIM1} , I_{LIM2} 以下になると、本ICは通常動作へ復帰します。インダクタ電流の傾きが大きい場合、過電流保護回路の遅延時間によって I_{LIM1} , I_{LIM2} が見かけ上、上昇する場合があります。これは低インダクタンスのインダクタを使用した場合、または入力と出力の電圧差が大きい場合に発生する傾向があります。"■ 外付け部品の選定"、"4. インダクタ (L_1 , L_2)" の項に示すピーク電流 (I_{L_max}) が、 I_{LIM1} , I_{LIM2} に達すると過電流検出となります。

- *1. I_{LIM1} , I_{LIM2} : Ch1またはCh2の制限電流

4.5 周波数フォールドバック機能

周波数フォールドバック機能は、VOUT1端子電圧またはVOUT2端子電圧が設定値の83% typ.以下の場合、VOUT1端子電圧、VOUT2端子電圧の設定値に対する比率と、発振周波数 (f_{OSC1} , f_{OSC2}) に比例関係を持たせる機能です。VOUT1端子電圧とVOUT2端子電圧の両方が、設定値の83% typ.以下である場合は、設定値に対する比率が低い端子と、発振周波数は比例関係になります。

Ch1とCh2は発振回路を共有しているため、周波数フォールドバック時も、Ch1とCh2は同じ周波数になります。

表9 VOUT1(E)、VOUT2(E)と f_{OSC} の例

VOUT1(E) / VOUT1(S)	VOUT2(E) / VOUT2(S)	f_{OSC1} , f_{OSC2}
100%	100%	2.20 MHz typ.
80%	100%	1.76 MHz typ.
50%	70%	1.10 MHz typ.

備考 VOUT1(S), VOUT2(S) : 設定出力電圧値
VOUT1(E), VOUT2(E) : 実際の出力電圧値

本ICの周波数フォールドバック機能は、通常起動シーケンス中は無効に設定されています。図3、図4、図5を参照してください。

5. LDOレギュレータチャンネル (Ch3)

5.1 概要

Ch3の電源は、VOUT1端子から供給されます。

VOUT3端子 (Ch3) の最大出力電流は、"■ 動作説明"、"6. 各出力の許容負荷電流" を参照してください。

5.2 過電流保護回路

本ICのCh3は、出力トランジスタの過電流を制限するための過電流保護回路を内蔵しています。

VOUT3端子が過電流状態となると、出力トランジスタ保護のため、負荷電流を一定値で制限します。この結果、VOUT3端子電圧は低下します。過電流保護回路が動作することにより出力電流は一定の値に制限されます。

出力電流制限値 (I_{LIM3}) = 650 mA typ.

出力トランジスタが過電流状態から解放されると、レギュレート動作が再開されます。

過電流状態が継続して、VOUT3端子電圧が設定値の65% typ.まで低下すると、短絡保護回路が短絡状態を検出します。

短絡保護回路の動作については、"■ 動作説明"、"7. 短絡保護機能" を参照してください。

注意 過電流保護回路は、過熱保護回路を兼ねる回路ではありません。例えば、過電流保護回路は機能するが、短絡保護が機能する値までVOUT3端子電圧が低下しない場合、本ICに大きな熱損失が発生するため、注意してください。

6. 各出力の許容負荷電流

各Chの最大出力電流は以下の通りです。

I_{OUT1} (Ch1): 600 mA

I_{OUT2} (Ch2): 700 mA

I_{OUT3} (Ch3): 300 mA

I_{OUT1} は後段Chの出力電流も加算されることに注意してください。次に各Chの負荷電流 (I_{LOAD1} , I_{LOAD2} , I_{LOAD3}) 割り振り方法について示します。出力電流 (I_{OUT1} , I_{OUT2} , I_{OUT3}) が最大出力電流を越えないように、負荷電流 (I_{LOAD1} , I_{LOAD2} , I_{LOAD3}) を設定してください。

Ch3の電源端子はVOUT1端子に接続しています。

$$I_{OUT3} = I_{LOAD3}$$

$$I_{OUT2} = I_{LOAD2}$$

$$I_{IN1} = \frac{V_{OUT2}}{V_{OUT1}} \times I_{LOAD2} \times \frac{1}{\eta_2} + I_{LOAD3}$$

$$I_{OUT1} = I_{IN1} + I_{LOAD1}$$

$$= \frac{V_{OUT2}}{V_{OUT1}} \times I_{LOAD2} \times \frac{1}{\eta_2} + I_{LOAD1} + I_{LOAD3}$$

備考 η_2 : Ch2の変換効率。Ch2の変換効率は、「■ 参考データ」、「4 $V_{OUT2} = 1.1 \text{ V}$ 」～「6. $V_{OUT2} = 3.0 \text{ V}$ 」を参照してください。

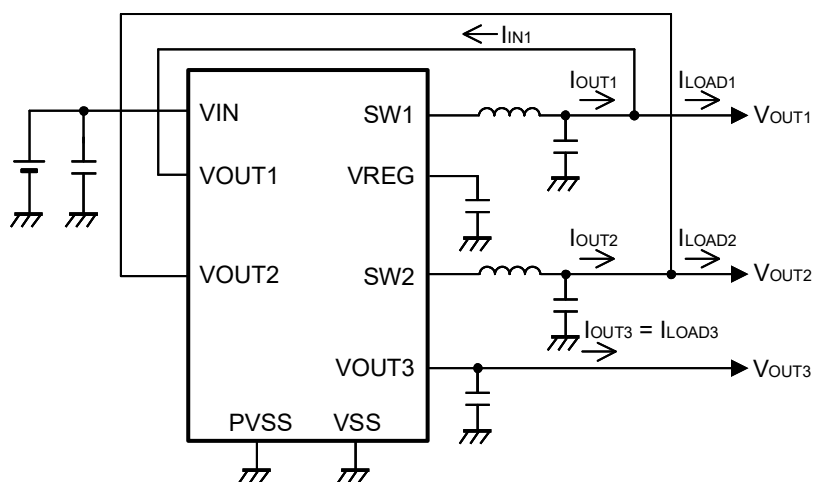


図7

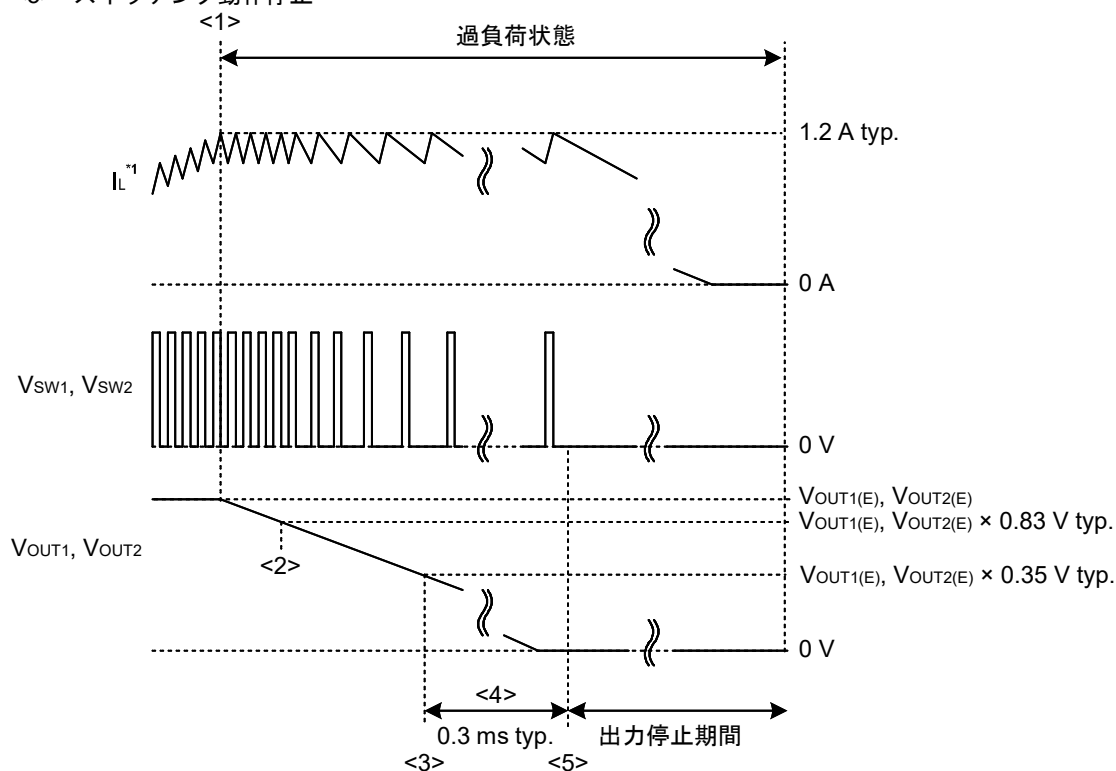
7. 短絡保護機能

7.1 短絡検出動作

本ICは、Hiccup制御の短絡保護機能を内蔵しています。Hiccup制御とは、ICが過電流を検出してスイッチング動作が停止した場合、定期的に自動復帰を試みる方式です。VOUT1端子、VOUT2端子、VOUT3端子のいずれか1箇所短絡が検出され、所定の時間経過すると、Hiccup制御に入り、すべての出力を停止します。

7.1.1 Ch1、Ch2

- <1> 過電流検出
- <2> VOUT1端子電圧、VOUT2端子電圧 (V_{OUT1}, V_{OUT2}) < $V_{OUT1(E)}, V_{OUT2(E)} \times 0.83 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効
- <3> $V_{OUT1}, V_{OUT2} < V_{OUT1(E)}, V_{OUT2(E)} \times 0.35 \text{ V typ.}$ 検出
- <4> 0.3 ms経過
- <5> スwitchング動作停止



*1. インダクタの電流

図8

7.1.2 Ch3

- <1> 過電流検出
- <2> $V_{OUT3} < V_{OUT3(E)} \times 0.65 \text{ V typ.}$ 検出
- <3> 0.3 ms経過
- <4> 出力停止

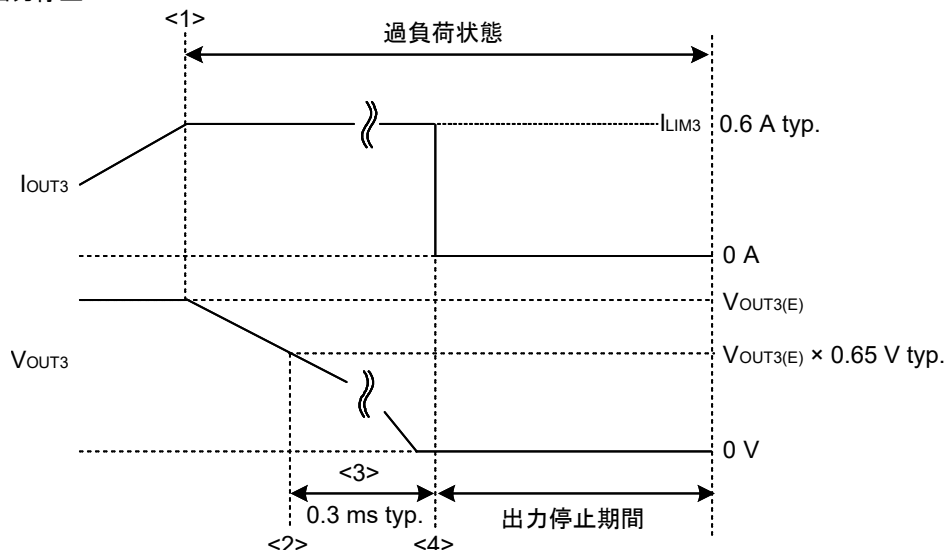


図9

7.2 短絡検出電圧

短絡検出機能動作に移行するのは以下の条件になります。

- ・ Ch1, Ch2 : $V_{OUT1(S)} \times 0.35$ 、 $V_{OUT2(S)} \times 0.35$
- ・ Ch3 : $V_{OUT3(S)} \times 0.65$

いずれかのVOUT端子電圧が上記の電圧まで低下すると、短絡が検出されます。

Ch3の電源であるVOUT1端子が短絡すると、VOUT3端子電圧も追従して低下します。この結果、電圧設定によっては、VOUT1端子の短絡を、Ch3で検出することになる場合もあります。

7.3 自動復帰動作

出力停止期間21 ms typ.が経過すると、起動シーケンスに基づいて自動復帰を試みます。この際に再度短絡が検出されると、再びすべての出力を停止します。起動シーケンス中の一定期間の間は、短絡検出機能が無効になっていますが、周波数フォールドバック機能は有効の状態での起動開始します。詳しくは "■ 動作説明"、"2. 起動シーケンス" および "7.4 短絡検出、復帰シーケンス" を参照してください。

7.4 短絡検出、復帰シーケンス

7.4.1 SEQ1: V_{OUT1}短絡

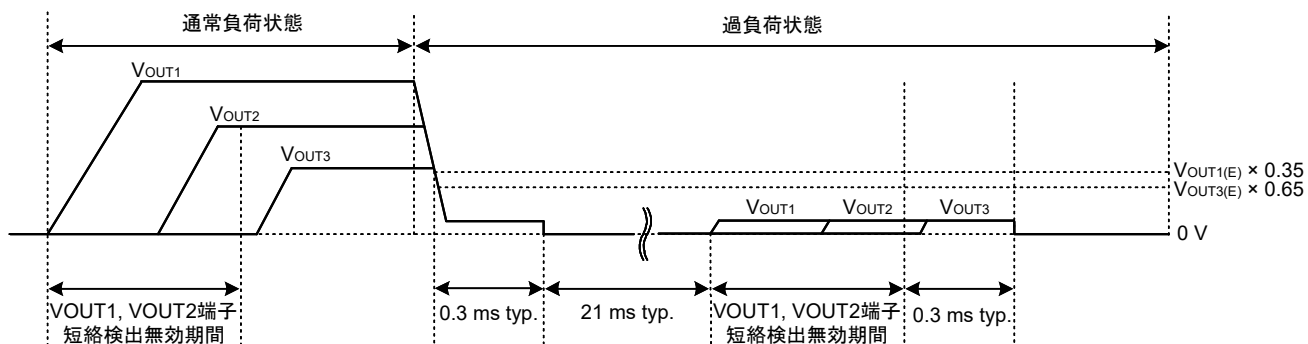


図10 V_{OUT1}が過負荷状態 → 過負荷状態が継続する場合

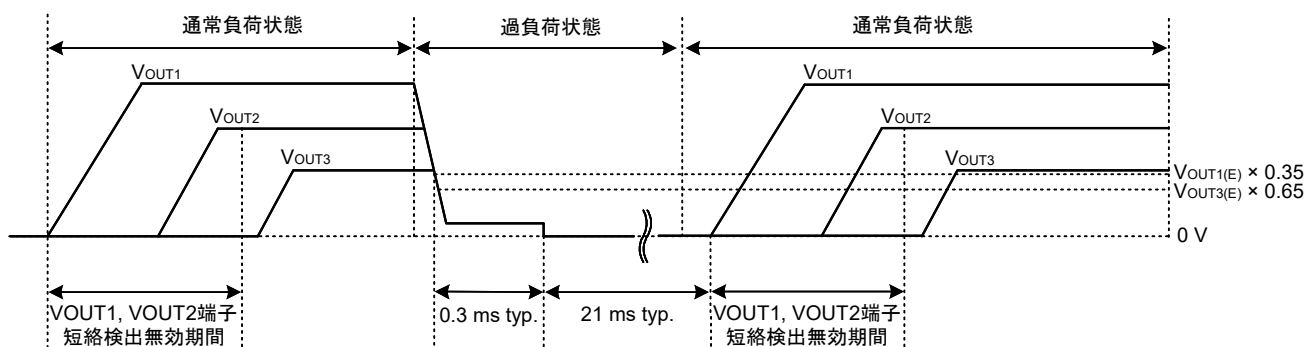


図11 V_{OUT1}が過負荷状態 → 過負荷状態が解除される場合

通常負荷状態

過負荷状態

V_{OUT1}

V_{OUT2}

V_{OUT3}

$V_{OUT3(E)} \times 0.65$

$V_{OUT2(E)} \times 0.35$

0 V

V_{OUT1}, V_{OUT2} 端子短絡検出無効期間

0.3 ms typ.

21 ms typ.

V_{OUT1}, V_{OUT2} 端子短絡検出無効期間

0.3 ms typ.

The diagram shows the output voltages VOUT1, VOUT2, and VOUT3 over time. It is divided into three main sections: '通常負荷状態' (Normal Load State), '過負荷状態' (Overload State), and another '通常負荷状態' (Normal Load State). The y-axis represents voltage levels: $V_{OUT3(E)} \times 0.65$, $V_{OUT2(E)} \times 0.35$, and 0 V. The x-axis shows time intervals: 'VOUT1, VOUT2端子 短絡検出無効期間' (VOUT1, VOUT2 terminal short-circuit detection invalid period), '0.3 ms typ.' (typical), and '21 ms typ.' (typical). The waveforms show that during the overload state, VOUT1 and VOUT2 drop to 0 V, while VOUT3 remains at its nominal level. The diagram also indicates that the short-circuit detection is invalid during the initial and final normal load periods.

通常負荷状態

過負荷状態

V_{OUT1}

V_{OUT2}

V_{OUT3}

$V_{OUT3(E)} \times 0.65$

0 V

VOUT3端子短絡検出無効期間

0.3 ms typ.

21 ms typ.

VOUT3端子短絡検出無効期間

0.3 ms typ.

通常負荷状態

過負荷状態

通常負荷状態

V_{OUT1}

V_{OUT2}

V_{OUT3}

$V_{OUT3(E)} \times 0.65$

0 V

0.3 ms typ.

21 ms typ.

VOUT3端子 短絡検出無効期間

VOUT3端子 短絡検出無効期間

エイブリック株式会社

7.4.4 SEQ3: V_{OUT1}短絡

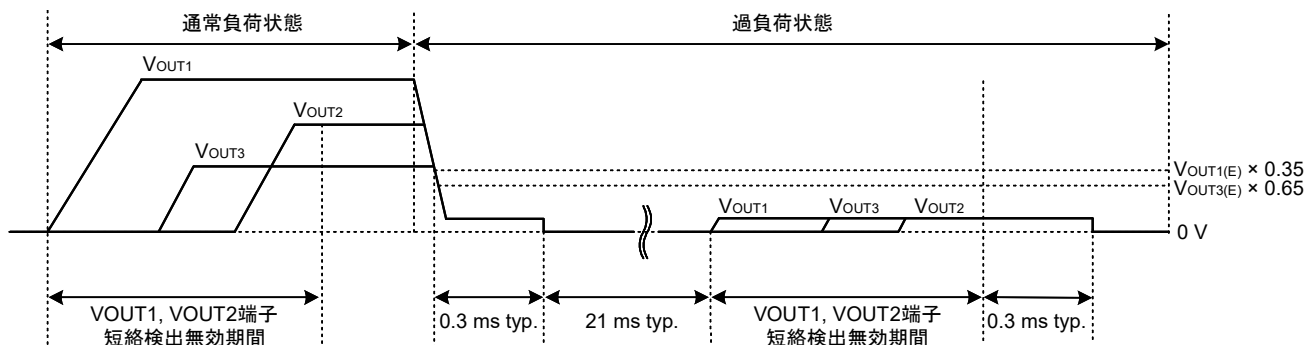


図16 V_{OUT1}が過負荷状態 → 過負荷状態が継続する場合

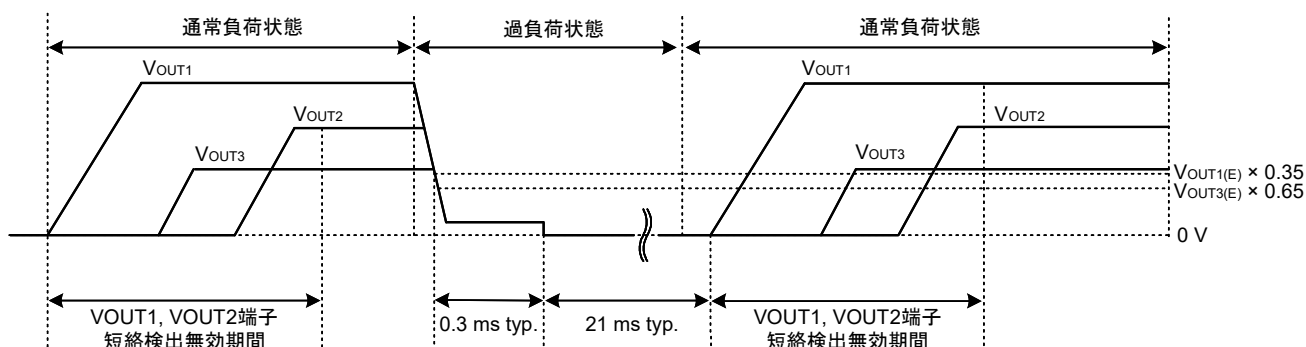


図17 V_{OUT1}が過負荷状態 → 過負荷状態が解除される場合

7.4.5 SEQ3: V_{OUT2}短絡

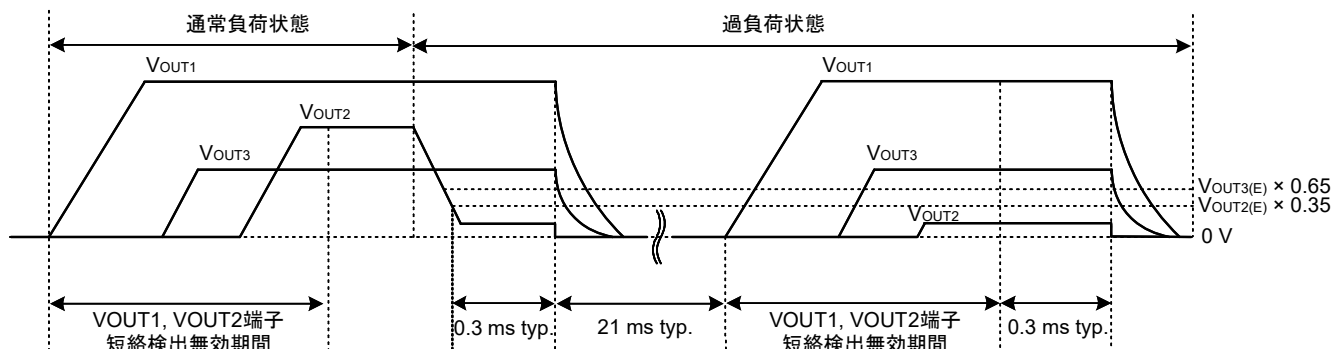


図18 V_{OUT2}が過負荷状態 → 過負荷状態が継続する場合

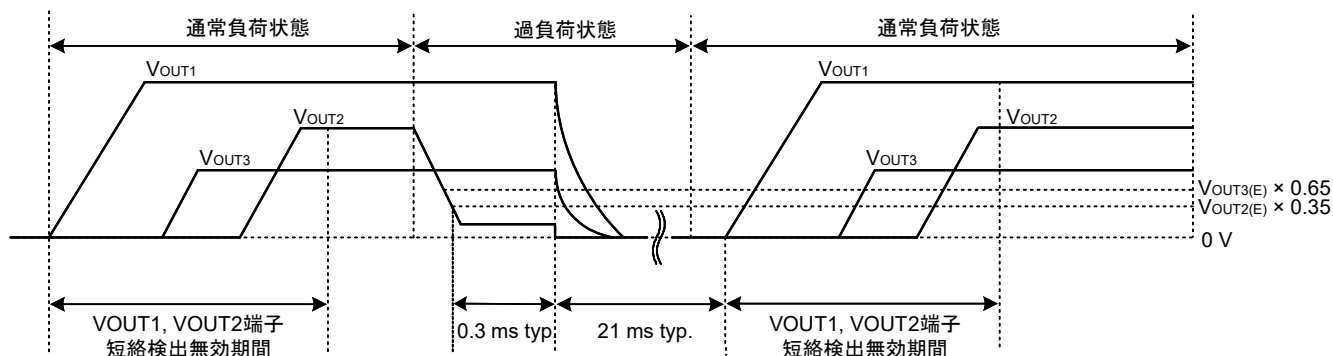


図19 V_{OUT2}が過負荷状態 → 過負荷状態が解除される場合

7.4.6 SEQ3 : V_{OUT3} 短絡

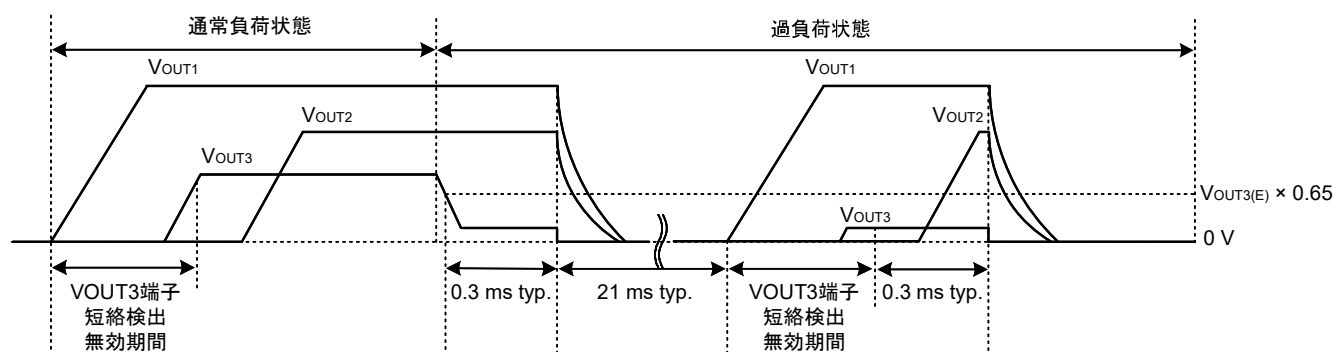


図20 V_{OUT3} が過負荷状態 → 過負荷状態が継続する場合

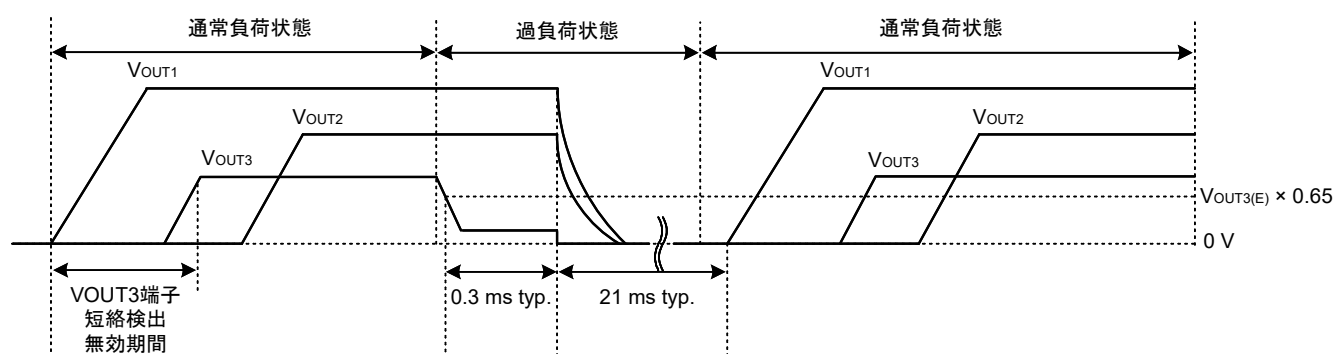


図21 V_{OUT3} が過負荷状態 → 過負荷状態が解除される場合

8. 低電圧誤動作防止機能 (UVLO)

本ICは、電源投入時の過渡状態や電源電圧の瞬時低下によるICの誤動作を防止するために、UVLO回路を内蔵しています。UVLO状態が検出されるとSW1端子、SW2端子のハイサイドパワーMOS FETとロウサイドパワーMOS FETおよびVOUT3端子のPchパワーMOS FETがオフになります。放電シャント機能がある製品では、SW1端子、SW2端子およびVOUT3端子はV_{SS}にプルダウンされます。また、ソフトスタート機能は、一度UVLO状態が検出されるとリセットされず、UVLO状態が解除されると起動シーケンスを開始します。UVLO検出状態では、ICは低消費電流状態になります。また、入力電圧にノイズ等が発生することによる誤動作を防止するために、ヒステリシス幅があります。

9. サーマルシャットダウン機能

本ICは、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。ジャンクション温度が170°C typ.に上昇すると、サーマルシャットダウン回路が検出状態となり、スイッチング動作およびVOUT3端子出力を停止します。ジャンクション温度が150°C typ.に低下すると、サーマルシャットダウン回路が解除状態となり、起動シーケンスにより、スイッチング動作とVOUT3端子出力を再開します。自己発熱によりサーマルシャットダウン回路が検出状態になると、スイッチング動作の停止およびVOUT3端子出力停止により、各出力電圧 (V_{OUT1}, V_{OUT2}, V_{OUT3}) が低下します。このことにより、自己発熱が制限されICの温度が低下します。ICの温度が低下すると、サーマルシャットダウン回路が解除状態となり、スイッチング動作およびVOUT3端子出力が再開され、再び自己発熱が発生します。この繰り返し動作が行われることにより、V_{OUT1}、V_{OUT2}、V_{OUT3}の波形がパルス状になります。この現象が継続すると、製品の劣化などの物理的な損傷が起こる可能性がありますので、注意してください。出力電流 (I_{OUT1}, I_{OUT2}, I_{OUT3}) を下げて内部消費電力を少なくするか、あるいは周囲温度を下げることにより、スイッチング動作とVOUT3端子出力の停止、再開動作を止めることができます。

表10

サーマルシャットダウン回路	V _{OUT1} , V _{OUT2} , V _{OUT3}
解除 : 150°C typ.*1	一定値*2
検出 : 170°C typ.*1	V _{SS} にプルダウン*3

*1. ジャンクション温度

*2 内部抵抗に基づいてレギュレート動作をすることにより、一定値が出力されます。

*3 放電シャント機能がある製品 : 放電シャント機能により、SW1端子、SW2端子、VOUT3端子はV_{SS}にプルダウンされます。

放電シャント機能が無い製品 : VOUT1端子、VOUT2端子、VOUT3端子の内部抵抗と負荷により、VOUT1端子、VOUT2端子、VOUT3端子はV_{SS}にプルダウンされます。

注意 アプリケーションの放熱性が良好でない場合には自己発熱をただちに制限することができなくなり、破壊にいたる可能性があります。実際のアプリケーションで十分評価をおこない、問題ないことを確認してください。

10. 保護機能一覧

表11

チャンネル	項目	検出レベル	保護動作内容	保護動作解除条件
全体	低電圧誤動作防止機能	$V_{REG} \leq 3.35 \text{ V typ.}$	全チャンネルの出力を停止、Hiccup保護をリセット、放電シャント機能が有効	$V_{REG} \geq 3.45 \text{ V typ.}$
	サーマルシャットダウン機能	$T_J \geq \pm 170^\circ\text{C typ.}$	全チャンネルの出力を停止、Hiccup保護をリセット、放電シャント機能が有効	$T_J \leq 150^\circ\text{C typ.}$
Ch1	制限電流	$I_{L1_max} = 1.2 \text{ A typ.}$	ハイサイドパワー-MOS FETをオフ	$I_{L1_max} < 1.2 \text{ A typ.}$
	周波数フォールドバック機能	$V_{OUT1} \leq V_{OUT1(S)} \times 0.83 \text{ typ.}$	V_{OUT1} 端子電圧 (V_{OUT1}) と発振周波数が比例関係*1	$V_{OUT1} > V_{OUT1(S)} \times 0.83 \text{ typ.}$
	過電流保護 (Hiccup)	$V_{OUT1} \leq V_{OUT1(S)} \times 0.35 \text{ typ.}$	0.3 ms typ.継続後全チャンネルの出力を停止、放電シャント機能が有効	21 ms typ.経過後自動復帰起動シーケンスを開始する
Ch2	制限電流	$I_{L2_max} = 1.2 \text{ A typ.}$	ハイサイドパワー-MOS FETをオフ	$I_{L2_max} < 1.2 \text{ A typ.}$
	周波数フォールドバック機能	$V_{OUT2} \leq V_{OUT2(S)} \times 0.83 \text{ typ.}$	V_{OUT2} 端子電圧 (V_{OUT2}) と発振周波数が比例関係*1	$V_{OUT2} > V_{OUT2(S)} \times 0.83 \text{ typ.}$
	過電流保護 (Hiccup)	$V_{OUT2} \leq V_{OUT2(S)} \times 0.35 \text{ typ.}$	0.3 ms typ.継続後全チャンネルの出力を停止、放電シャント機能が有効	21 ms typ.経過後自動復帰起動シーケンスを開始する
Ch3	制限電流	$I_{OUT3} = 0.6 \text{ A typ.}$	出力電流を0.6 A typ.に制限	$I_{OUT3} < 0.6 \text{ A typ.}$
	過電流保護 (Hiccup)	$V_{OUT3} \leq V_{OUT3(S)} \times 0.65 \text{ typ.}$	0.3 ms typ.継続後全チャンネルの出力を停止、放電シャント機能が有効	21 ms typ.経過後自動復帰起動シーケンスを開始する

*1. 詳細は "■ 動作説明"、"4.5 周波数フォールドバック機能" を参照してください。

11. 内部電源 (V_{REG})

IC内部の主要回路は、V_{REG}端子電圧 (V_{REG}) を電源として動作しています。この内部電源を安定化させるために、V_{REG}端子とV_{SS}端子の間に1 μFのセラミックコンデンサを接続する必要があります。内部電源安定化コンデンサ (C_{REG}) の実装位置は、ICの安定動作にきわめて重要です。このコンデンサはできるだけICの近くに配置することを推奨します。また、V_{REG}端子には、C_{REG}以外の外付け部品、または負荷を接続しないでください。

12. 熱設計

本ICは、ジャンクション温度 (T_j) が150°Cを越えないように消費電力を制限することが必要です。ジャンクション温度の定格値 (T_{jmax}) と、許容損失 (P_D) は、以下の関係式で概算することができます。

$$P_D = (T_{jmax} - T_a) / \theta_{JA}$$

T_a : 周囲温度

θ_{JA} : 熱抵抗

熱抵抗 (θ_{JA}) は、プリント基板のパターンや構造によって、大きく変わります。表5を参照してください。

図22の回路で発生している消費電力は、次のように求めることができます。

$$P = V_{IN} \times I_{IN} - V_{OUT1} \times I_{LOAD1} - V_{OUT2} \times I_{LOAD2} - V_{OUT3} \times I_{LOAD3}$$

V_{IN} : 入力電圧

I_{IN} : 入力電流

V_{OUT1}, V_{OUT2}, V_{OUT3} : 各出力電圧

I_{LOAD1}, I_{LOAD2}, I_{LOAD3} : 各負荷電流

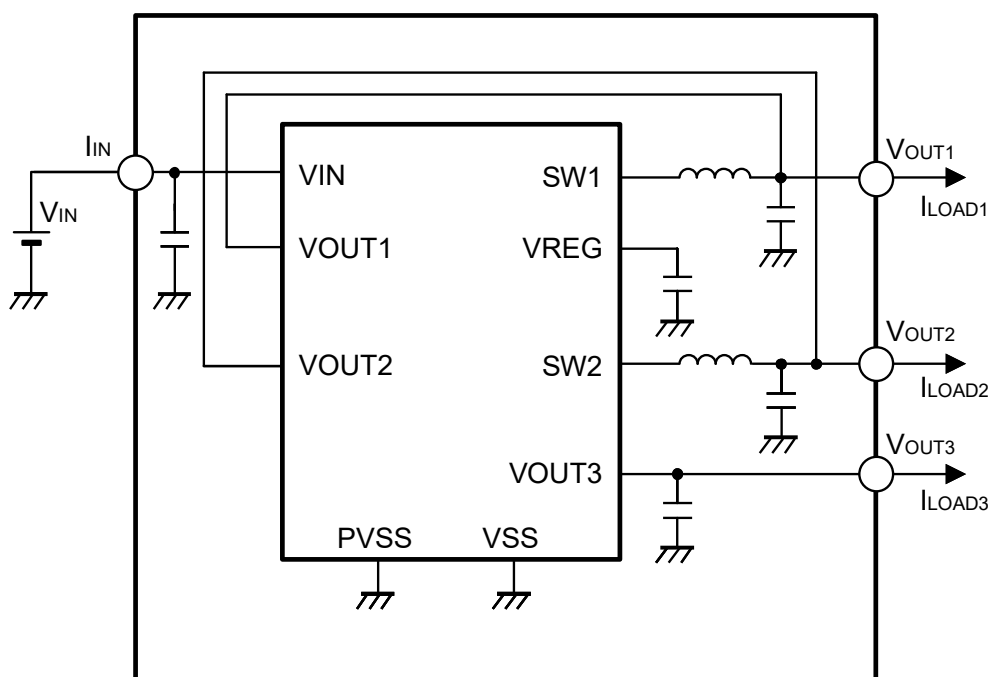


図22

■ 標準回路

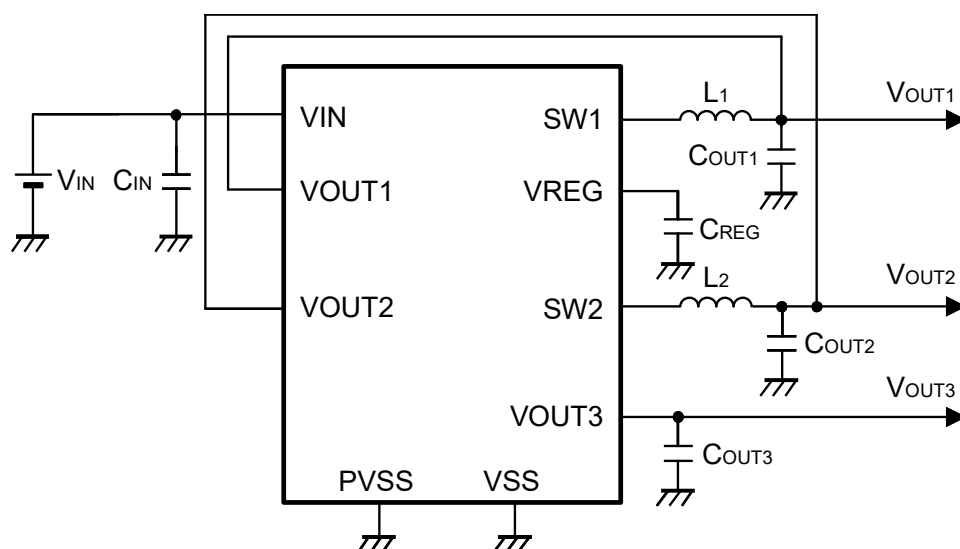


図23

注意 上記接続図は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 外付け部品の選定

各外付け部品の推奨値を表12に、各推奨部品を表13～表17に示します。入力コンデンサ (C_{IN})、出力コンデンサ (C_{OUT1}, C_{OUT2}, C_{OUT3})、内部電源安定化コンデンサ (C_{REG}) を選定する際は、温度範囲、コンデンサのDCバイアス特性を考慮してください。

表12

C _{IN}	C _{OUT1}	C _{OUT2}	C _{OUT3}	C _{REG}	L ₁	L ₂
4.7 μ F	10 μ F	10 μ F	2.2 μ F	1 μ F	3.3 μ H	3.3 μ H

表13 推奨コンデンサ (C_{IN}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L × W × H)
TDK株式会社	CGA4J1X7R1E475K125AC	4.7 μ F	25 V	2.0 mm × 1.25 mm × 1.25 mm
株式会社村田製作所	GCM21BC71E475KE36	4.7 μ F	25 V	2.0 mm × 1.25 mm × 1.25 mm

表14 推奨コンデンサ (C_{OUT1}, C_{OUT2}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L × W × H)
TDK株式会社	CGA4J3X7S1A106K125AB	10 μ F	10 V	2.0 mm × 1.25 mm × 1.25 mm
株式会社村田製作所	GCM188D70J106ME36	10 μ F	6.3 V	1.6 mm × 0.8 mm × 0.8 mm

表15 推奨コンデンサ (C_{OUT3}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L × W × H)
TDK株式会社	CGA3E1X7R0J225K080AC	2.2 μ F	6.3 V	1.6 mm × 0.8 mm × 0.8 mm
株式会社村田製作所	GCM188R70J225KE22	2.2 μ F	6.3 V	1.6 mm × 0.8 mm × 0.8 mm

表16 推奨コンデンサ (C_{REG}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L × W × H)
TDK株式会社	CGA3E1X7R1C105K080AC	1 μ F	16 V	1.6 mm × 0.8 mm × 0.8 mm
株式会社村田製作所	GCM155C71A105KE38	1 μ F	10 V	1.0 mm × 0.5 mm × 0.5 mm

表17 推奨インダクタ (L₁, L₂) 一覧

メーカー	型番	インダクタンス	耐圧	サイズ (L × W × H)
TDK株式会社	TFM252012ALVA3R3MTAA	3.3 μ H	40 V	2.5 mm × 2.0 mm × 1.0 mm
株式会社村田製作所	DFE252012PD-3R3M	3.3 μ H	20 V	2.5 mm × 2.0 mm × 1.2 mm

1. 入力コンデンサ (C_{IN})

C_{IN}はICの安定動作のために使用されます。電源ラインに発生するリップル電圧、スイッチングノイズを抑制する効果があります。4.7 μF以上のセラミックコンデンサを推奨します。

2. 出力コンデンサ (C_{OUT1}, C_{OUT2})

C_{OUT1}、C_{OUT2}は出力電圧を平滑化するために使用されます。一般に出力V_{OUT}に発生するリップル電圧 (ΔV_{OUT}) は出力コンデンサC_{OUT}に反比例します。ESRが十分に小さいコンデンサを選択した場合、電流連続モード時のΔV_{OUT}は次式で計算できます。

$$\Delta V_{OUT} = \frac{\Delta I_L}{8 \times f_{OSC} \times C_{OUT}}$$

また、C_{OUT1}、C_{OUT2}はフィードバックループの安定性に寄与するため、10 μF ~ 22 μFのセラミックコンデンサを推奨します。22 μFを越える容量を使用する場合は、事前に十分な評価を行ってください。

3. 出力コンデンサ (C_{OUT3})

位相補償のためV_{OUT3}端子 - V_{SS}端子間にC_{OUT3}が必要です。容量値2.2 μF以上のセラミックコンデンサで安定動作します。

4. インダクタ (L₁, L₂)

電流モード制御固有のサブハーモニック発振を抑制するため、最適な値のLを選択する必要があります。IC内部のスロープ補償を考慮して、3.3 μHのインダクタを使用してください。

Lの選定においては、許容電流にご注意ください。許容電流を越える電流がインダクタに流れると、インダクタは磁気飽和を起こし、著しい効率の低下と大電流によるICの破壊を引き起こす可能性があります。

インダクタには、出力電流 (I_{OUT1}, I_{OUT2}) にリップル電流 (ΔI_{L1}, ΔI_{L2}) が重畳した電流が流れます。電流連続モード時のインダクタに流れるΔI_L、ピーク電流 (I_{L_max}) は、それぞれ次式で計算されます。I_{L_max}はインダクタの許容電流を越えないようにしてください。

4.1 Ch1

$$\Delta I_{L1} = \frac{V_{OUT1} \times (V_{IN} - V_{OUT1})}{f_{OSC} \times L_1 \times V_{IN}}$$

$$I_{L1_max} = I_{OUT1} + \frac{\Delta I_{L1}}{2}$$

4.2 Ch2

$$\Delta I_{L2} = \frac{V_{OUT2} \times (V_{OUT1} - V_{OUT2})}{f_{OSC} \times L_2 \times V_{OUT1}}$$

$$I_{L2_max} = I_{OUT2} + \frac{\Delta I_{L2}}{2}$$

V_{OUT}がV_{SS}に短絡する等フォールト状態となってもインダクタの許容電流を確保する場合は、許容電流がI_{LIM}の最大値である1.5 A以上のインダクタを選択する必要があります。

5. 内部電源安定化コンデンサ (C_{REG})

C_{REG}はICの内部電源 (V_{REG} = 4.5 V typ.) の安定動作のために使われます。1 μFのセラミックコンデンサを推奨します。

注意 一般に、DC-DCコンバータやLDOレギュレータでは、外付け部品の選択によっては発振が起こる可能性があります。実際のアプリケーションで温度特性を含めた十分な評価を行い、発振が起こらないことを確認してください。

■ 基板レイアウトのガイドライン

本ICの基板レイアウトの際には、以下にご注意ください。

- ・ C_{IN} はできるだけVIN端子とVSS端子の近くに配置してください。 C_{IN} の配置を最優先にしてください。
- ・ C_{REG} はできるだけVREG端子とVSS端子の近くに配置してください。
- ・ C_{IN} 、 C_{REG} は、ICと同じ表面層に実装してください。サーマルビアを介して接続すると、サーマルビアのインピーダンスが影響して動作が不安定になる場合があります。
- ・ GNDパターンはできるだけ広くしてください。
- ・ 十分に放熱するようGNDパターンでサーマルビアを配置してください。
- ・ SW1端子、SW2端子には大きな電流が流れます。寄生容量と放射ノイズを最小化するためにSW1端子、SW2端子に接続するパターンの配線面積を小さくしてください。
- ・ SW1端子 → L_1 → C_{OUT1} → VSS端子、SW2端子 → L_2 → C_{OUT2} → VSS端子のループ配線を短くしてください。放射ノイズの低減に効果的です。
- ・ SW1端子、SW2端子のパターンは、ICの下には配線しないでください。

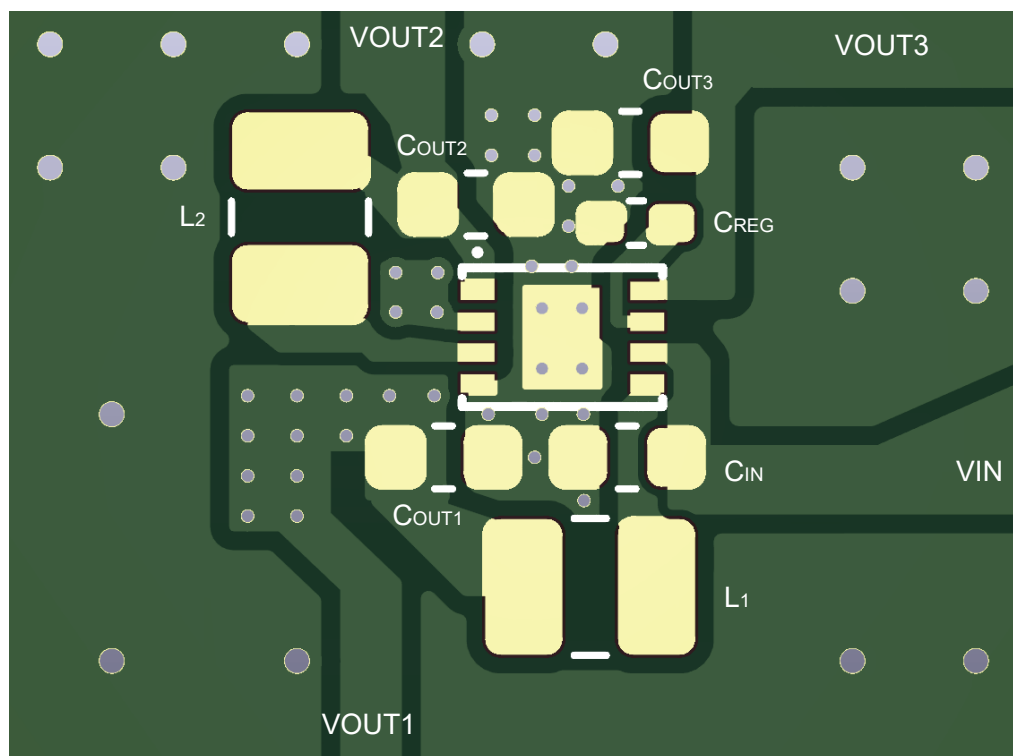


図24 参考基板パターン

注意 上記パターン図面は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、パターンを決定してください。

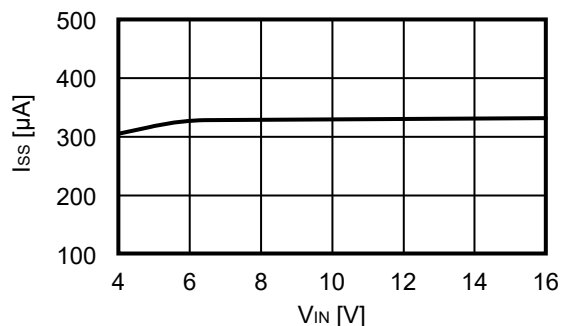
■ 注意事項

- ・外付けのコンデンサ、インダクタ等はできるだけICの近くに実装し、一点アースとなるようにしてください。
- ・DC-DCコンバータを含むICでは、特有のリップル電圧、スパイクノイズが生じます。また電源投入時にラッシュカレントが流れます。これらは使用するインダクタおよびコンデンサ、電源のインピーダンスにより大きく影響されますので、設計する場合は実機で十分評価をしてください。
- ・VIN端子 - VSS端子間に接続された4.7 μ Fの容量はバイパスコンデンサです。IC内部の電源を安定化させ、安定したスイッチング動作を促します。バイパスコンデンサはICの近傍に最優先で配置してください。
- ・本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・本ICの許容損失は実装する基板のサイズ、材質などによって大きく変動します。設計する場合は実機で十分評価をしてください。
- ・一般に、LDOレギュレータを負荷電流値が小さい条件 (1 mA以下) で使用すると、出力トランジスタのリーク電流のため、出力電圧が上昇する場合があります。
- ・一般に、LDOレギュレータを高い温度の条件で使用すると、出力トランジスタのリーク電流のため、出力電圧が上昇する場合があります。
- ・一般に、LDOレギュレータでは、外付け部品の選択によっては発振が起こる可能性があります。本ICのCh3では、"**■ 外付け部品の選定**" の表15に使用条件を推奨しておりますが、実際のアプリケーションで温度特性を含めて十分な評価を行ってください。
- ・一般に、LDOレギュレータでは、入力電圧変動、負荷変動などの変動要因やC_{OUT}の容量値および等価直列抵抗 (ESR) の値によって出力電圧のオーバーシュート、アンダーシュートの程度が異なり、安定動作に支障をきたす可能性があります。実際のアプリケーションで温度特性を含めて十分な評価を行い、C_{OUT}を選定してください。
- ・一般に、LDOレギュレータでは、VOUT端子が急峻にGNDに短絡されると、アプリケーション上のインダクタンスとC_{OUT}を含むキャパシタンスとの共振現象により、VOUT端子に絶対最大定格を越える負電圧が発生する可能性があります。共振経路に直列抵抗を挿入することにより共振現象の緩和が期待でき、VOUT端子 - VSS端子間に保護ダイオードを挿入することにより負電圧を制限する効果が期待できます。
- ・本ICで出力可能な出力電流値をご検討の際は、"**■ 動作説明**"、"**6. 各出力の許容負荷電流**"、"**12. 熱設計**" を確認してください。
- ・弊社ICを使用して製品を作る場合、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

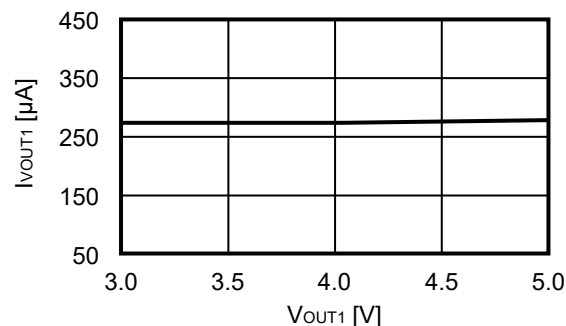
■ 諸特性データ (Typicalデータ)

1. 主要項目電源依存特性例 (Ta = +25°C)

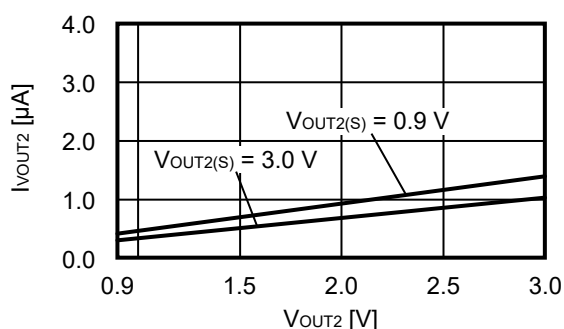
1.1 VIN端子静止時消費電流 (I_{SS}) - 入力電圧 (V_{IN})



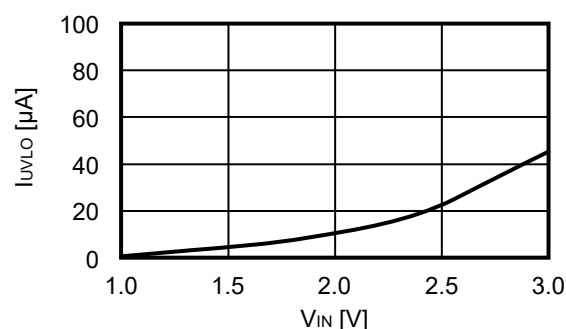
1.2 VOUT1端子静止時消費電流 (I_{VOUT1}) - 入力電圧 (V_{OUT1})



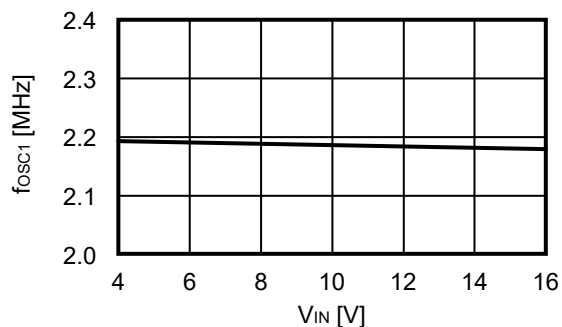
1.3 VOUT2端子静止時消費電流 (I_{VOUT2}) - 入力電圧 (V_{OUT2})



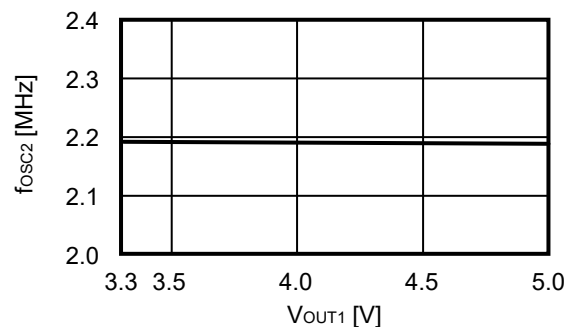
1.4 UVLO検出時消費電流 (I_{UVLO}) - 入力電圧 (V_{IN})



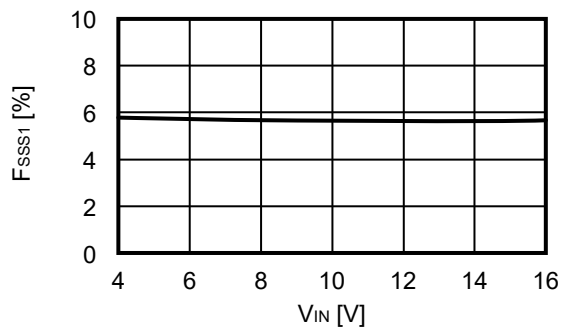
1.5 発振周波数 (f_{OSC1}) - 入力電圧 (V_{IN})



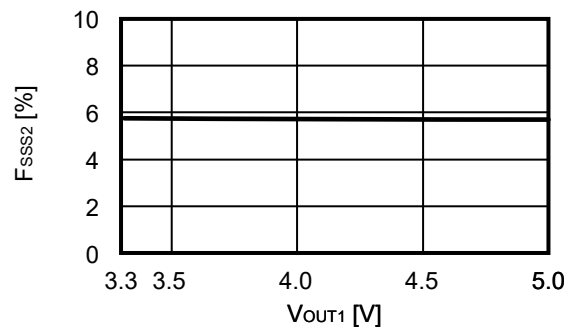
1.6 発振周波数 (f_{OSC2}) - 入力電圧 (V_{OUT1})



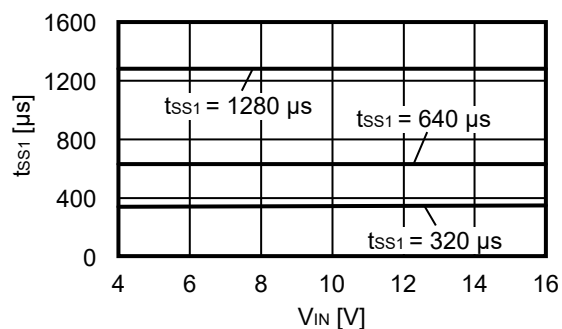
1.7 発振周波数変調率 (F_{SSS1}) - 入力電圧 (V_{IN})



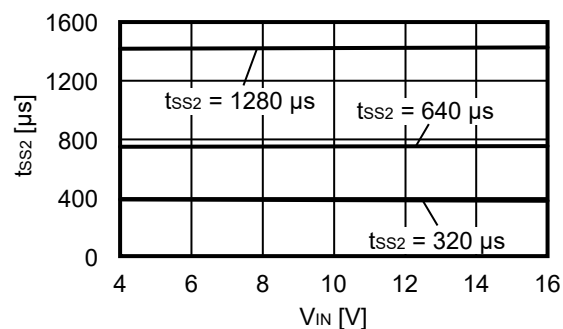
1.8 発振周波数変調率 (F_{SSS2}) - 入力電圧 (V_{OUT1})



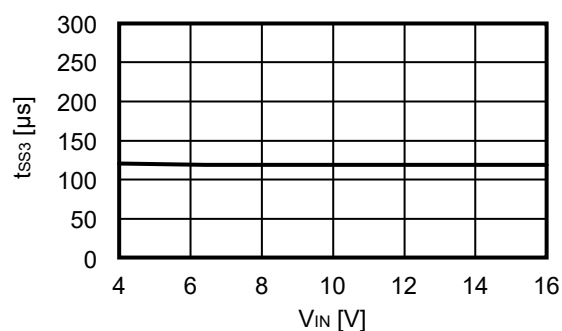
1.9 ソフトスタート時間 (t_{SS1}) - 入力電圧 (V_{IN})



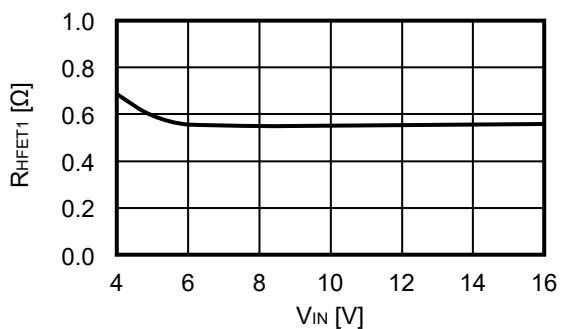
1.10 ソフトスタート時間 (t_{SS2}) - 入力電圧 (V_{IN})



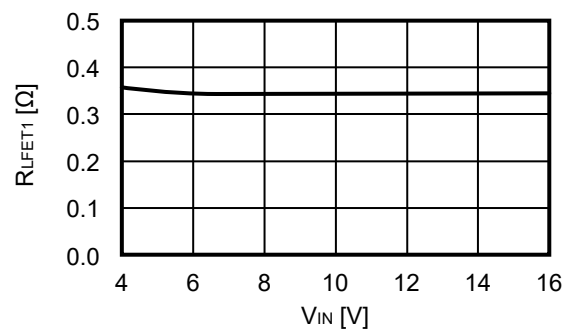
1.11 ソフトスタート時間 (t_{SS3}) - 入力電圧 (V_{IN})



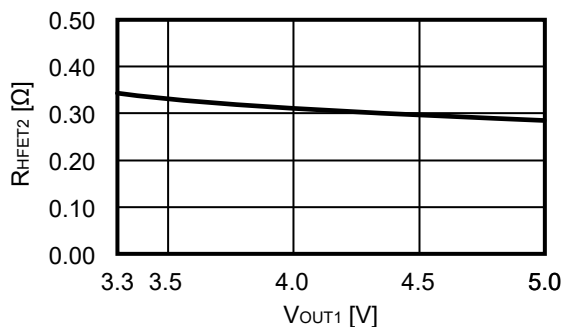
1.12 ハイサイドパワーMOS FETオン抵抗 (R_{HFET1}) - 入力電圧 (V_{IN})



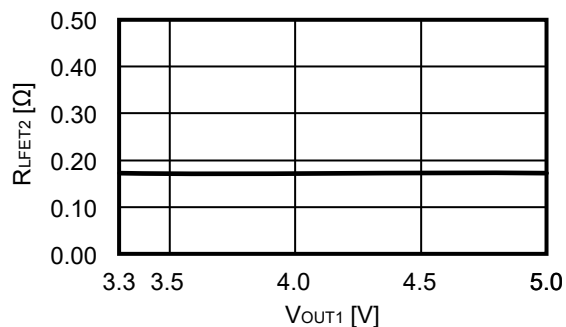
1.13 ロウサイドパワーMOS FETオン抵抗 (R_{LFET1}) - 入力電圧 (V_{IN})



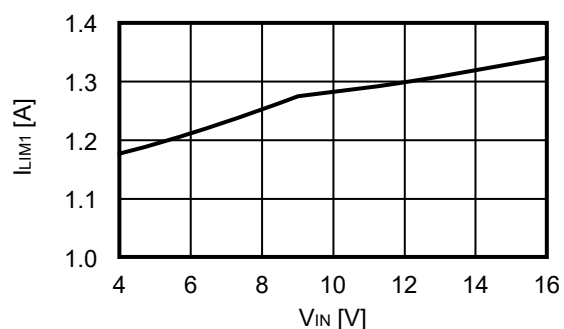
1. 14 ハイサイドパワーMOS FETオン抵抗 (R_{HFET2}) - 入力電圧 (V_{OUT1})



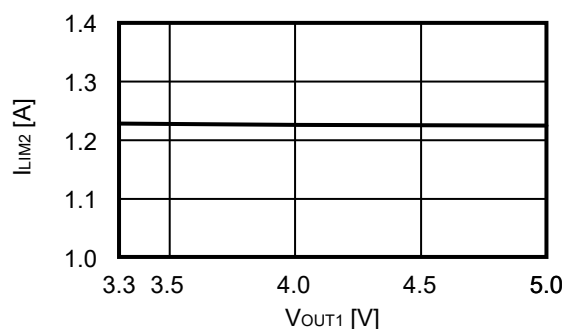
1. 15 ロウサイドパワーMOS FETオン抵抗 (R_{LFET2}) - 入力電圧 (V_{OUT1})



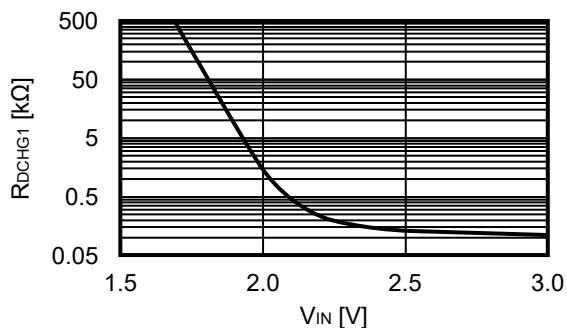
1. 16 制限電流 (I_{LIM1}) - 入力電圧 (V_{IN})



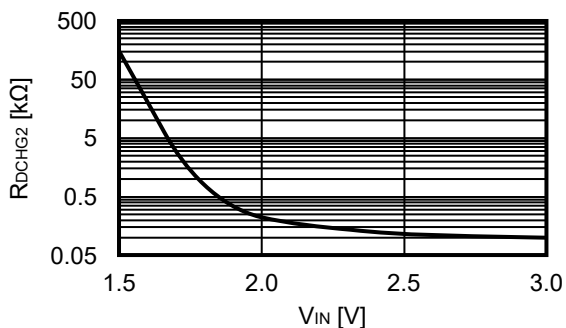
1. 17 制限電流 (I_{LIM2}) - 入力電圧 (V_{OUT1})



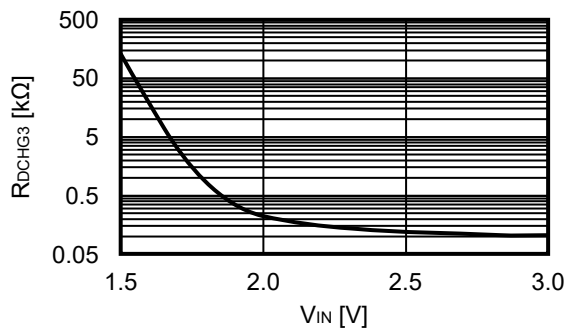
1. 18 SW1端子放電スイッチ抵抗値 (R_{DCHG1}) - 入力電圧 (V_{IN})



1. 19 SW2端子放電スイッチ抵抗値 (R_{DCHG2}) - 入力電圧 (V_{IN})

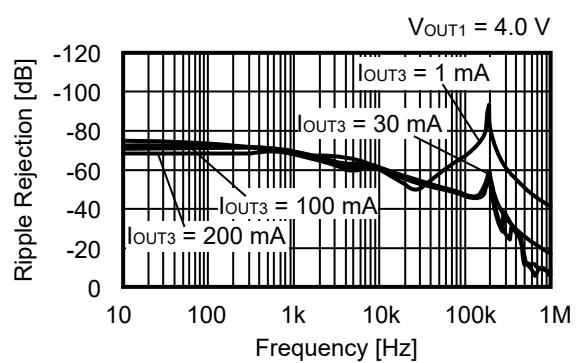


1. 20 VOUT3端子放電スイッチ抵抗 (R_{DSG3}) - 入力電圧 (V_{IN})

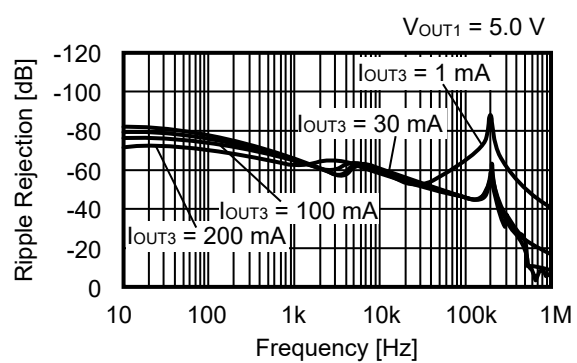


1. 21 リップル除去率 ($T_a = +25^\circ\text{C}$)

1. 21. 1 $V_{\text{OUT}3} = 1.8 \text{ V}$

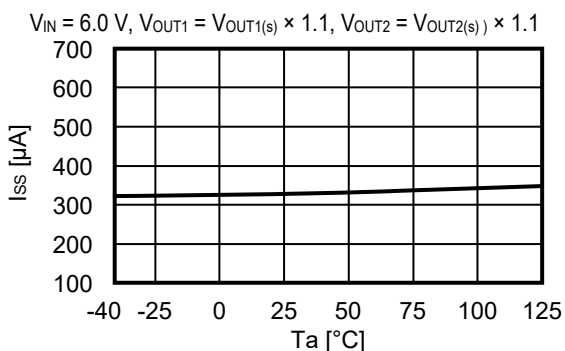


1. 21. 2 $V_{\text{OUT}3} = 3.3 \text{ V}$

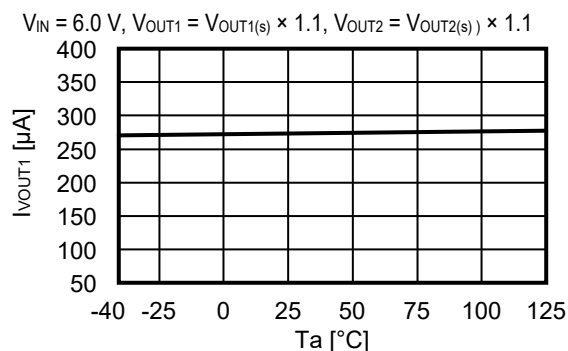


2. 主要項目温度特性例 (Ta = -40°C ~ +125°C)

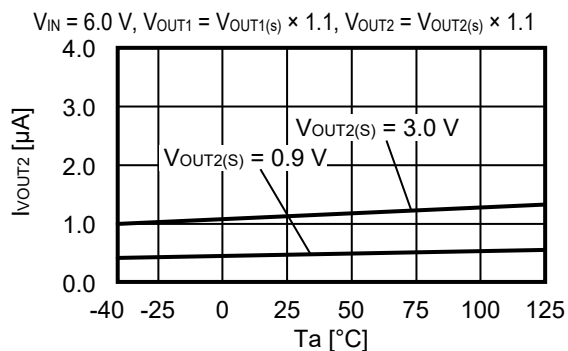
2.1 VIN端子静止時消費電流 (Iss) - 温度 (Ta)



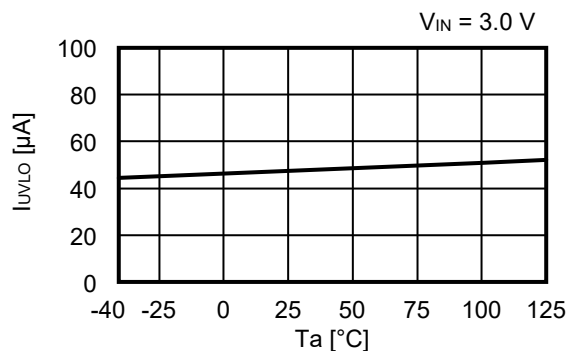
2.2 VOUT1端子静止時消費電流 (IvOUT1) - 温度 (Ta)



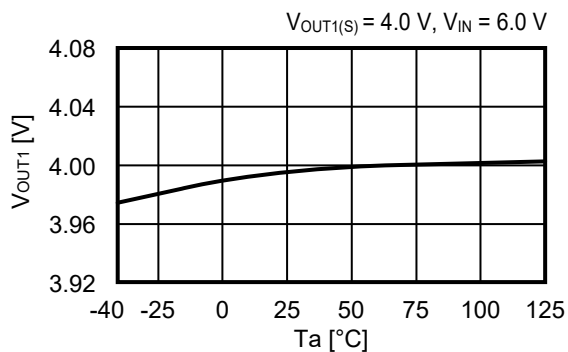
2.3 VOUT2端子静止時消費電流 (IvOUT2) - 温度 (Ta)



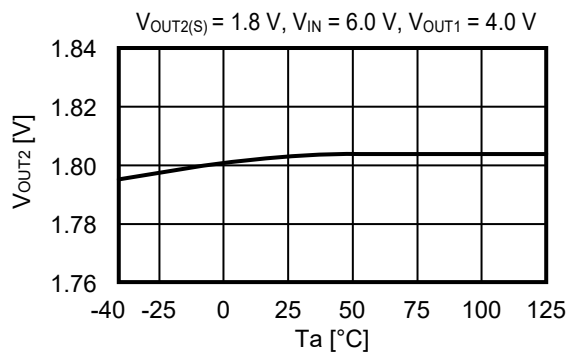
2.4 UVLO検出時消費電流 (IuvLO) - 温度 (Ta)



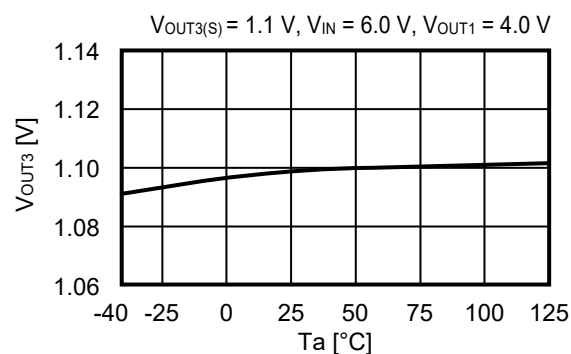
2.5 VOUT1端子電圧 (VOUT1) - 温度 (Ta)



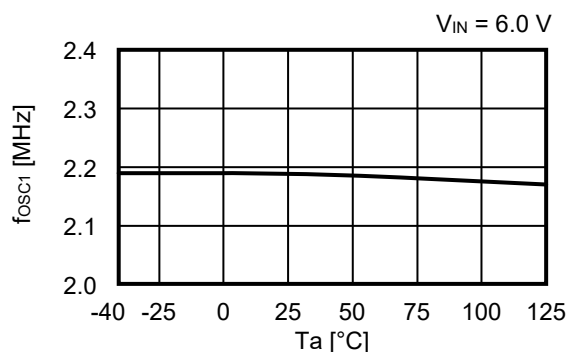
2.6 VOUT2端子電圧 (VOUT2) - 温度 (Ta)



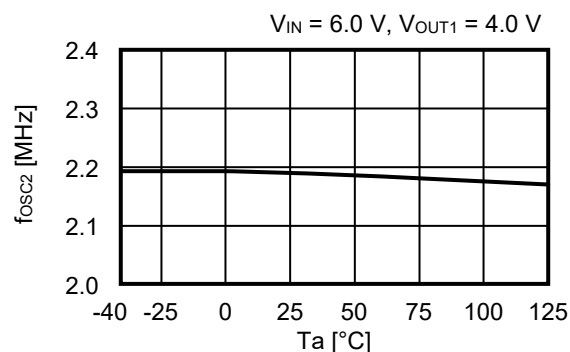
2.7 VOUT3端子電圧 (VOUT3) - 温度 (Ta)



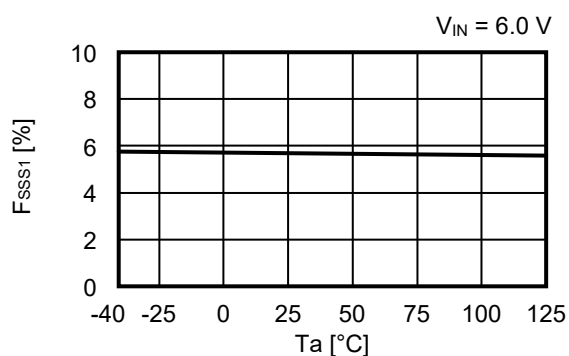
2. 8 発振周波数 (f_{OSC1}) - 温度 (T_a)



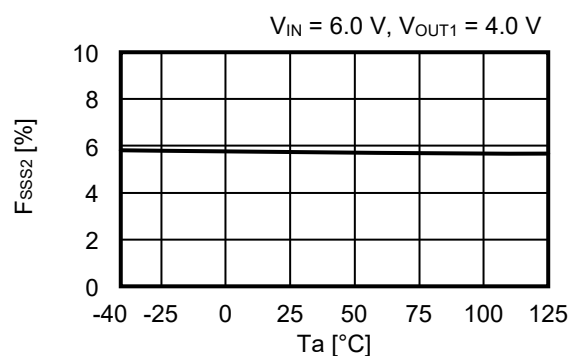
2. 9 発振周波数 (f_{OSC2}) - 温度 (T_a)



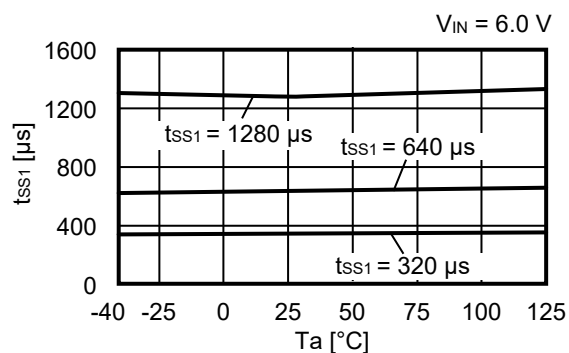
2. 10 発振周波数変調率 (F_{SSS1}) - 温度 (T_a)



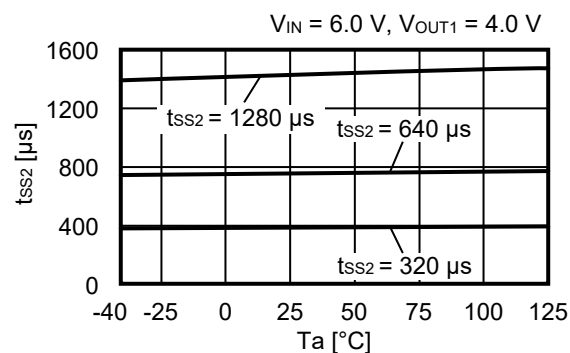
2. 11 発振周波数変調率 (F_{SSS2}) - 温度 (T_a)



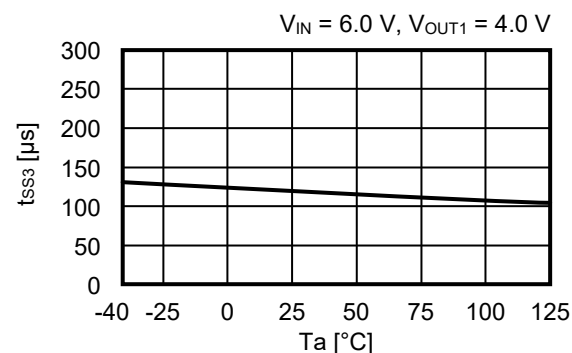
2. 12 ソフトスタート時間 (t_{SS1}) - 温度 (T_a)



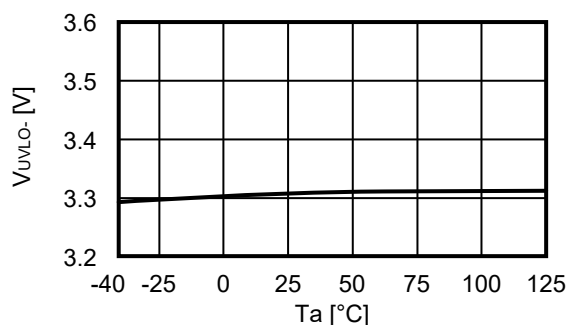
2. 13 ソフトスタート時間 (t_{SS2}) - 温度 (T_a)



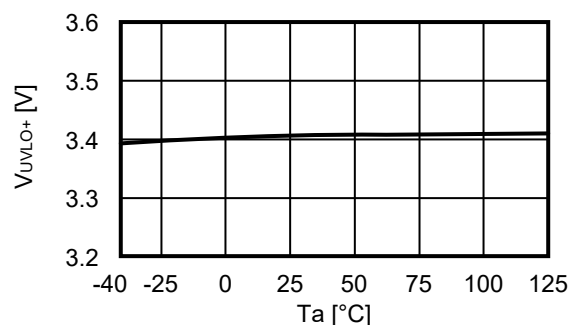
2. 14 ソフトスタート時間 (t_{SS3}) - 温度 (T_a)



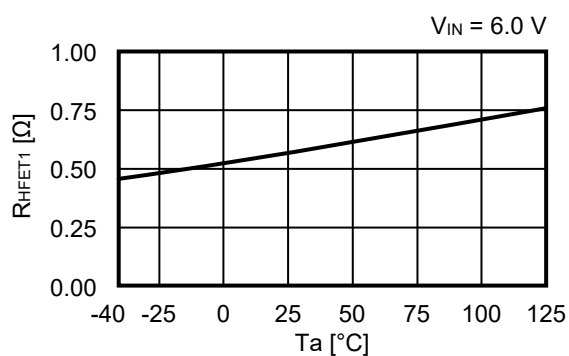
2. 15 UVLO検出電圧 (V_{UVLO-}) - 温度 (T_a)



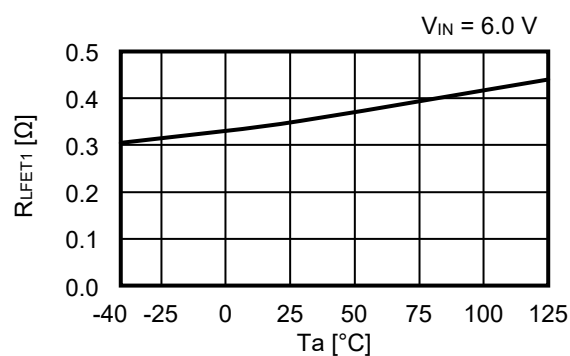
2. 16 UVLO解除電圧 (V_{UVLO+}) - 温度 (T_a)



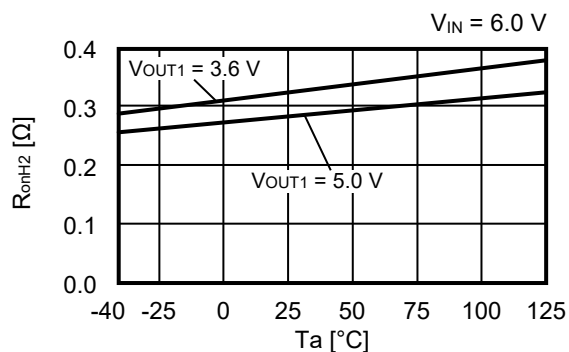
2. 17 ハイサイドパワー-MOS FETオン抵抗 (R_{HFET1}) - 温度 (T_a)



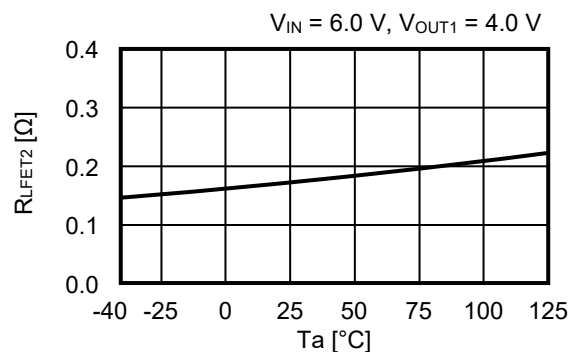
2. 18 ロウサイドパワー-MOS FETオン抵抗 (R_{LFET1}) - 温度 (T_a)



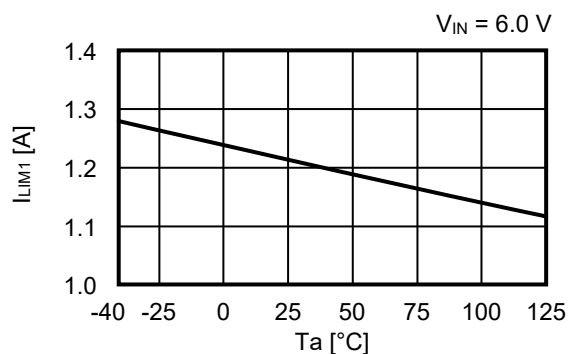
2. 19 ハイサイドパワー-MOS FETオン抵抗 (R_{HFET2}) - 温度 (T_a)



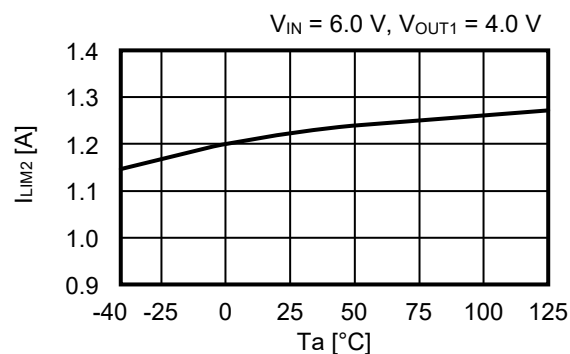
2. 20 ロウサイドパワー-MOS FETオン抵抗 (R_{LFET2}) - 温度 (T_a)



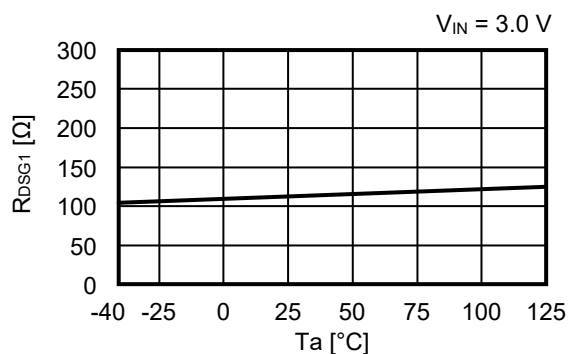
2. 21 制限電流 (I_{LIM1}) - 温度 (T_a)



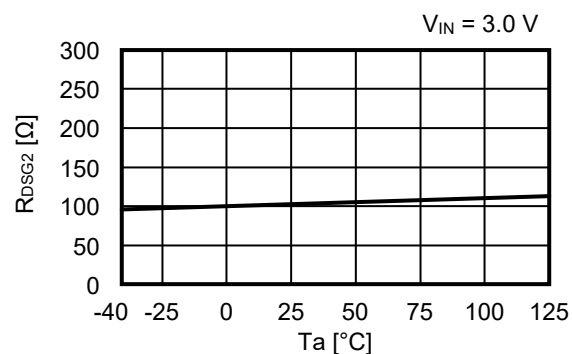
2. 22 制限電流 (I_{LIM2}) - 温度 (T_a)



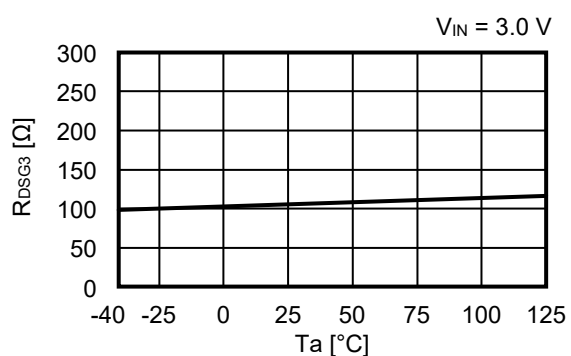
2.23 SW1端子放電スイッチ抵抗値 (R_{DSG1}) - 温度 (T_a)



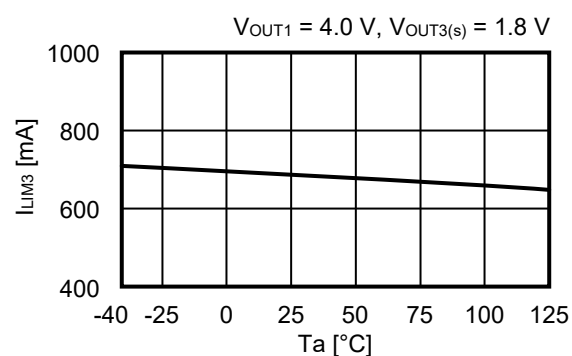
2.24 SW2端子放電スイッチ抵抗値 (R_{DSG2}) - 温度 (T_a)



2.25 VOUT3端子放電スイッチ抵抗値 (R_{DSG3}) - 温度 (T_a)



2.26 VOUT3端子制限電流 (I_{LIM3}) - 温度 (T_a)



3. 過渡応答特性例

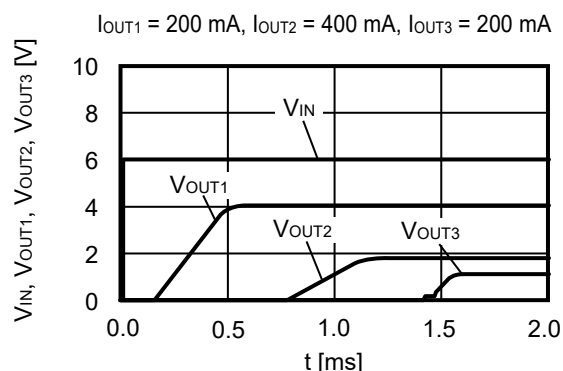
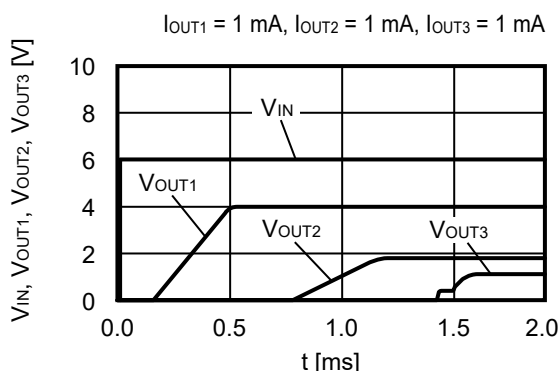
"3. 過渡応答特性例" では表18に示す外付け部品を使用しています。

表18

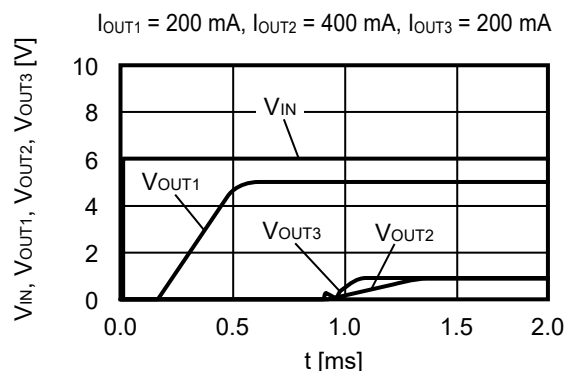
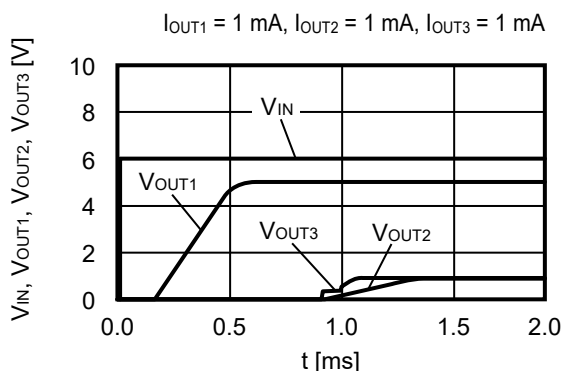
記号	型番	定数	耐圧	メーカー
C _{IN}	CGA4J1X7R1E475K125AC	4.7 μ F	25 V	TDK株式会社
C _{OUT1} , C _{OUT2}	CGA4J3X7S1A106K125AB	10 μ F	10 V	TDK株式会社
C _{OUT3}	CGA3E1X7R0J225K080AC	2.2 μ F	6.3 V	TDK株式会社
C _{REG}	CGA3E1X7R1C105K080AC	1 μ F	16 V	TDK株式会社
L ₁ , L ₂	TFM252012ALVA3R3MTAA	3.3 μ H	40 V	TDK株式会社

3.1 電源投入 ($V_{IN} = 0.0 \text{ V} \rightarrow 6.0 \text{ V}$, $T_a = +25^\circ\text{C}$)

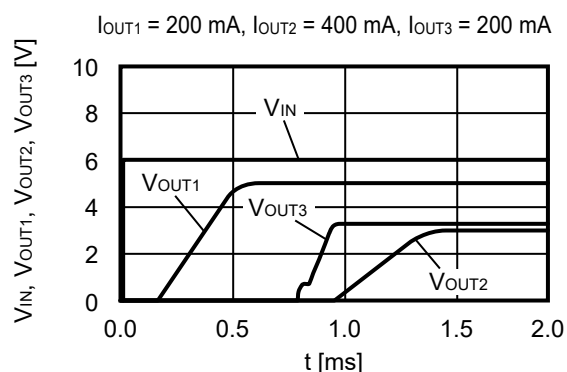
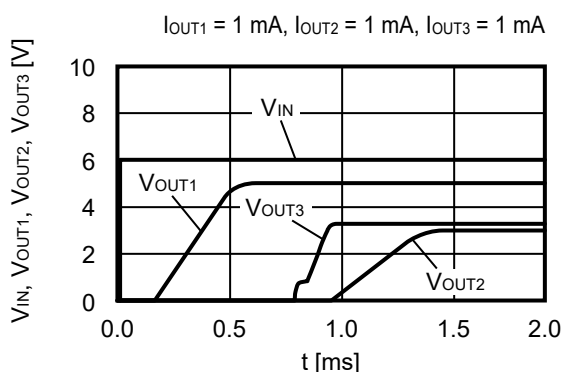
3.1.1 SEQ1 ($V_{OUT1} = 4.0 \text{ V}$, $V_{OUT2} = 1.8 \text{ V}$, $V_{OUT3} = 1.1 \text{ V}$)



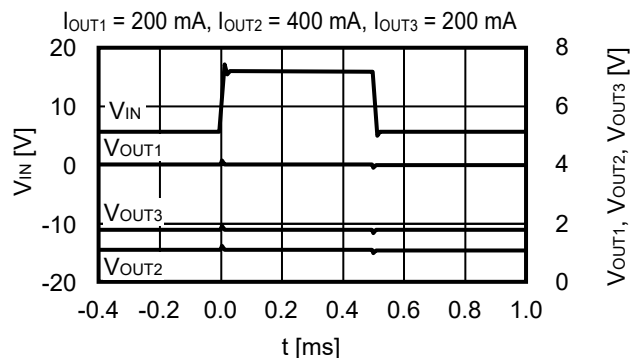
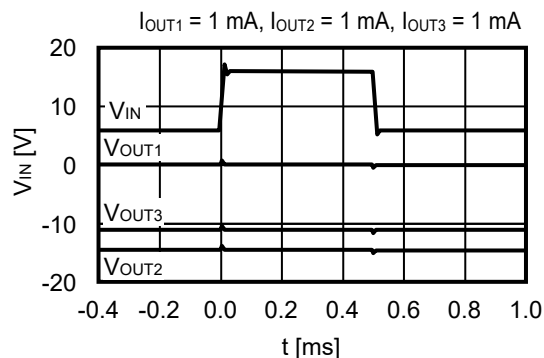
3.1.2 SEQ2 ($V_{OUT1} = 5.0 \text{ V}$, $V_{OUT2} = 0.9 \text{ V}$, $V_{OUT3} = 0.9 \text{ V}$)



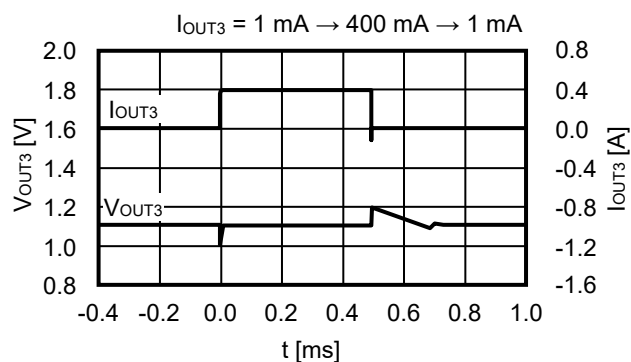
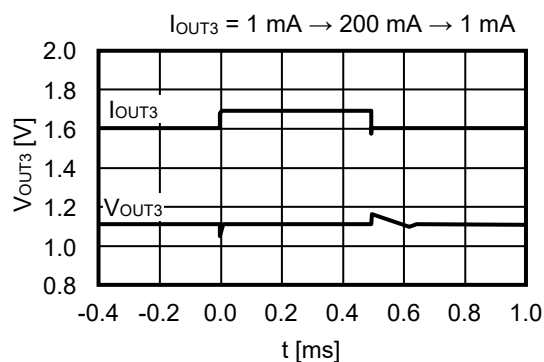
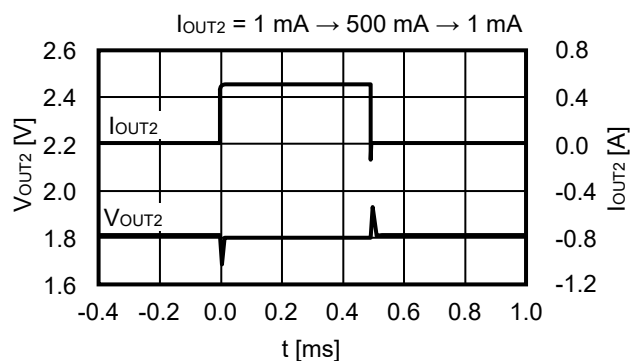
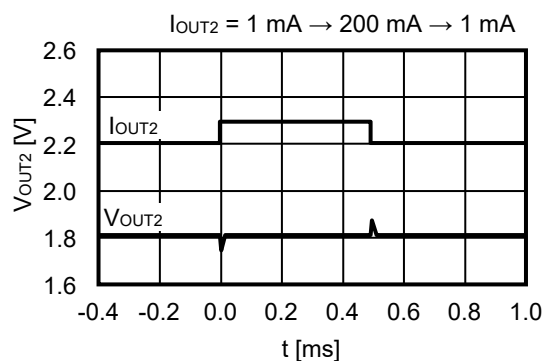
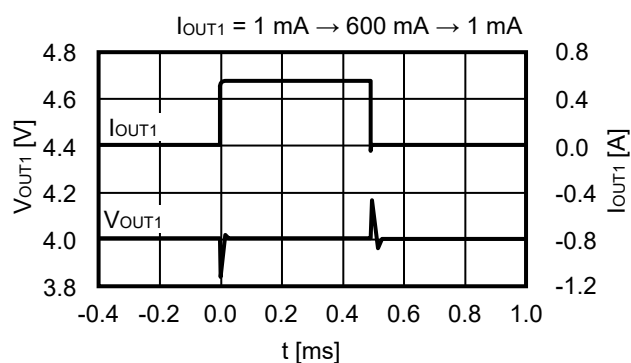
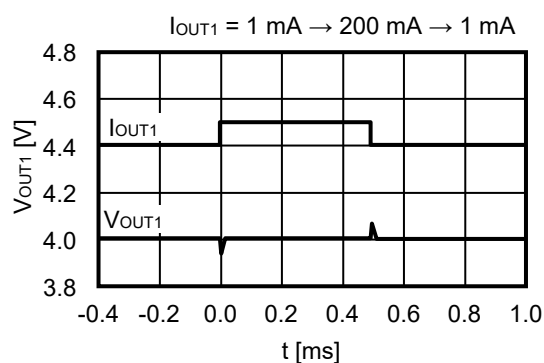
3.1.3 SEQ3 ($V_{OUT1} = 5.0 \text{ V}$, $V_{OUT2} = 3.0 \text{ V}$, $V_{OUT3} = 3.3 \text{ V}$)



3.2 電源電圧変動 ($V_{IN} = 6.0\text{ V} \rightarrow 16.0\text{ V} \rightarrow 6.0\text{ V}$, $T_a = +25^\circ\text{C}$)



3.3 負荷変動 ($V_{IN} = 6.0\text{ V}$, $T_a = +25^\circ\text{C}$)



■ 参考データ

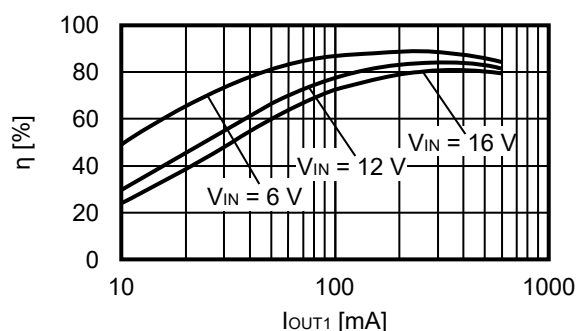
"■ 参考データ" では、表19に示す外付け部品を使用しています。

表19

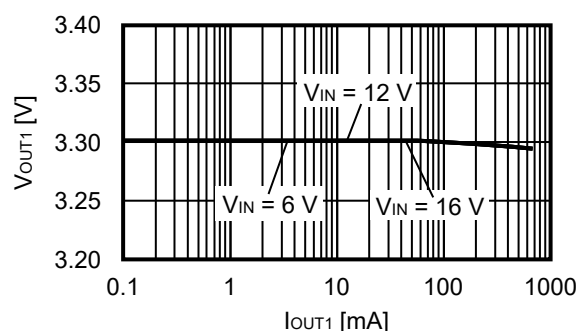
記号	型番	定数	耐圧	メーカー
C _{IN}	CGA4J1X7R1E475K125AC	4.7 μF	25 V	TDK株式会社
C _{OUT1} , C _{OUT2}	CGA4J3X7S1A106K125AB	10 μF	10 V	TDK株式会社
C _{OUT3}	CGA3E1X7R0J225K080AC	2.2 μF	6.3 V	TDK株式会社
C _{REG}	CGA3E1X7R1C105K080AC	1 μF	16 V	TDK株式会社
L ₁ , L ₂	TFM252012ALVA3R3MTAA	3.3 μH	40 V	TDK株式会社

1. V_{OUT1} = 3.3 V

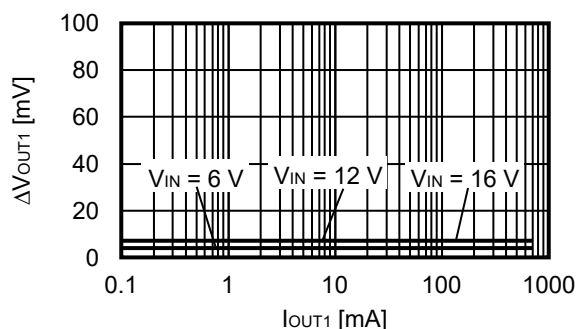
1.1 効率 (η) - 出力電流 (I_{OUT1})



1.2 出力電圧 (V_{OUT1}) - 出力電流 (I_{OUT1})

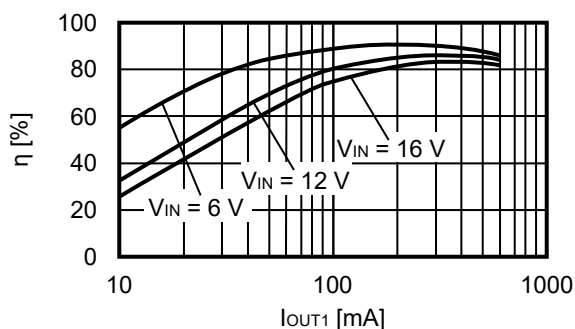


1.3 リップル電圧 (ΔV_{OUT1}) - 出力電流 (I_{OUT1})

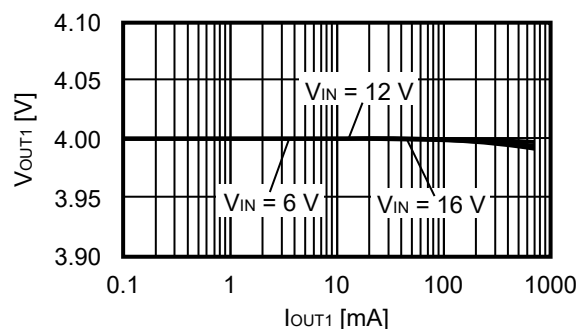


2. $V_{OUT1} = 4.0\text{ V}$

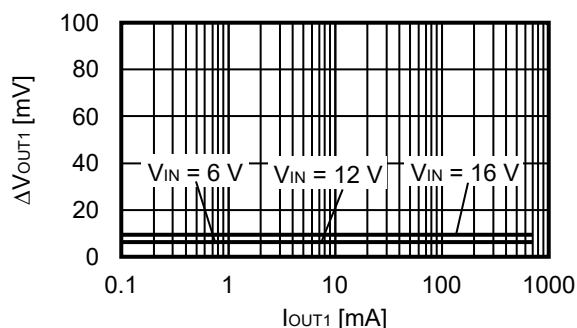
2.1 効率 (η) - 出力電流 (I_{OUT1})



2.2 出力電圧 (V_{OUT1}) - 出力電流 (I_{OUT1})

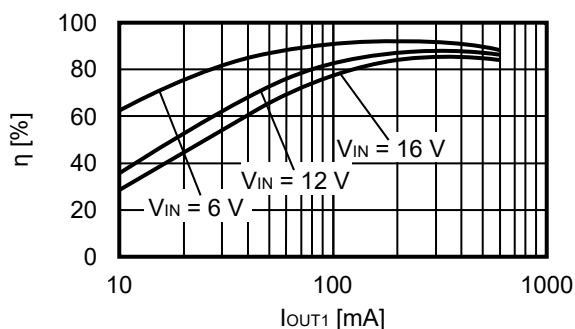


2.3 リップル電圧 (ΔV_{OUT1}) - 出力電流 (I_{OUT1})

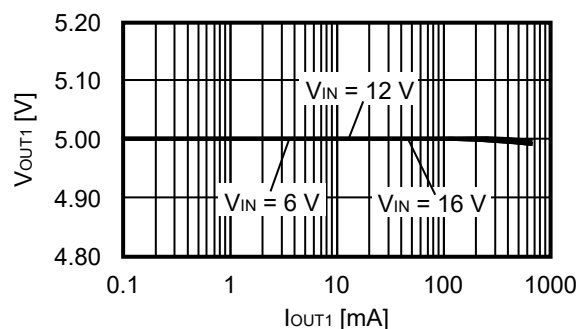


3. $V_{OUT1} = 5.0\text{ V}$

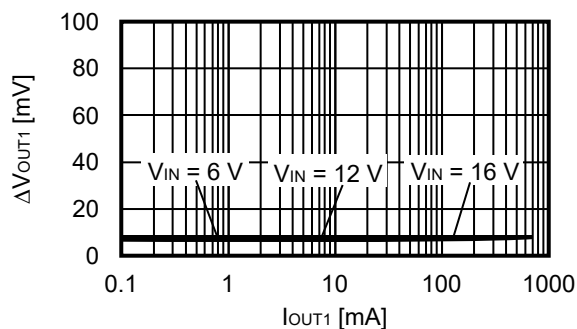
3.1 効率 (η) - 出力電流 (I_{OUT1})



3.2 出力電圧 (V_{OUT1}) - 出力電流 (I_{OUT1})

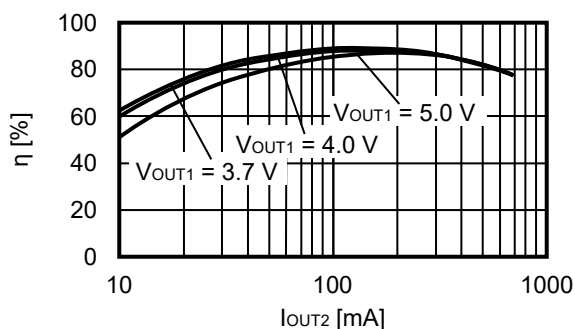


3.3 リップル電圧 (ΔV_{OUT1}) - 出力電流 (I_{OUT1})

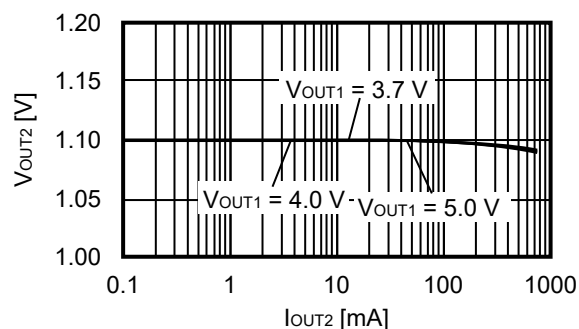


4. $V_{OUT2} = 1.1 \text{ V}$

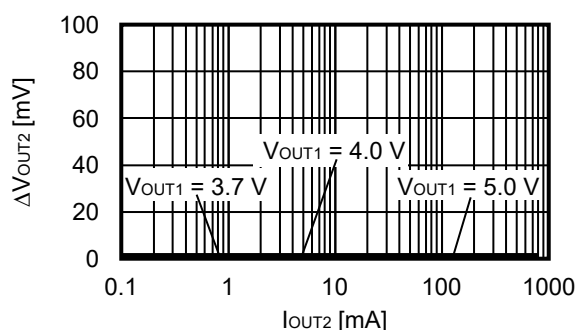
4.1 効率 (η) - 出力電流 (I_{OUT2})



4.2 出力電圧 (V_{OUT2}) - 出力電流 (I_{OUT2})

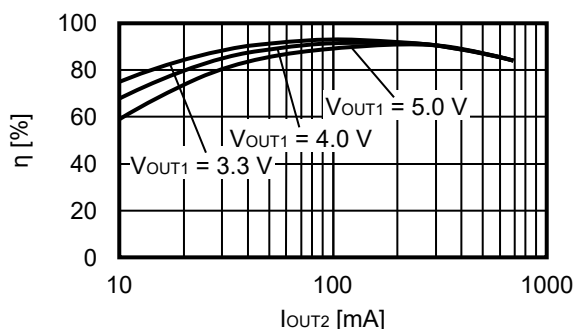


4.3 リップル電圧 (ΔV_{OUT2}) - 出力電流 (I_{OUT2})

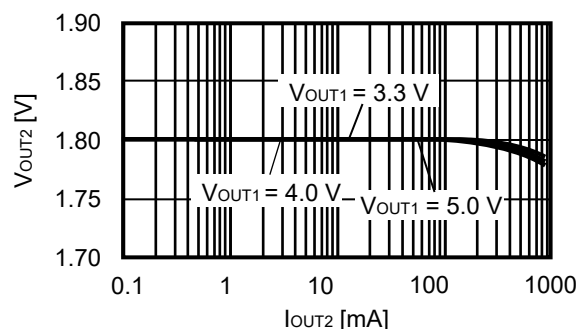


5. $V_{OUT2} = 1.8 \text{ V}$

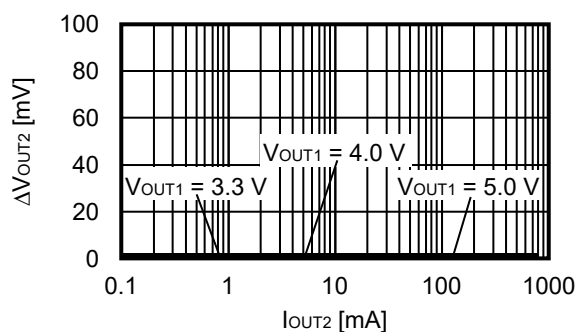
5.1 効率 (η) - 出力電流 (I_{OUT2})



5.2 出力電圧 (V_{OUT2}) - 出力電流 (I_{OUT2})

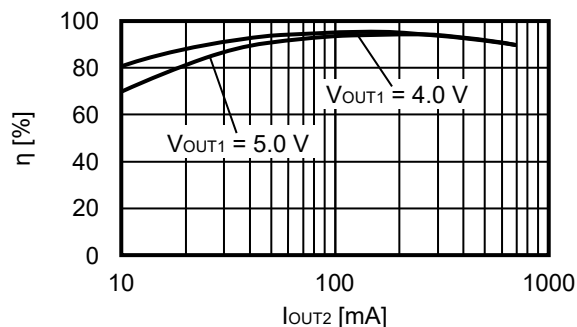


5.3 リップル電圧 (ΔV_{OUT2}) - 出力電流 (I_{OUT2})

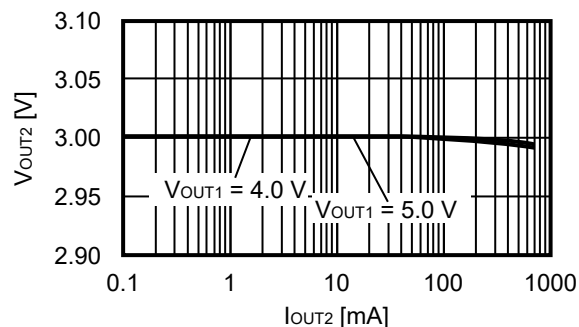


6. $V_{OUT2} = 3.0\text{ V}$

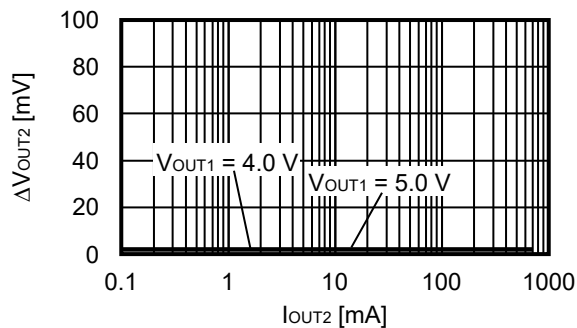
6.1 効率 (η) - 出力電流 (I_{OUT2})



6.2 出力電圧 (V_{OUT2}) - 出力電流 (I_{OUT2})

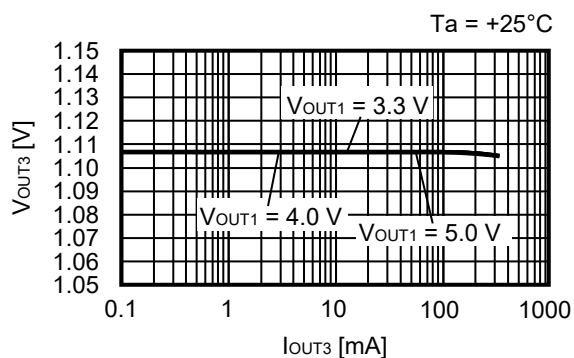


6.3 リップル電圧 (ΔV_{OUT2}) - 出力電流 (I_{OUT2})



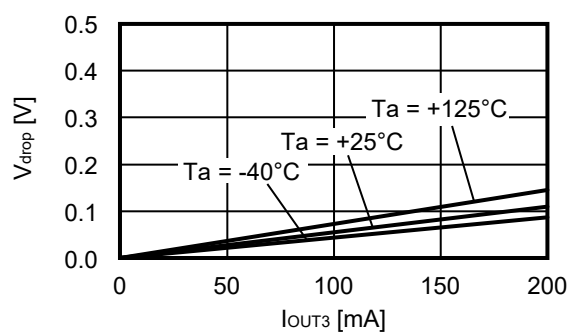
7. $V_{OUT3} = 1.1\text{ V}$

7.1 出力電圧 (V_{OUT3}) - 出力電流 (I_{OUT3})

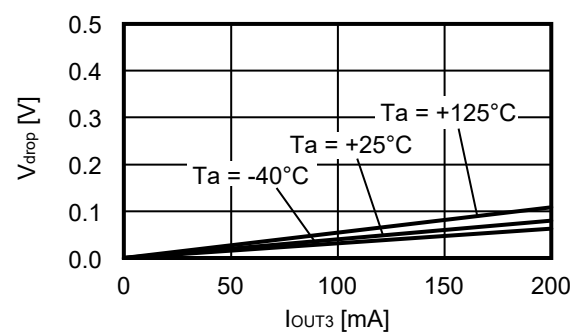


8. ドロップアウト電圧 (V_{drop}) - 出力電流 (I_{OUT3})

8.1 $V_{\text{OUT3}} = 1.8 \text{ V}$

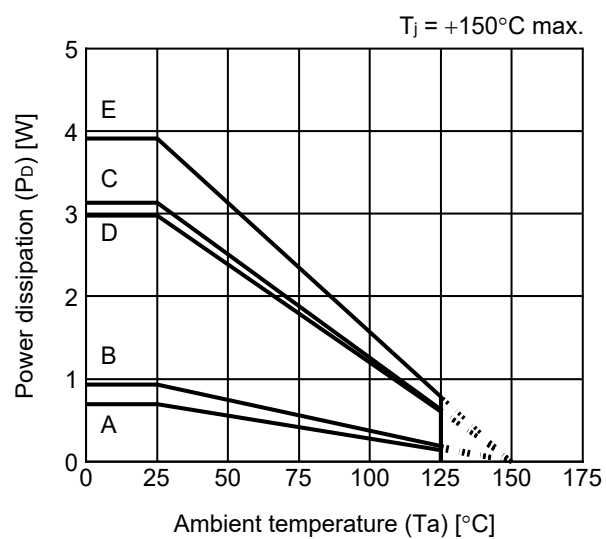


8.2 $V_{\text{OUT3}} = 3.3 \text{ V}$



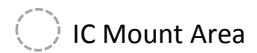
■ Power Dissipation

HSNT-8(2030)

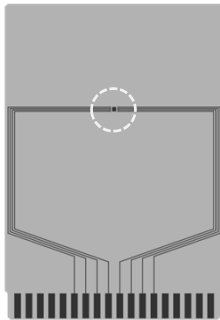


Board	Power Dissipation (P_D)
A	0.69 W
B	0.93 W
C	3.13 W
D	2.98 W
E	3.91 W

HSNT-8(2030) Test Board

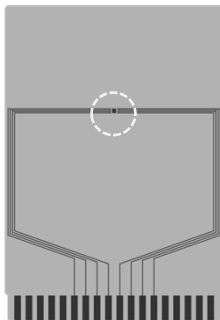


(1) Board A



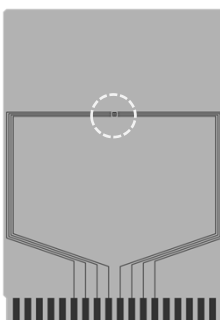
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(3) Board C



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



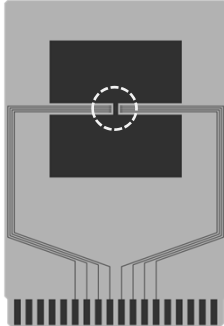
enlarged view

No. HSNT8-A-Board-SD-2.0

HSNT-8(2030) Test Board

 IC Mount Area

(4) Board D

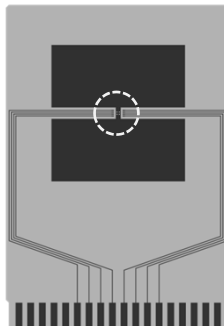


Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-



enlarged view

(5) Board E

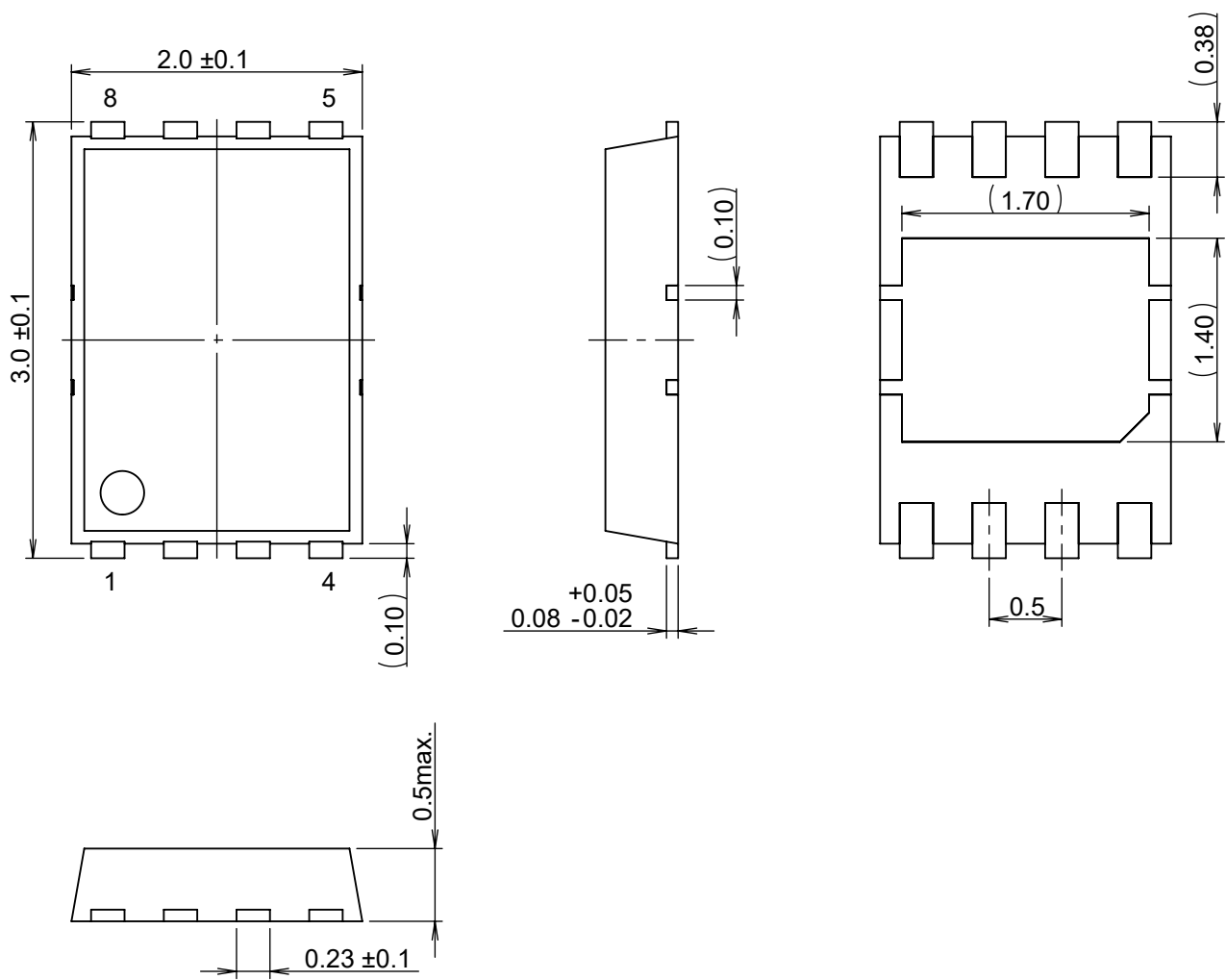


Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



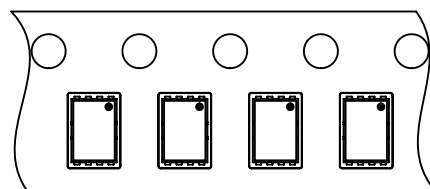
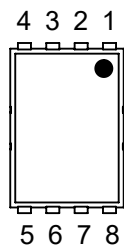
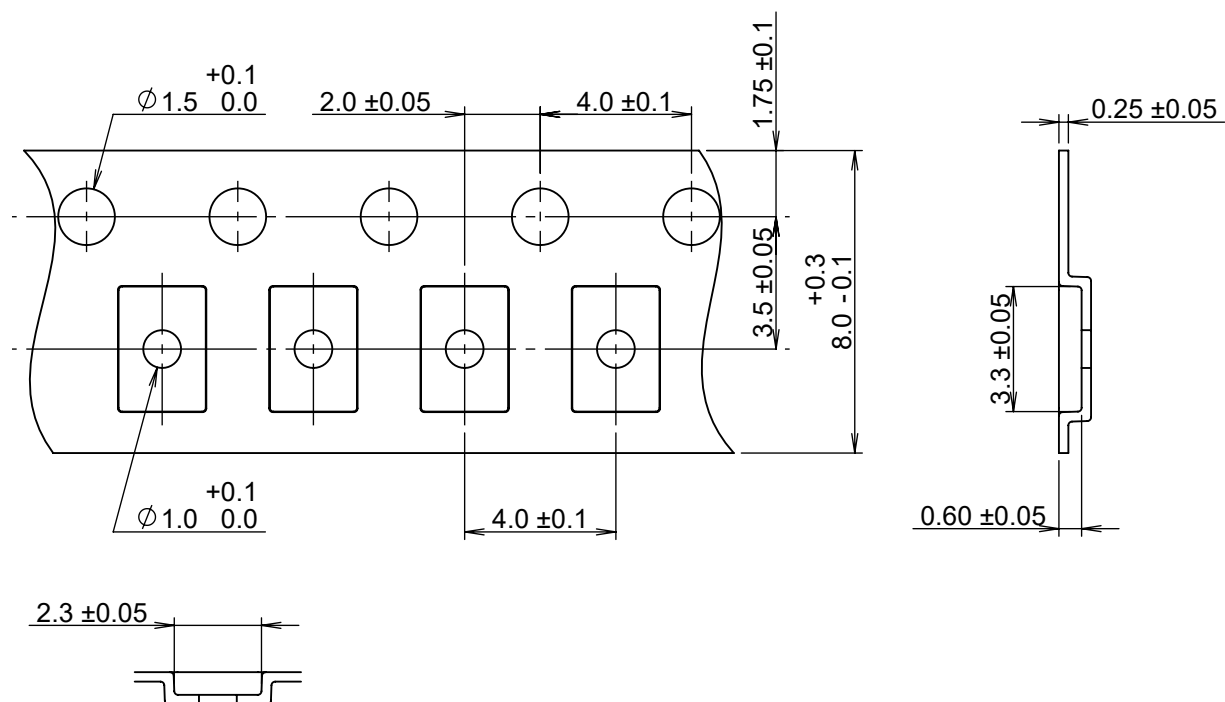
enlarged view

No. HSNT8-A-Board-SD-2.0



No. PP008-A-P-SD-3.0

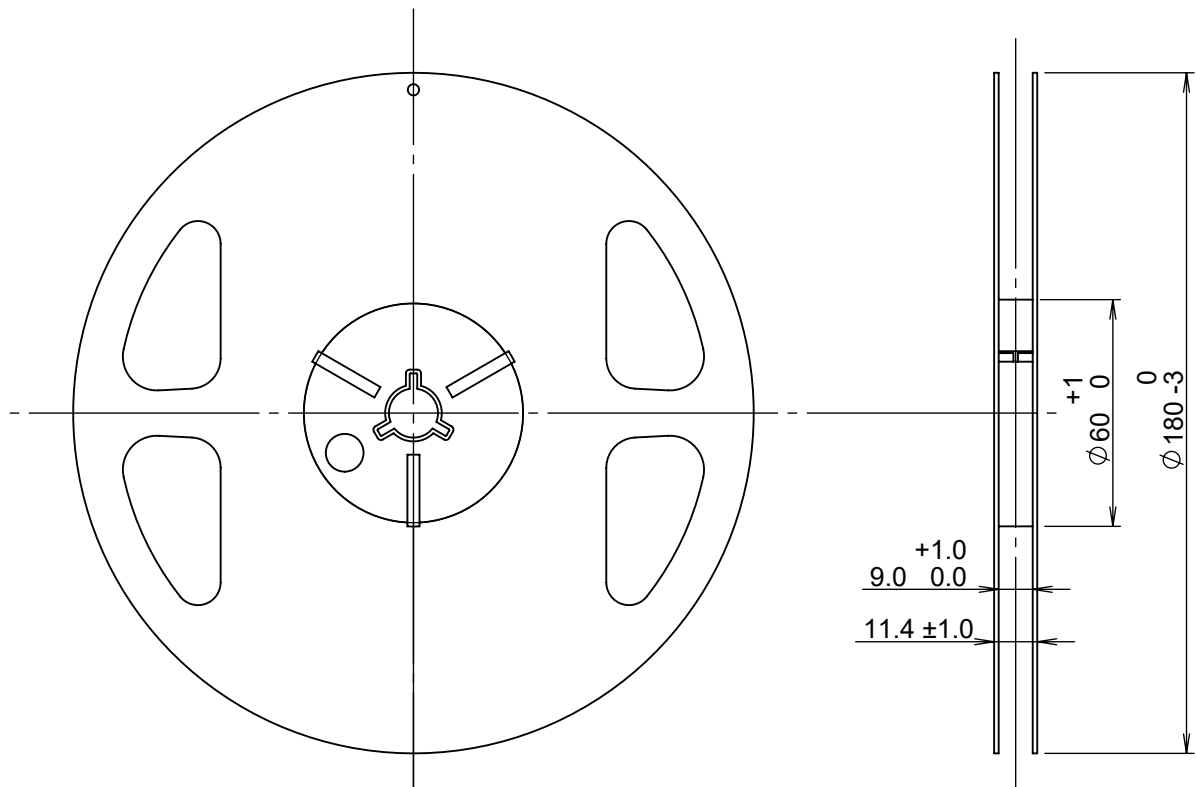
TITLE	HSNT-8-A-PKG Dimensions
No.	PP008-A-P-SD-3.0
ANGLE	
UNIT	mm
ABLIC Inc.	



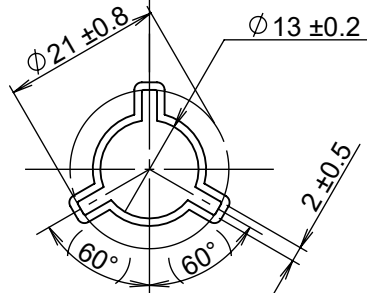
→
Feed direction

No. PP008-A-C-SD-1.0

TITLE	HSNT-8-A-Carrier Tape
No.	PP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

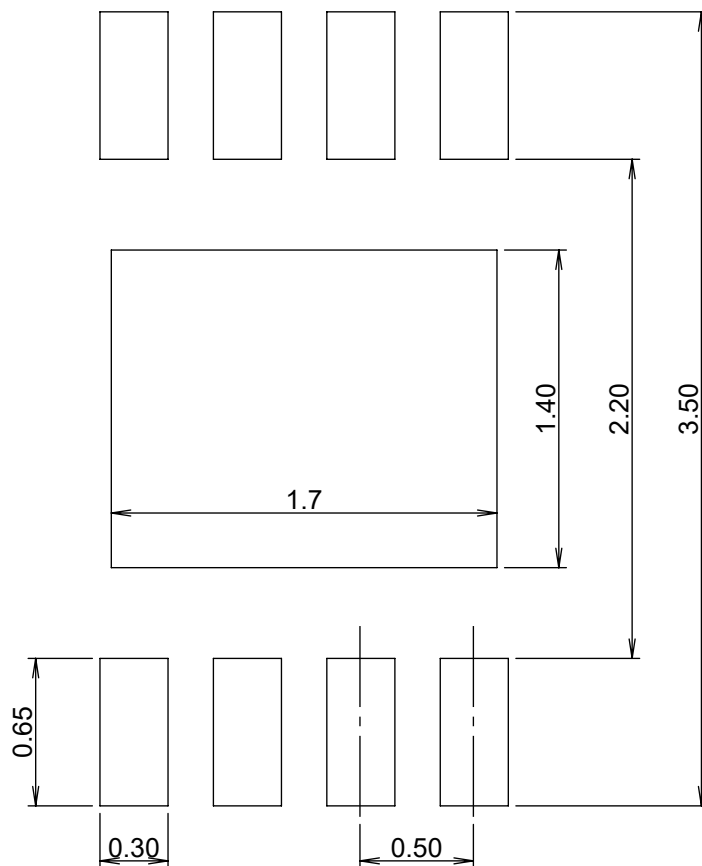


Enlarged drawing in the central part



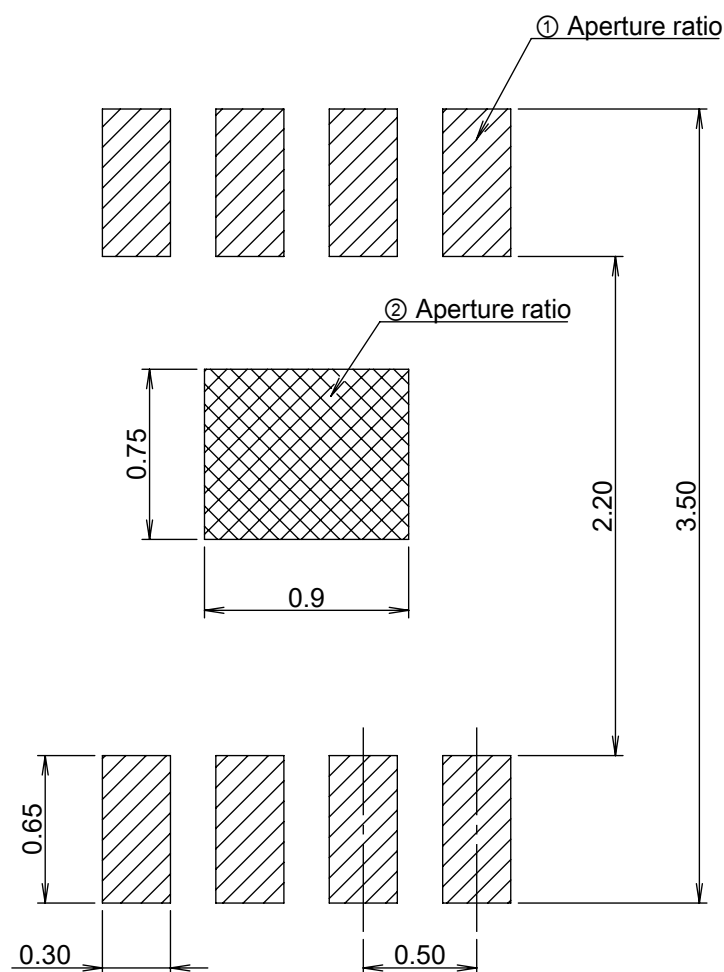
No. PP008-A-R-SD-2.0

TITLE	HSNT-8-A-Reel		
No.	PP008-A-R-SD-2.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



No. PP008-A-L-SD-2.0

TITLE	HSNT-8-A -Land Recommendation
No.	PP008-A-L-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Caution

- ① Mask aperture ratio of the lead mounting part is 100%.
- ② Mask aperture ratio of the heat sink mounting part is approximately 30%.
- ③ Mask thickness: t0.12mm
- ④ Reflow atmosphere: Nitrogen atmosphere is recommended.
(Oxygen concentration: 1000ppm or less)

注意

- ① リード実装部のマスク開口率：100%
- ② 放熱板実装のマスク開口率：約30%
- ③ マスク厚み：t0.12mm
- ④ リフロー雰囲気：窒素雰囲気(酸素濃度1000ppm以下)推奨

No. PP008-A-L-S1-2.0

TITLE	HSNT-8-A-Stencil Opening
No.	PP008-A-L-S1-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法是参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあった場合、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com