

S-8235Aシリーズは、高精度電圧検出回路と遅延回路を内蔵した車載向けリチウムイオン二次電池セカンドプロテクト用ICです。各セル間をショートすることにより、3セル～5セル直列接続に対応できます。カスケード接続することにより、6セル直列以上のリチウムイオン二次電池パックを保護することができます。

S-8235Aシリーズは、過充電検出動作を確認するセルフテストが可能です。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず弊社窓口までご相談ください。

■ 特長

- 各セルに対する高精度電圧検出回路
 - 過充電検出電圧 n ($n = 1 \sim 5$)
 - 3.60 V ~ 4.50 V (50 mVステップ)
 - 精度 ± 20 mV ($T_a = +25^\circ\text{C}$)
 - 精度 ± 30 mV ($T_a = -5^\circ\text{C} \sim +55^\circ\text{C}$)
 - 過充電ヒステリシス電圧 n ($n = 1 \sim 5$)
 - 0.0 mV ~ -550 mV (50 mVステップ)
 - 300 mV ~ -550 mV 精度 $\pm 20\%$
 - 100 mV ~ -250 mV 精度 ± 50 mV
 - 0.0 mV ~ -50 mV 精度 ± 25 mV
- 過充電検出動作を確認するセルフテストが可能
- カスケード接続が可能
- 検出時の遅延時間は内蔵回路のみで実現 (外付け容量は不要)
- 高耐圧 : 絶対最大定格26 V
- 広動作電圧範囲 : 6 V ~ 24 V
- 広動作温度範囲 : $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- 低消費電流
 - 各セル $V_{CU_n} = 1.0$ V時 : 10 μA max. ($T_a = +25^\circ\text{C}$)
 - 各セル2.3 V時 : 8 μA max. ($T_a = +25^\circ\text{C}$)
- 鉛フリー (Sn 100%)、ハロゲンフリー
- AEC-Q100対応^{*1}

*1. 詳細は、弊社営業部までお問い合わせください。

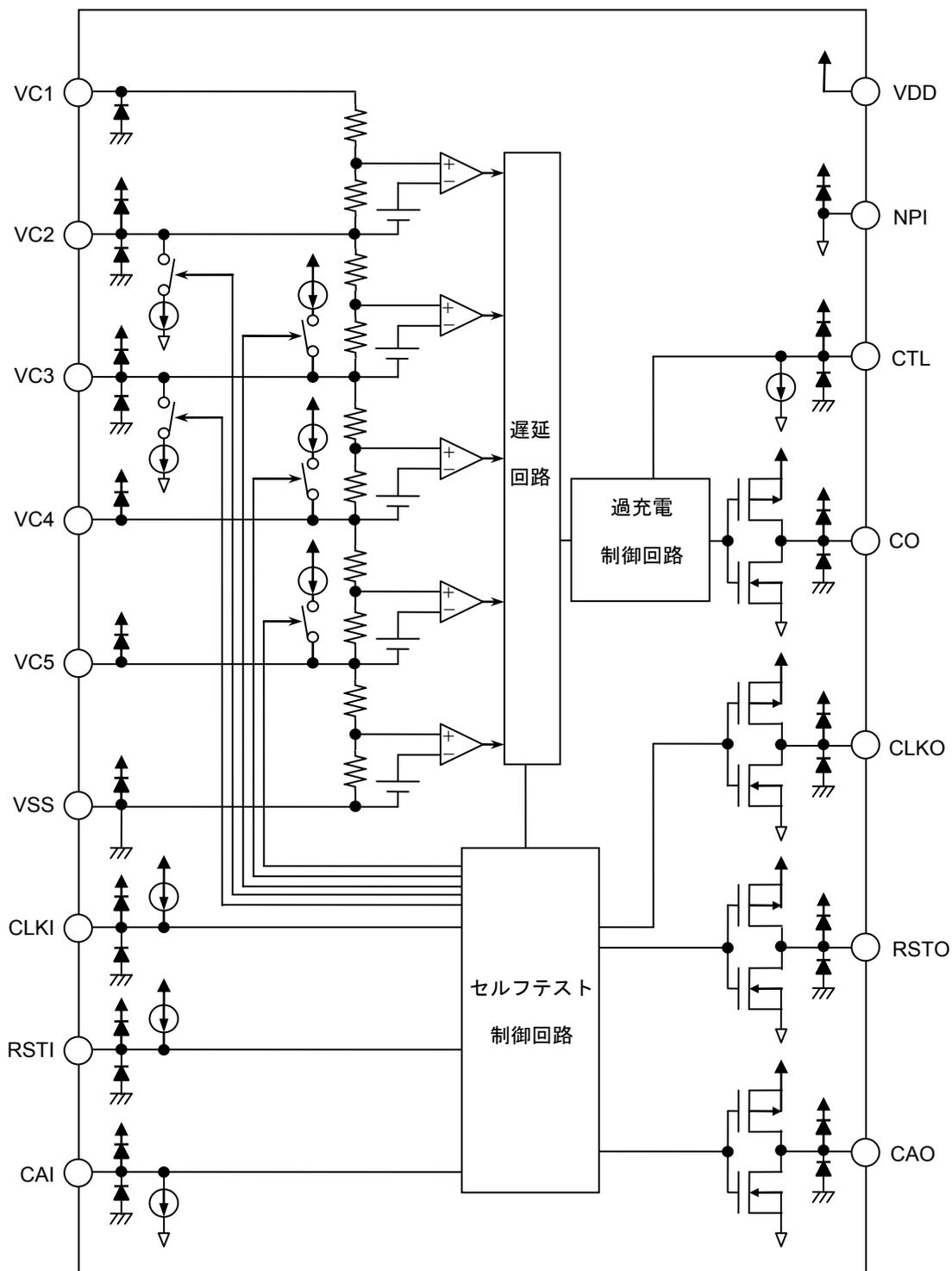
■ 用途

- リチウムイオン二次電池パック (セカンドプロテクト用)

■ パッケージ

- 16-Pin TSSOP

■ ブロック図



備考 図中に示されたダイオードは寄生ダイオードです。

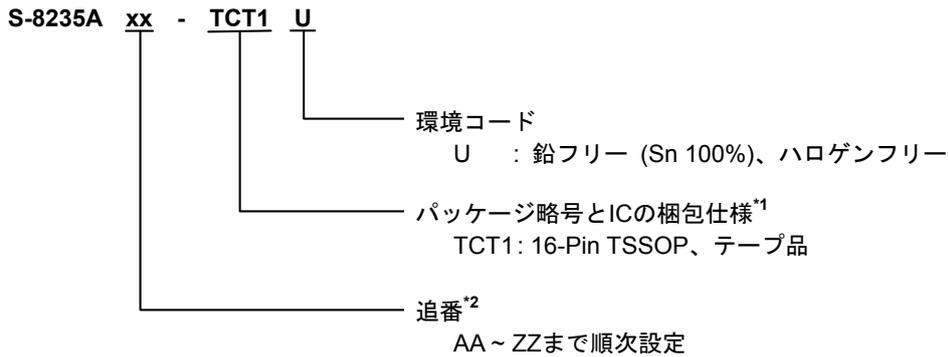
図1

■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード3に対応しています。
AEC-Q100の信頼性試験の詳細については、弊社営業部までお問い合わせください。

■ 品目コードの構成

1. 製品名



- *1. テープ図面を参照してください。
*2. "3. 製品名リスト" を参照してください。

2. パッケージ

表1 パッケージ図面コード

パッケージ名	外形寸法図	テープ図面	リール図面
16-Pin TSSOP	FT016-A-P-SD	FT016-A-C-SD	FT016-A-R-S1

3. 製品名リスト

表2

製品名	過充電検出電圧 [V _{CU}]	過充電ヒステリシス電圧 [V _{HC}]	過充電検出遅延時間 ^{*1} [t _{CU}]
S-8235AAA-TCT1U	4.050 V	-0.050 V	1.0 s
S-8235AAB-TCT1U	4.050 V	-0.250 V	1.0 s
S-8235AAC-TCT1U	4.250 V	-0.250 V	2.0 s
S-8235AAD-TCT1U	4.350 V	-0.150 V	2.0 s
S-8235AAE-TCT1U	4.350 V	-0.150 V	1.0 s
S-8235AAG-TCT1U	4.550 V	-0.250 V	1.0 s
S-8235AAH-TCT1U	3.825 V	-0.250 V	4.0 s
S-8235AAI-TCT1U	4.450 V	-0.150 V	1.0 s
S-8235AAJ-TCT1U	4.500 V	-0.350 V	512 ms
S-8235AAK-TCT1U	4.250 V	-0.100 V	1.0 s
S-8235AAL-TCT1U	4.700 V	-0.350 V	512 ms
S-8235AAM-TCT1U	4.300 V	-0.250 V	2.0 s

*1. 過充電検出遅延時間を1.0 s、2.0 s、4.0 s、8.0 sから選択可能

備考 上記検出電圧値以外の製品をご希望の場合は、弊社営業部までお問い合わせください。

■ ピン配置図

1. 16-Pin TSSOP

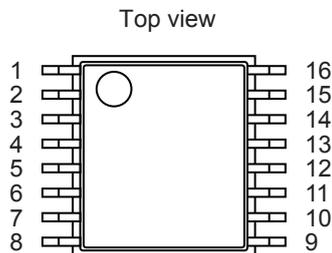


図2

表3

端子番号	端子記号	端子内容
1	VDD	正電源入力端子
2	VC1	バッテリー1の正電圧監視端子
3	VC2	バッテリー1の負電圧監視端子、バッテリー2の正電圧監視端子
4	VC3	バッテリー2の負電圧監視端子、バッテリー3の正電圧監視端子
5	VC4	バッテリー3の負電圧監視端子、バッテリー4の正電圧監視端子
6	VC5	バッテリー4の負電圧監視端子、バッテリー5の正電圧監視端子
7	VSS	バッテリー5の負電圧監視端子
8	NPI	負電源入力端子
9	CO	充電制御用FETゲート接続端子
10	CAO	チップアクティブ信号出力端子
11	CLKI	クロック信号入力端子
12	RSTI	リセット信号入力端子
13	RSTO	リセット信号出力端子
14	CLKO	クロック信号出力端子
15	CAI	チップアクティブ信号入力端子
16	CTL	充電制御用入力端子

■ 絶対最大定格

表4

(特記なき場合 : Ta = +25°C)

項目	記号	適用端子	絶対最大定格	単位
VDD端子 - VSS端子間入力電圧	V _{DS}	VDD	V _{SS} - 0.3 ~ V _{SS} + 26	V
VDD端子 - NPI端子間入力電圧	V _{DN}	VDD	V _{NPI} - 0.3 ~ V _{NPI} + 26	V
入力端子電圧	V _{IN}	VC1	V _{SS} - 0.3 ~ V _{SS} + 26	V
		VC2, VC3, CLKI, RSTI, CAI, CTL	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
		VC4, VC5	V _{DD} - 26 ~ V _{DD} + 0.3	V
出力端子電圧	V _{OUT}	CO, CAO, CLKO, RSTO	V _{SS} - 0.3 ~ V _{DD} + 0.3	V
許容損失	P _D	-	1100 ^{*1}	mW
動作周囲温度	T _{opr}	-	-40 ~ +85	°C
保存温度	T _{stg}	-	-40 ~ +125	°C

*1. 基板実装時

[実装基板]

- (1) 基板サイズ : 114.3 mm × 76.2 mm × t1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

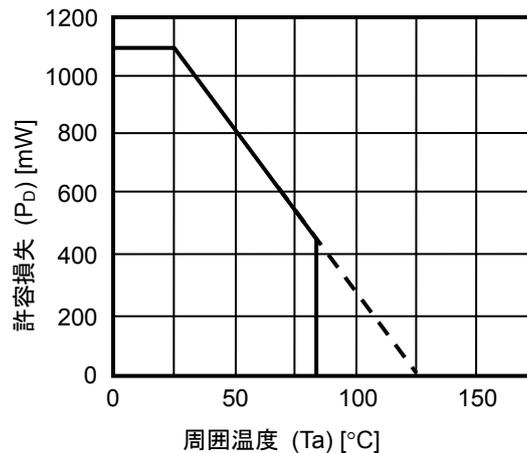


図3 パッケージ許容損失 (基板実装時)

■ 電気的特性

表5

(特記なき場合 : Ta = +25°C, V_{DN} = V_{DD} - V_{NPI} = V1 + V2 + V3 + V4 + V5 = 17.5 V)

項目	記号	条件	Min.	Typ.	Max.	単位
検出電圧						
過充電検出電圧n (n = 1 ~ 5)	V _{CU} n	-	V _{CU} - 0.020	V _{CU}	V _{CU} + 0.020	V
		Ta = -5°C ~ +55°C*1	V _{CU} - 0.030	V _{CU}	V _{CU} + 0.030	V
過充電ヒステリシス電圧n (n = 1 ~ 5)	V _{HC} n	-550 mV ≤ V _{HC} ≤ -300 mV	V _{HC} × 0.8	V _{HC}	V _{HC} × 1.2	V
		-250 mV ≤ V _{HC} ≤ -100 mV	V _{HC} - 0.050	V _{HC}	V _{HC} + 0.050	V
		V _{HC} = -50 mV, 0 mV	V _{HC} - 0.025	V _{HC}	V _{HC} + 0.025	V
入力電圧						
VDD端子 - NPI端子間動作電圧	V _{DNOP}	-	6	-	24	V
CLKI端子電圧 "H"	V _{CLKIH}	-	V _{NPI} + 0.5	-	-	V
CLKI端子電圧 "L"	V _{CLKIL}	-	-	-	V _{NPI} + 0.05	V
RSTI端子電圧 "H"	V _{RSTIH}	-	V _{NPI} + 0.5	-	-	V
RSTI端子電圧 "L"	V _{RSTIL}	-	-	-	V _{NPI} + 0.05	V
CAI端子電圧 "H"	V _{CAIH}	-	V _{DD} - 0.05	-	-	V
CAI端子電圧 "L"	V _{CAIL}	-	-	-	V _{DD} - 0.5	V
CTL端子電圧 "H"	V _{CTLH}	-	V _{DD} - 0.05	-	-	V
CTL端子電圧 "L"	V _{CTLL}	-	-	-	V _{DD} - 0.5	V
入力電流						
動作時消費電流	I _{OPe}	V1 = V2 = V3 = V4 = V5 = V _{CU} - 1.0 V	-	5	10	μA
過放電時消費電流	I _{OPeD}	V1 = V2 = V3 = V4 = V5 = 2.3 V	-	4	8	μA
V _C n端子電流 (n = 1 ~ 5)	I _{V_Cn}	V1 = V2 = V3 = V4 = V5 = V _{CU} - 1.0 V	-1.0	0	1.0	μA
V _C n端子プルダウン電流 (n = 2, 3)	I _{V_{CL}n}	V1 = V2 = V3 = V4 = V5 = V _{CU} - 1.0 V	0.9	1.0	1.1	mA
		Ta = -40°C ~ +85°C*1	0.7	1.0	1.3	mA
V _C n端子プルアップ電流 (n = 3 ~ 5)	I _{V_{CH}n}	V1 = V2 = V3 = V4 = V5 = V _{CU} - 1.0 V	-1.1	-1.0	-0.9	mA
		Ta = -40°C ~ +85°C*1	-1.3	-1.0	-0.7	mA
CLKI端子電流 "H"	I _{CLKIH}	-	3.0	10	20	μA
CLKI端子電流 "L"	I _{CLKIL}	V _{CLKI} = V _{NPI}	-1.0	-0.7	-0.4	μA
RSTI端子電流 "H"	I _{RSTIH}	-	3.0	10	20	μA
RSTI端子電流 "L"	I _{RSTIL}	V _{RSTI} = V _{NPI}	-1.0	-0.7	-0.4	μA
CAI端子電流 "H"	I _{CAIH}	V _{CAI} = V _{DD}	0.4	0.7	1.0	μA
CAI端子電流 "L"	I _{CAIL}	-	-20	-10	-3.0	μA
CTL端子電流 "H"	I _{CTLH}	V _{CTL} = V _{DD}	0.4	0.7	1.0	μA
CTL端子電流 "L"	I _{CTLL}	-	-20	-10	-3.0	μA
出力電流						
CO端子ソース電流	I _{COH}	-	-	-	-20	μA
CO端子シンク電流	I _{COL}	-	400	-	-	μA
CAO端子ソース電流	I _{CAOH}	-	-	-	-10	μA
CAO端子シンク電流	I _{CAOL}	-	10	-	-	μA
RSTO端子ソース電流	I _{RSTOH}	-	-	-	-10	μA
RSTO端子シンク電流	I _{RSTOL}	-	10	-	-	μA
CLKO端子ソース電流	I _{CLKOH}	-	-	-	-10	μA
CLKO端子シンク電流	I _{CLKOL}	-	10	-	-	μA
遅延時間						
過充電検出遅延時間	t _{CU}	-	t _{CU} × 0.8	t _{CU}	t _{CU} × 1.2	s
過充電タイマーリセット 遅延時間	t _{TR}	-	6	12	20	ms

*1. 高温および低温での選別はしておりませんので、この温度範囲での規格は設計保証とします。

■ 測定回路

図4において以下の状態を初期状態1～4とします。

初期状態1：V1 = V2 = V3 = V4 = V5 = 2.8 V、SW_{CO} = SW_{CAO} = SW_{RSTO} = SW_{CLKO} = オフ、V8 = 0 V、V9 = 5 V、V12 = V13 = 0 Vに設定した状態。

初期状態2：初期状態1からV1 = V2 = V3 = V4 = V5 = 3.5 Vに設定した状態。

初期状態3：初期状態2からV9 = 0 Vに設定し、V8から8クロック*1出力した状態。

初期状態4：V1 = V2 = V3 = V4 = V5 = 2.8 V、V8 = 0 V、V9 = 0 V、V12 = V13 = 0 Vに設定した状態。

*1. 1クロックは以下のように定義されます。

"H"：5 Vを50 ms以上出力

"L"：0 Vを50 ms以上出力

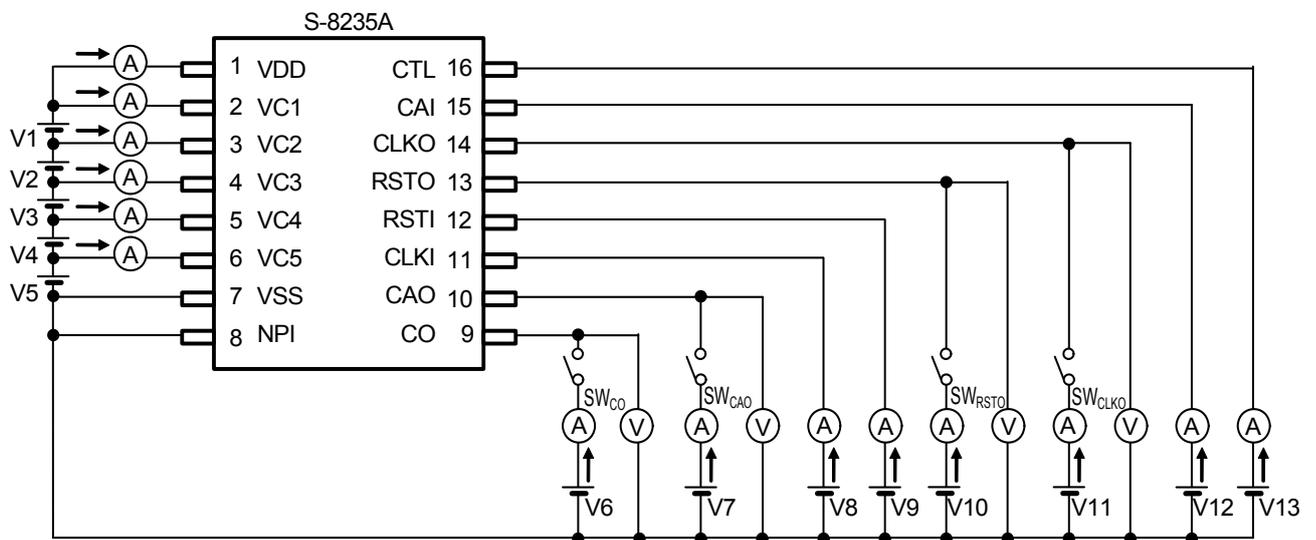


図4 測定回路

1. 過充電検出電圧 n (V_{CU_n})、過充電ヒステリシス電圧 n (V_{HC_n})

初期状態1から $V1 = V2 = V3 = V4 = V5 = V_{CU} - 0.050$ Vに設定し、 $V1$ を徐々に上げ、CO端子出力が反転する $V1$ を V_{CU1} とします。 V_{CU_n} ($n = 2 \sim 5$) も V_{CU1} の場合と同様に求めることができます。

また、初期状態1から $V1 = V_{CU} + 0.050$ V、 $V2 = V3 = V4 = V5 = 2.8$ Vに設定し、 $V1$ を徐々に下げ、CO端子出力が再反転する $V1$ と V_{CU1} との差を V_{HC1} とします。 V_{HC_n} ($n = 2 \sim 5$) も V_{HC1} の場合と同様に求めることができます。

2. CLKI端子電圧 "H" (V_{CLKIH})、CLKI端子電圧 "L" (V_{CLKIL})、RSTI端子電圧 "L" (V_{RSTIL})、RSTI端子電圧 "H" (V_{RSTIH})

初期状態3から $V8$ を徐々に上げ、CLKO端子出力が反転する $V8$ を V_{CLKIH} とします。その後、 $V8$ を徐々に下げ、CLKO端子出力が再反転する $V8$ を V_{CLKIL} とします。

初期状態2から $V9$ を徐々に下げ、CLKO端子出力が反転する $V9$ を V_{RSTIL} とします。その後、 $V9$ を徐々に上げ、CLKO端子出力が再反転する $V9$ を V_{RSTIH} とします。

3. CAI端子電圧 "H" (V_{CAIH})、CAI端子電圧 "L" (V_{CAIL})

初期状態2から $V12 = V_{DN} - 0.5$ V、 $V9 = 0$ Vに設定します。 $V12$ を上げることと $V8$ から9クロック出力することを繰り返します。CAO端子出力が反転する最小の $V12$ を V_{CAIH} とします。

初期状態2から $V12 = V_{DN}$ 、 $V9 = 0$ Vに設定します。 $V12$ を下げるものと $V8$ から9クロック出力することを繰り返します。CAO端子出力が反転しない最大の $V12$ を V_{CAIL} とします。

4. CTL端子電圧 "H" (V_{CTLH})、CTL端子電圧 "L" (V_{CTLL})

初期状態2から $V13 = V_{DN} - 0.5$ Vに設定し、 $V13$ を徐々に上げ、CO端子出力が反転する $V13$ を V_{CTLH} とします。

初期状態2から $V13 = V_{DN}$ に設定し、 $V13$ を徐々に下げ、CO端子出力が再反転する $V13$ を V_{CTLL} とします。

5. 動作時消費電流 (I_{OPE})、過放電時消費電流 (I_{OPED})

初期状態1から、 $V1 = V2 = V3 = V4 = V5 = V_{CU} - 1.0$ V、 $V8 = V9 = V_{DN}$ に設定し、VDD端子とVC1端子に流れる電流の合計を I_{OPE} とします。

初期状態1から $V1 = V2 = V3 = V4 = V5 = 2.3$ V、 $V8 = V9 = V_{DN}$ に設定し、VDD端子とVC1端子に流れる電流の合計を I_{OPED} とします。

6. VCn端子電流 (I_{VCn})

初期状態1から $V1 = V2 = V3 = V4 = V5 = V_{CU} - 1.0$ Vに設定し、VCn端子 ($n = 1 \sim 5$) に流れる電流をそれぞれ I_{VCn} とします。

7. VCn端子プルダウン電流 (I_{VCLn})、VCn端子プルアップ電流 (I_{VCHn})

初期状態1から $V1 = V2 = V3 = V4 = V5 = V_{CU} - 1.0$ V、 $V9 = 0$ Vに設定し、 $V8 = 5$ Vに上げた後、VC2端子に流れる電流を I_{VCL2} とします。引き続き $V8 = 0$ Vに下げ、 $V8 = 5$ Vに上げた後にVC3端子に流れる電流を I_{VCL3} とします。以降、 $V8 = 0$ Vから $V8 = 5$ Vに上げるごとにVCn端子 ($n = 3 \sim 5$) に流れる電流を順に I_{VCH3} 、 I_{VCH4} 、 I_{VCH5} とします。

8. CLKI端子電流 "H" (I_{CLKIH})、CLKI端子電流 "L" (I_{CLKIL})

初期状態2から $V8 = V_{DN} - 2.0$ V、 $V9 = 0$ Vに設定し、 $V8$ を徐々に上げ、CLKI端子に流れる最大の電流を I_{CLKIH} とします。初期状態2から $V9 = 0$ Vに設定し、CLKI端子に流れる電流を I_{CLKIL} とします。

9. RSTI端子電流 "H" (I_{RSTIH})、RSTI端子電流 "L" (I_{RSTIL})

初期状態2から $V9 = V_{DN} - 2.0$ Vに設定し、 $V9$ を徐々に上げ、RSTI端子に流れる最大の電流を I_{RSTIH} とします。初期状態2から $V9 = 0$ Vに設定し、RSTI端子に流れる電流を I_{RSTIL} とします。

10. CAI端子電流 "H" (I_{CAIH})、CAI端子電流 "L" (I_{CAIL})

初期状態2から $V9 = 0$ V、 $V12 = V_{DN}$ に設定し、CAI端子に流れる電流を I_{CAIH} とします。
初期状態2から $V12 = 2.0$ V、 $V9 = 0$ Vに設定し、 $V12$ を徐々に下げ、CAI端子に流れる最小の電流を I_{CAIL} とします。

11. CTL端子電流 "H" (I_{CTLH})、CTL端子電流 "L" (I_{CTLL})

初期状態2から $V13 = V_{DN}$ に設定し、CTL端子に流れる電流を I_{CTLH} とします。
初期状態2から $V13 = 2.0$ V、 $V9 = 0$ Vに設定し、 $V13$ を徐々に下げ、CTL端子に流れる最小の電流を I_{CTLL} とします。

12. CO端子シンク電流 (I_{COL})、CO端子ソース電流 (I_{COH})

初期状態2から $SW_{CO} = \text{オン}$ 、 $V6 = 0.5$ Vに設定し、CO端子に流れる電流を I_{COL} とします。
初期状態2から $SW_{CO} = \text{オン}$ 、 $V13 = V_{DN}$ 、 $V6 = V_{DN} - 0.5$ Vに設定し、CO端子に流れる電流を I_{COH} とします。

13. CAO端子シンク電流 (I_{CAOL})、CAO端子ソース電流 (I_{CAOH})

初期状態2から $SW_{CAO} = \text{オン}$ 、 $V7 = 0.5$ Vに設定し、CAO端子に流れる電流を I_{CAOL} とします。
初期状態2から $SW_{CAO} = \text{オン}$ 、 $V9 = 0$ V、 $V8 = 5$ V、 $V7 = V_{DN} - 0.5$ Vに設定し、CAO端子に流れる電流を I_{CAOH} とします。

14. RSTO端子シンク電流 (I_{RSTOL})、RSTO端子ソース電流 (I_{RSTOH})

初期状態3から $SW_{RSTO} = \text{オン}$ 、 $V10 = 0.5$ Vに設定し、RSTO端子に流れる電流を I_{RSTOL} とします。
初期状態2から $SW_{RSTO} = \text{オン}$ 、 $V10 = V_{DN} - 0.5$ Vに設定し、RSTO端子に流れる電流を I_{RSTOH} とします。

15. CLKO端子シンク電流 (I_{CLKOL})、CLKO端子ソース電流 (I_{CLKOH})

初期状態2から $SW_{CLKO} = \text{オン}$ 、 $V9 = 0$ V、 $V11 = 0.5$ Vに設定し、CLKO端子に流れる電流を I_{CLKOL} とします。
初期状態2から $SW_{CLKO} = \text{オン}$ 、 $V11 = V_{DN} - 0.5$ Vに設定し、CLKO端子に流れる電流を I_{CLKOH} とします。

16. 過充電検出遅延時間 (t_{CU})

初期状態1から $V1 = 5.0$ Vに上げ、CO端子出力が反転するまでの時間を t_{CU} とします。

17. 過充電タイマーリセット遅延時間 (t_{TR})

初期状態1から $V1 = 5.0$ Vに上げ (第1の立ち上げ)、 t_{CU} 以内に $V1 = 2.8$ Vに下げます。その後、再度 $V1$ を 5.0 Vに戻し (第2の立ち上げ)、CO端子出力が反転するまでの時間を測定します。 $V1$ を立ち下げてから第2の立ち上げまでの時間が短い場合、CO端子出力は第1の立ち上げから t_{CU} 後に反転しますが、この時間を徐々に長くしていくとCO端子出力は第2の立ち上げから t_{CU} 後に反転します。そのときの $V1$ を立ち下げてから第2の立ち上げまでの時間を t_{TR} とします。

■ 動作説明

1. 通常状態

すべての電池電圧が "過充電検出電圧 n ($V_{CU(n)}$) + 過充電ヒステリシス電圧 n ($V_{HC(n)}$)" 未満である場合、CO端子出力が "L" になります。これを通常状態と言います。

2. 過充電状態

通常状態での充電中にいずれかの電池電圧が $V_{CU(n)}$ を越え、その状態を過充電検出遅延時間 (t_{CU}) 以上保持すると、CO端子出力が "H" になります。これを過充電状態と言います。

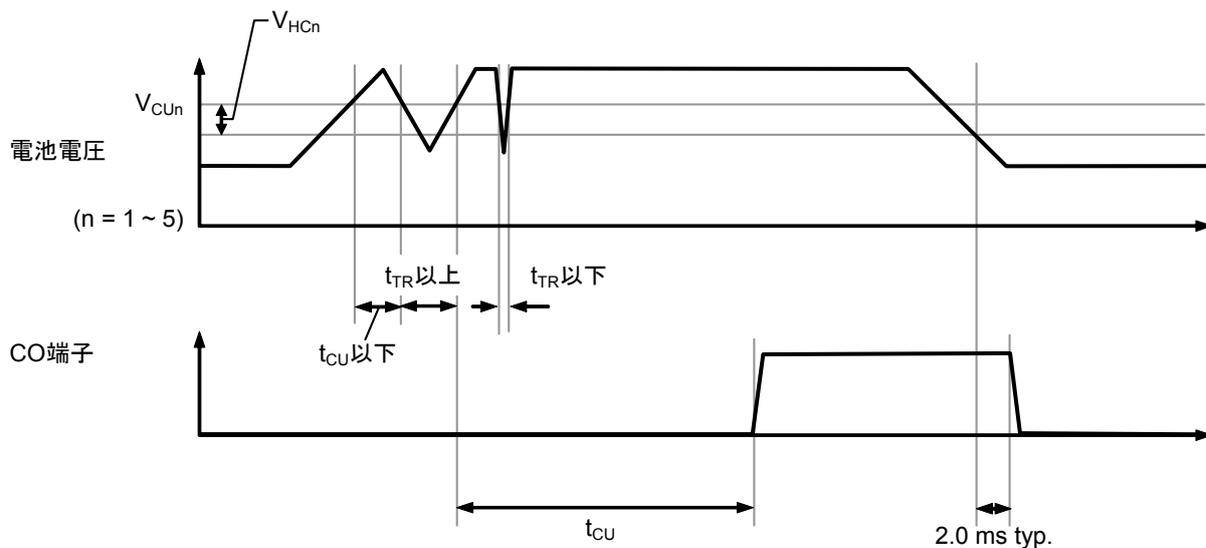


図5 過充電検出動作

3. 過充電タイマーリセット機能

S-8235Aシリーズは過充電タイマーリセット機能を備えています。

充電中にいずれかの電池電圧が過充電検出電圧 n (V_{CU_n}) を越えてから充電を停止させるまでの過充電検出遅延時間 (t_{CU}) 中に、一時的に V_{CU_n} を下回るような過充電解除ノイズが入力された場合、過充電解除ノイズの時間が過充電タイマーリセット遅延時間 (t_{TR}) 未満であれば t_{CU} を継続してカウントします。一方、同様の状態において過充電解除ノイズの時間が t_{TR} 以上であれば t_{CU} のカウントを一度リセットし、その後、 V_{CU_n} を越えてから t_{CU} のカウントを再開します。

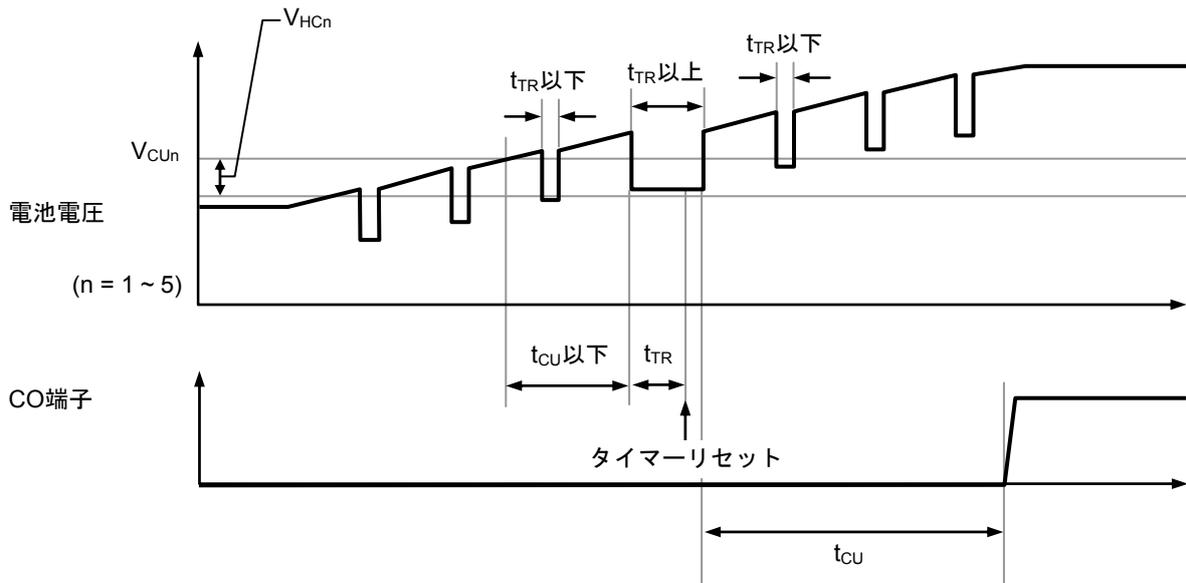


図6 過充電タイマーリセット動作

■ バッテリー保護ICの接続例

8セル直列 (5セル + 3セル、カスケード接続)

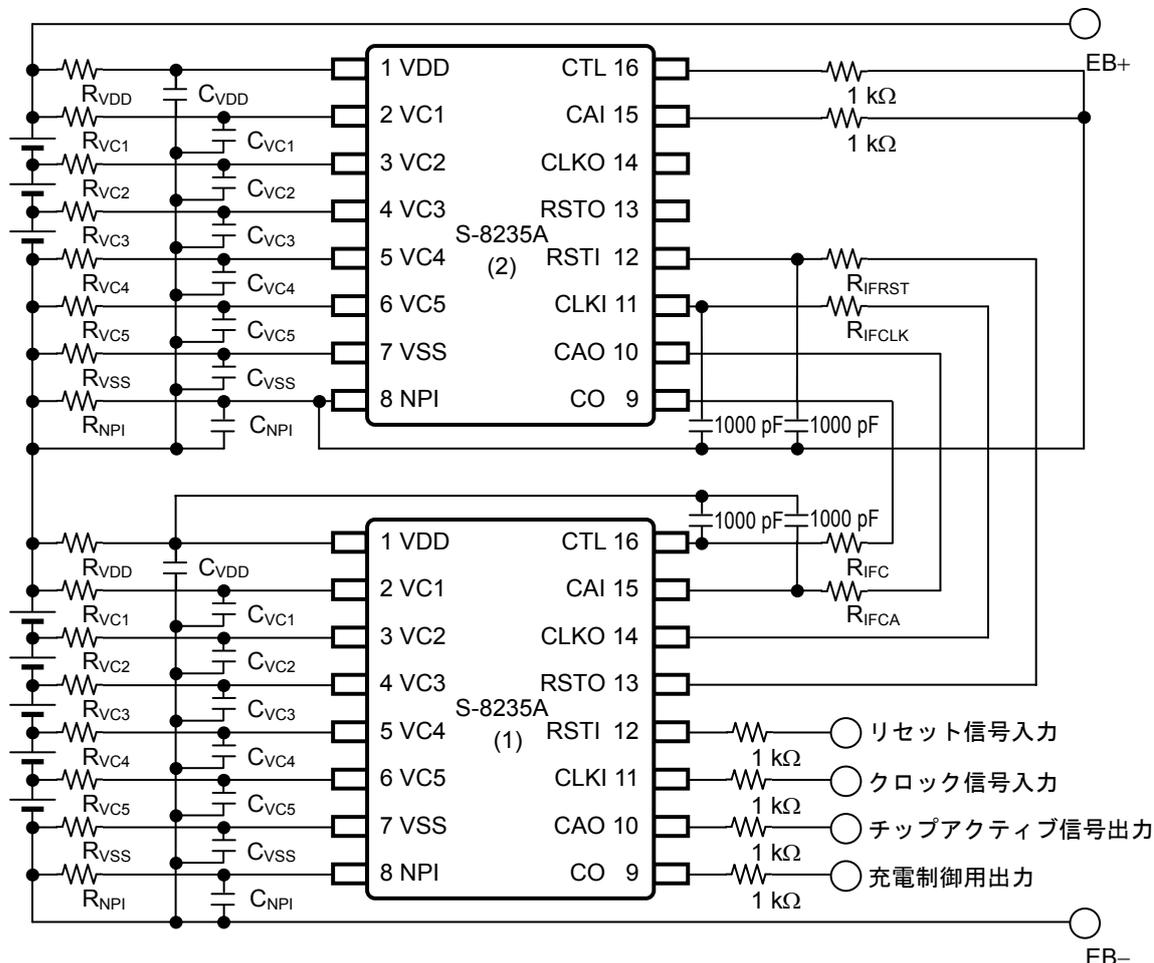


図7

表6 外付け部品定数

記号	Min.	Typ.	Max.	単位
R _{VDD} , R _{NPI}	0.1	1	1	kΩ
R _{VCn} , R _{VSS}	0.25	1.2	1.2	kΩ
R _{IFC} , R _{IFCA} , R _{IFCLK} , R _{IFRST}	–	5.1	–	MΩ
C _{VDD} , C _{NPI}	0.075	0.1	1	μF
C _{VCn} , C _{VSS}	0.075	0.1	1	μF

- 注意 1. 上記定数は、予告なく変更することがあります。
 2. 上記接続例および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
 3. R_{VC1} ~ R_{VC5}は同じ定数にしてください。C_{VDD}、C_{VC1} ~ C_{VC5}、C_{VSS}、C_{NPI}は同じ定数にしてください。
 4. R_{VDD}およびC_{VDD}は $R_{VDD} \times C_{VDD} \geq 7.5 \times 10^{-5}$ となるようにしてください。
 5. R_{VCn}およびC_{VCn}は $1.0 \leq (R_{VCn} \times C_{VCn}) / (R_{VDD} \times C_{VDD}) \leq 1.2$ となるようにしてください。
 6. R_{IFC}、R_{IFCA}、R_{IFCLK}、R_{IFRST}はできる限り入力端子の近くに接続してください。

備考 n = 1 ~ 5

■ セルフテスト機能

S-8235Aシリーズは、過充電検出動作を確認するためのセルフテスト機能を備えています。

セルフテスト機能により外付け抵抗に電流が流れ、電圧監視端子間電圧が広がり、S-8235Aシリーズは擬似的に過充電状態になります(図8参照)。セルフテスト中は R_{VCn} に I_{VCLn} または I_{VCHn} が流れます。電圧監視端子間電圧が過充電検出電圧 $n(V_{CU})$ を越えるとS-8235Aシリーズは過充電を検出するため、CO端子出力信号を監視することで、S-8235Aシリーズが正常に過充電を検出するかどうかを確認することが可能です。

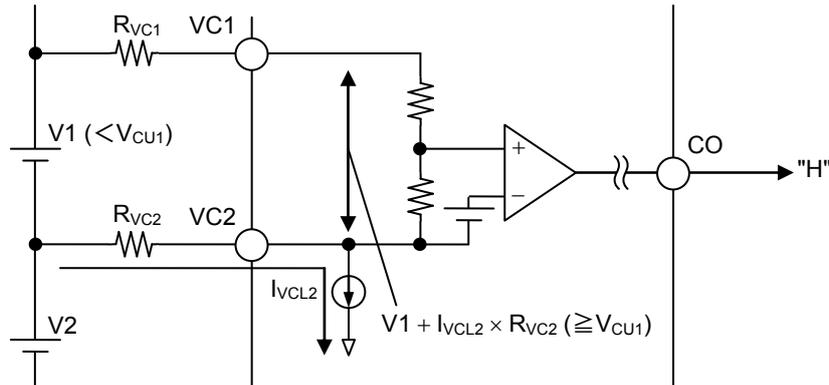


図8 VC1端子 - VC2端子間のセルフテスト

セルフテスト機能を使用しない場合は、CLKI端子とRSTI端子は1 kΩの抵抗を介してVDD端子とショートし、CAI端子は1 kΩの抵抗を介してNPI端子とショートしてください。

1. 入力端子の説明

1.1 RSTI (リセット信号入力) 端子

セルフテスト機能のリセット信号を入力する端子です。RSTI端子に "H" を入力すると、S-8235Aシリーズはセルフテスト機能から離脱してバッテリー保護動作を行います。RSTI端子に "L" を入力すると、セルフテスト機能が作動します。

RSTI端子電流は入力電圧に依存して変化し、図9に示す特性となります。

1.2 CTL (充電制御用入力) 端子

CO (充電制御用FETゲート接続) 端子を制御する端子です。CTL端子に "H" を入力すると、CO端子は通常状態では1.0 ms typ.後に "H" を出力し、過充電状態では "H" を維持します。

CTL端子電流は入力電圧に依存して変化し、図10に示す特性となります。

1.3 CLKI (クロック信号入力) 端子

セルフテスト機能のクロック信号を入力する端子です。セルフテスト機能が作動しているとき、このクロックに同期して各出力端子が出力されます。

CLKI端子電流は入力電圧に依存して変化し、図9に示す特性となります。

1.4 CAI (チップアクティブ信号入力) 端子

カスケード接続時、セルフテスト機能のチップアクティブ信号を入力する端子です。

CAI端子電流は入力電圧に依存して変化し、図10に示す特性となります。

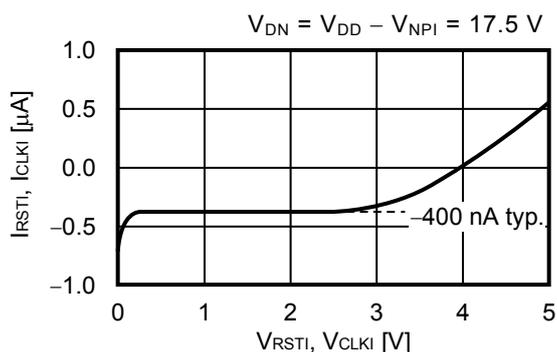


図9 RSTI / CLKI端子電流特性

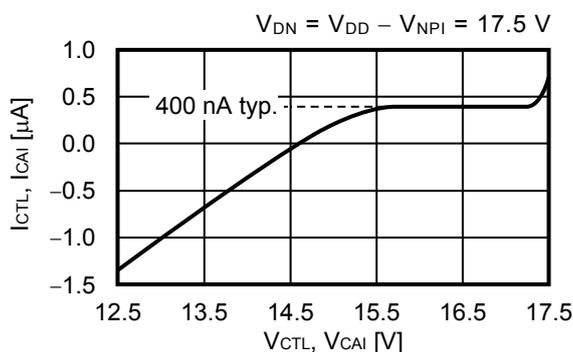


図10 CTL / CAI端子電流特性

S-8235Aシリーズの端子の状態を表7に示します。

表7

I/O	端子記号	バッテリー保護動作								セルフテスト							
入力	RSTI	"H"								"L"							
	CTL	"H"				"L"				"H"				"L"			
	CLKI	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"		
	CAI	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"	"H"	"L"
出力	CO	"H"				"L" (通常状態) / "H" (過充電状態)				"H"				"L" (通常状態) / "H" (過充電状態)			
	RSTO	"H"								"3. RSTO (リセット信号出力) 端子" 参照							
	CLKO	"H"								"4. CLKO (クロック信号出力) 端子" 参照							
	CAO	"L"								"5. CAO (チップアクティブ信号出力) 端子" 参照							

2. カスケード接続時のセルフテスト

S-8235Aシリーズはカスケード接続が可能です。

図7のように接続することにより6セル直列以上のリチウムイオン二次電池パックを保護することができます。

カスケード接続時、CO端子とCTL端子を接続することにより上段のS-8235AシリーズのCO端子出力信号が通信され、下段のCO端子から出力されます。したがって、最下段のS-8235AシリーズのCO端子出力信号を監視することで、すべてのS-8235Aシリーズが正常に過充電を検出するかどうかを確認できます。

一方、CAO端子とCAI端子を接続することにより上段のS-8235AシリーズのCAO端子出力信号が通信され、下段のCAO端子から出力されます。したがって、最下段のS-8235AシリーズのCAO端子出力信号を監視することで、何段目のS-8235Aシリーズがセルフテスト中であることを確認できます。

3. RSTO (リセット信号出力) 端子

RSTO端子はリセット信号を次段に出力します。リセット信号は下段から上段へ送信されます。RSTI端子に "H" が入力されるとS-8235Aシリーズはリセットされ通常動作をします。"L" を入力するとリセットが解除されセルフテストが開始されます。

CLKI端子にクロック信号 (10 Hz typ.) を入力すると8クロック目の立ち下がり後にRSTO端子が "L" を出力します (図11のa1)。これによって次段のセルフテストが開始されます。

RSTI端子に "H" を入力するとRSTO端子は "H" を出力します (図11のa2)。

4. CLKO (クロック信号出力) 端子

CLKO端子はクロック信号を次段に出力します。クロック信号は下段から上段へ送信されます。RSTI端子に "L" を入力するとCLKO端子が "L" を出力します (図11のb1)。その後、CLKI端子にクロック信号を入力すると9クロック目以降は立ち上がり後にCLKO端子が "H" を出力し、立ち下がり後に "L" を出力します (図11のb2)。これによって次段にクロック信号が入力されます。

RSTI端子に "H" を入力するとCLKO端子は "H" を出力します (図11のb3)。

5. CAO (チップアクティブ信号出力) 端子

CAO端子はチップアクティブ信号を次段に出力します。チップアクティブ信号とは、どのS-8235Aシリーズでセルフテストが行われているかを確認するための信号です。チップアクティブ信号は上段から下段へ送信されます。CAO端子出力信号は、1クロック目から8クロック目まではCLKI端子に入力されたクロック信号にしたがって制御され、9クロック目以降は上段のCAO端子から下段のCAI端子に入力された信号にしたがって制御されます。RSTI端子に "L" を入力してからCLKI端子にクロック信号を入力すると1クロック目の立ち上がりでCAO端子が "H" を出力します (図11のc1)。これによってセルフテストが行われていることがわかります。

そして、8クロック目の立ち下がりでCAO端子が "L" を出力します (図11のc2)。

9クロック目以降はCAI端子に "H" が入力されると、その次のクロックの立ち上がりでCAO端子が "H" を出力します (図11のc3)。これによって各段のCAO端子は1クロックずつ遅れて "H" を出力します。したがって、最下段のCAO端子出力を監視すれば何段目でセルフテストが行われているかわかります。m段目でセルフテストが行われている場合、最下段のCAO端子出力は下記のようになります。その後、CAI端子に "L" が入力されるとCAO端子が "L" を出力します (図11のc4)。

- m = 1 : RSTI端子に "L" を入力後、1クロック目の立ち上がりで "H" を出力
- m = 2 ~ 8 : CAO端子が "L" を出力後、mクロック目の立ち上がりで "H" を出力
- m ≥ 9 : CAO端子が "L" を出力後、"L" を維持

RSTI端子に "H" を入力するとCAO端子は "L" を出力します (図11のc5)。

6. VCn端子 (n = 2 ~ 5)

CLKI端子にクロック信号を入力すると1クロック目の立ち上がりから立ち下がりまでVC2端子から I_{VCL2} が流れます (図11のd1)。2クロック目の立ち上がりから立ち下がりまでVC3端子から I_{VCL3} が流れます (図11のd2)。そして、3クロック目の立ち上がりから立ち下がりまでVC3端子から I_{VCH3} が流れます (図11のd3)。4クロック目でVC4端子から I_{VCH4} が流れ (図11のd4)、5クロック目でVC5端子から I_{VCH5} が流れます (図11のd5)。

7. セルフテスト時の過充電検出遅延時間 (t_{cu})

CLKI端子にクロック信号を入力すると、 t_{cu} は1クロック目の立ち上がりから7クロック目の立ち上がりまで8 ms typ.に短縮されます。RSTI端子に "L" を入力してから1クロック目の立ち上がりまでの期間と7クロック目の立ち上がりから8クロック目の立ち下がりまでの期間は、それぞれ32 ms typ.に短縮されます。9クロック目以降は元の値に戻ります。

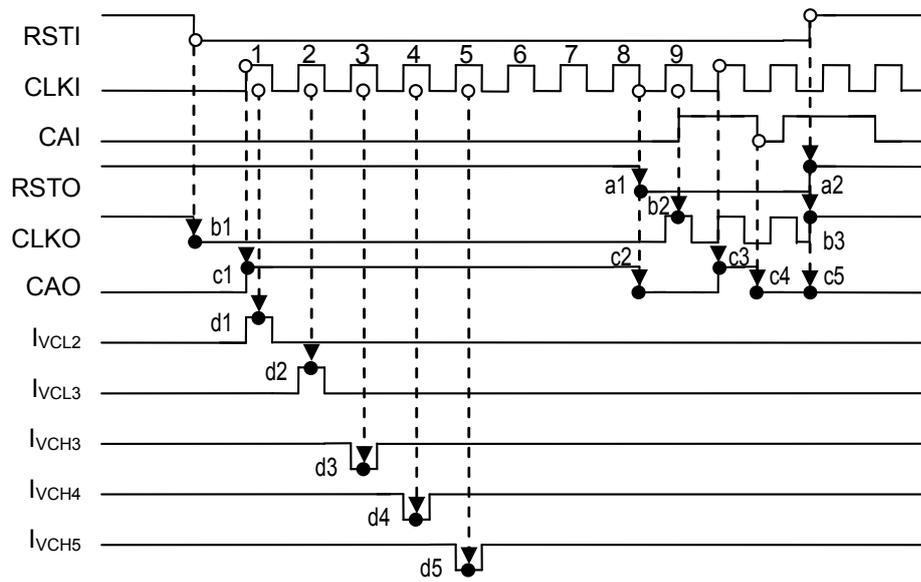


図11

8. セルフテストの動作例

S-8235Aシリーズはカスケード接続により6セル直列以上の保護回路におけるセルフテストが可能です。

下記に、カスケード接続時のセルフテストの動作例を示します。

入力端子電圧により設定される出力端子電圧については「**■セルフテスト機能**」、表7を参照してください。

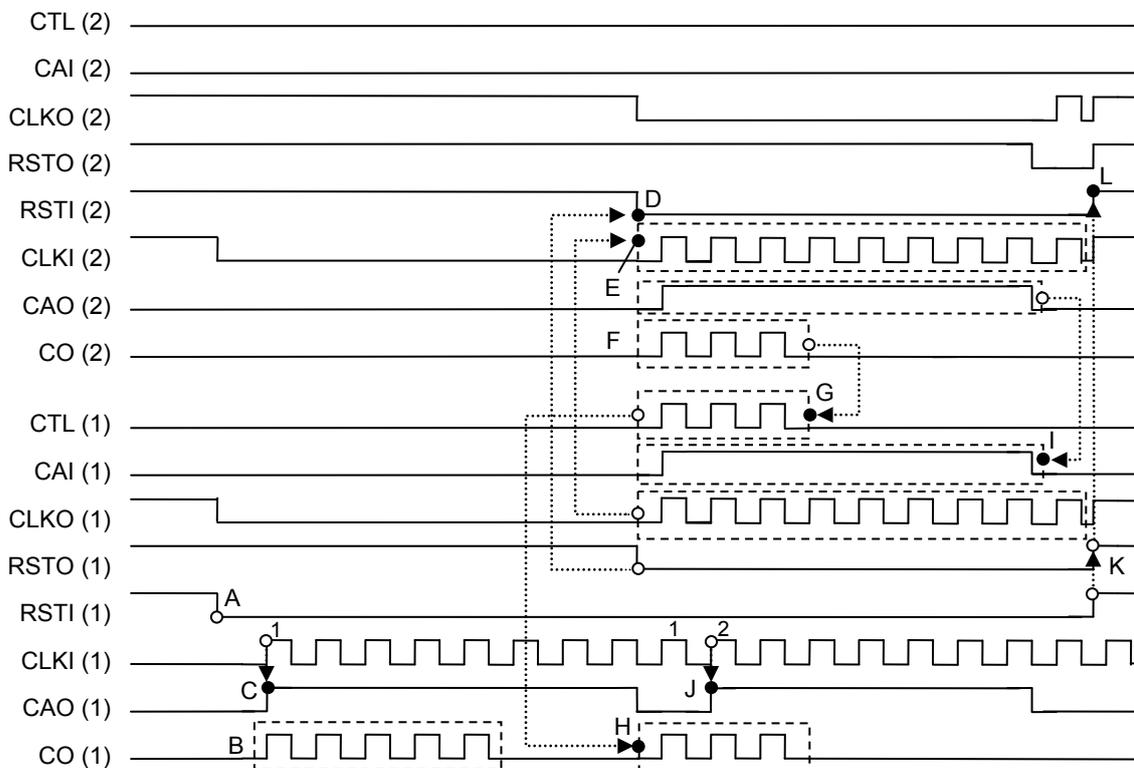


図12 8セル直列 (5セル + 3セル) 保護回路のセルフテスト時のタイミングチャート

<A> S-8235A (1) (以下 (1)) のRSTI端子に "L" を入力すると、セルフテストが開始されます。

 (1) のCLKI端子にクロック信号が入力されると、(1) の過充電検出動作が確認されます。

<C> (1) でセルフテストが行われていることを確認できます。

<D> (1) のRSTO端子が "L" を出力し、S-8235A (2) (以下 (2)) のRSTI端子に入力されます。

<E> (1) のCLKO端子出力が、(2) のCLKI端子に入力されます。

<F> (2) のCLKI端子にクロック信号が入力されると、(2) の過充電検出動作が確認されます。

<G> (2) のCO端子出力が、(1) のCTL端子に入力されます。

<H> (2) のCO端子出力が、(1) のCO端子から出力されます。

<I> (2) のCAO端子出力が、(1) のCAI端子に入力されます。

<J> (2) でセルフテストが行われていることを確認できます。

<K> (1) のRSTI端子に "H" を入力すると、RSTO端子が "H" を出力します。

<L> (2) のRSTI端子に "H" が入力されると、セルフテストが終了されます。

注意1. セルフテスト時に電圧監視端子間電圧が過充電検出電圧 $n(V_{CUn})$ を上回ると過充電状態へ移行します。

2. 電池電圧が低下した状態でセルフテストを行うと電圧監視端子間電圧が V_{CUn} を越えないため、過充電を検出しない恐れがあります。

■ 注意事項

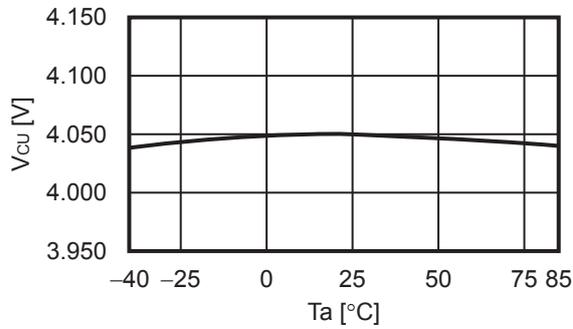
- ・ IC内での損失がパッケージの許容損失を越えないように、入出力電圧、負荷電流の使用条件に注意してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

1. 検出電圧

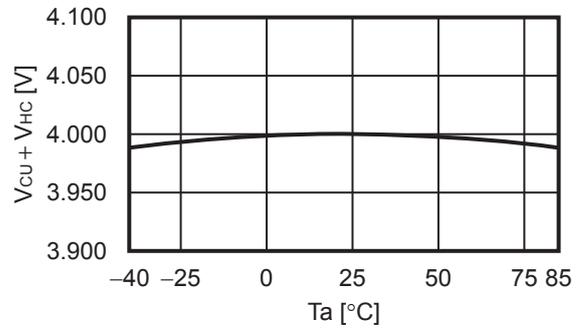
1.1 $V_{CU} - T_a$

$V_{CU} = 4.050 \text{ V}$



1.2 $V_{CU} + V_{HC} - T_a$

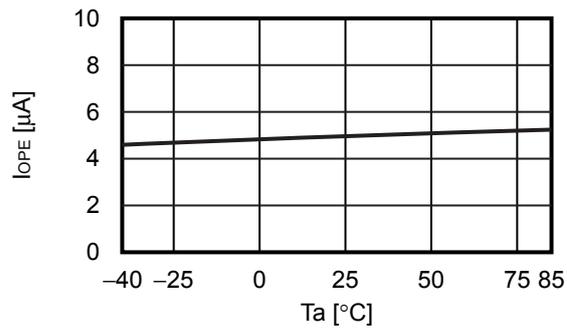
$V_{HC} = -0.050 \text{ V}$



2. 消費電流

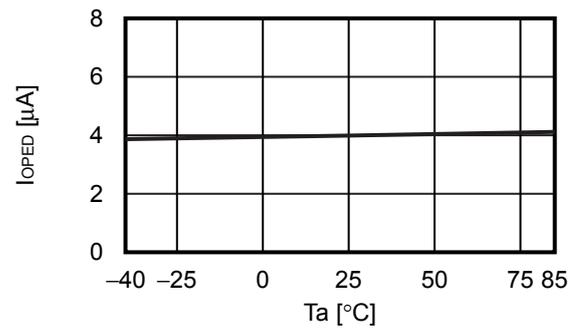
2.1 $I_{OPE} - T_a$

$V_{DD} = 15.25 \text{ V}$



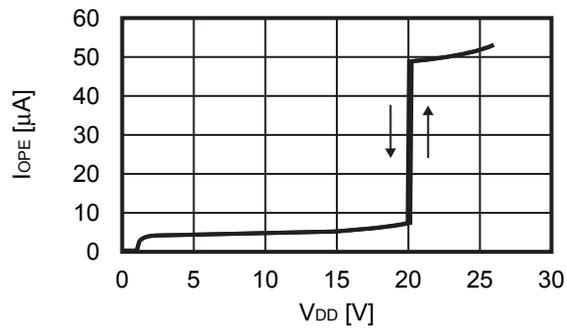
2.2 $I_{OPED} - T_a$

$V_{DD} = 10.5 \text{ V}$



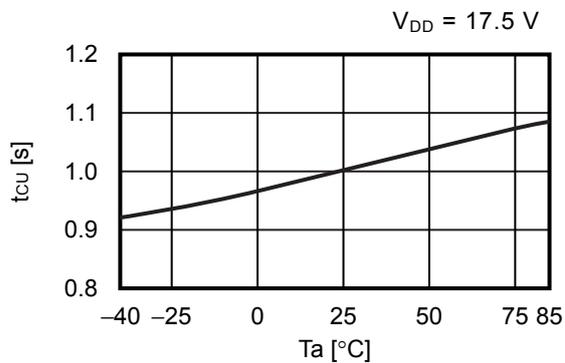
2.3 $I_{OPE} - V_{DD}$

$T_a = +25^\circ\text{C}$



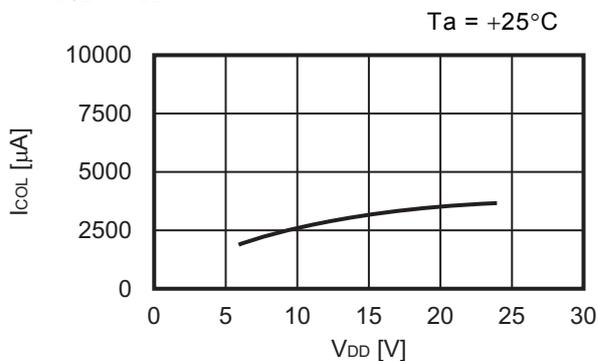
3. 遅延時間

3.1 $t_{CU} - T_a$

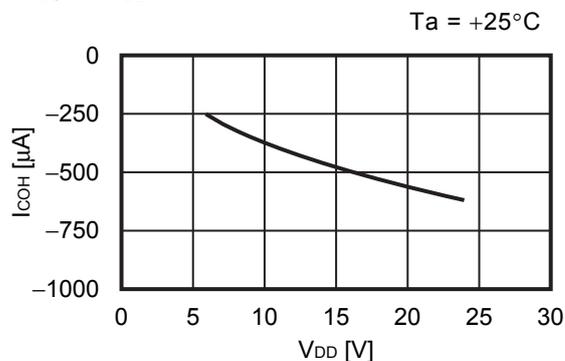


4. 出力電流

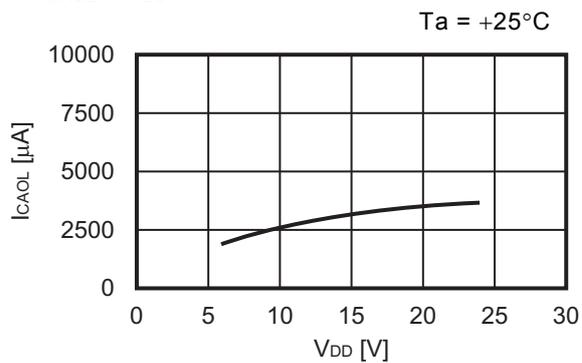
4.1 $I_{COL} - V_{DD}$



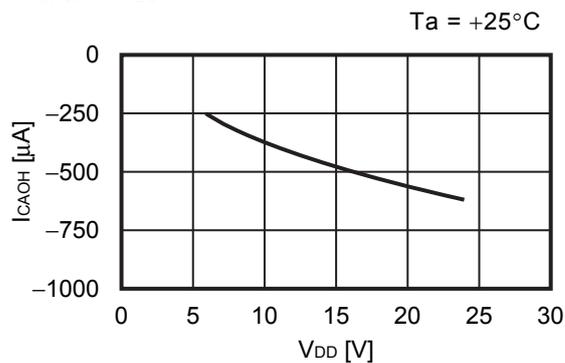
4.2 $I_{COH} - V_{DD}$



4.3 $I_{CAOL} - V_{DD}$

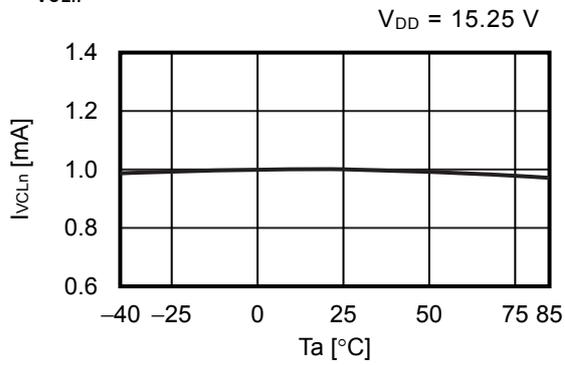


4.4 $I_{CAOH} - V_{DD}$

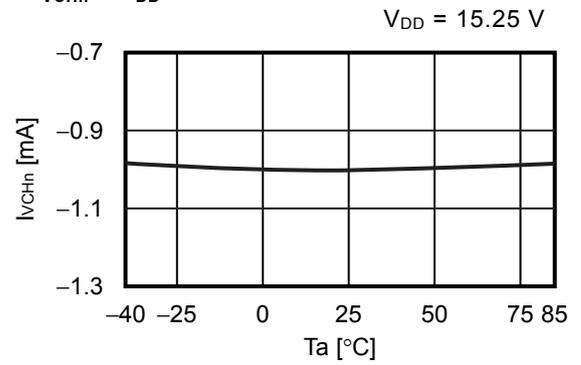


5. 入力電流

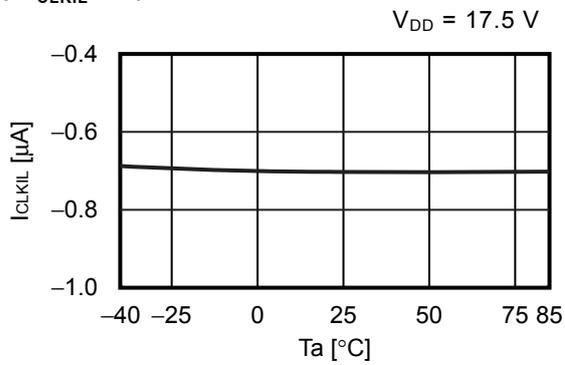
5.1 $I_{VCLn} - T_a$



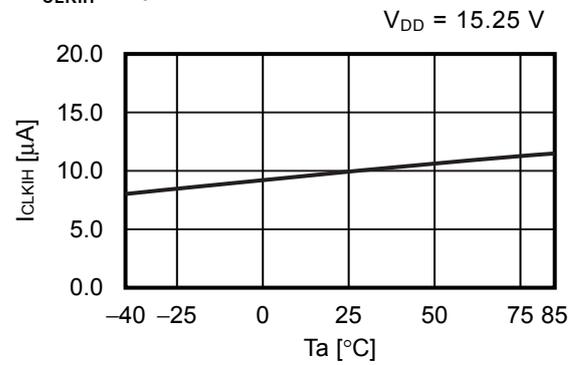
5.2 $I_{VCHn} - V_{DD}$



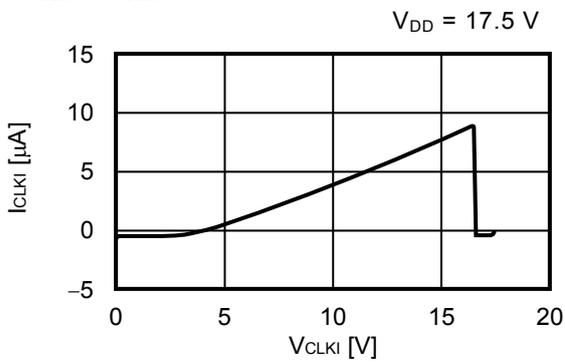
5.3 $I_{CLKIL} - T_a$



5.4 $I_{CLKIH} - T_a$

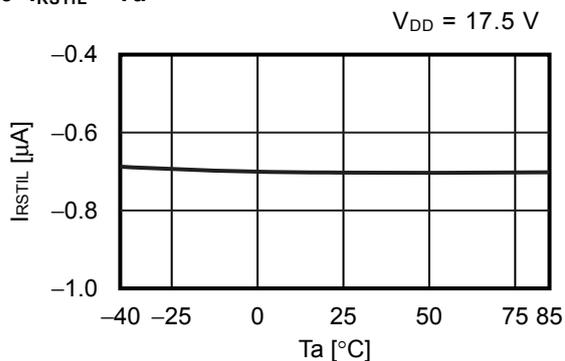


5.5 $I_{CLKI} - V_{CLKI}$

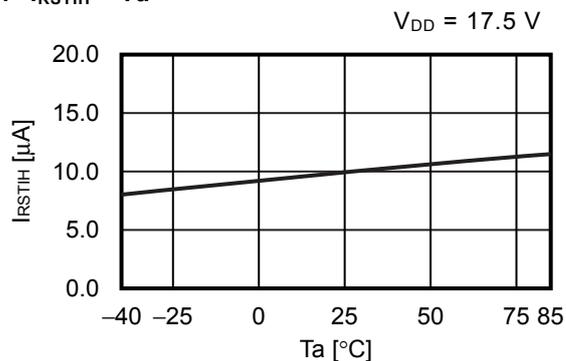


備考 n = 1 ~ 5

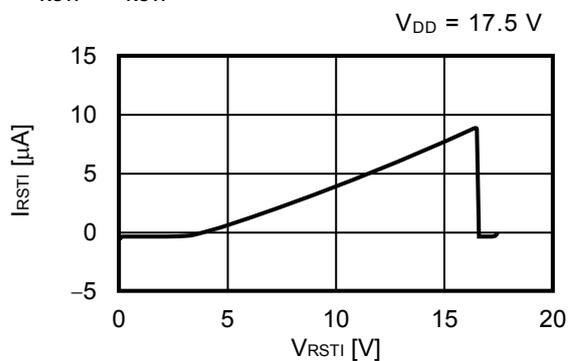
5. 6 $I_{RSTIL} - T_a$



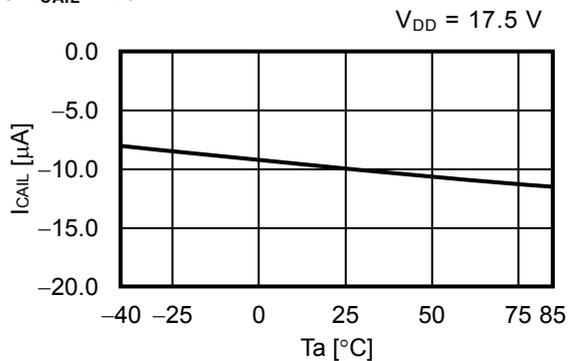
5. 7 $I_{RSTIH} - T_a$



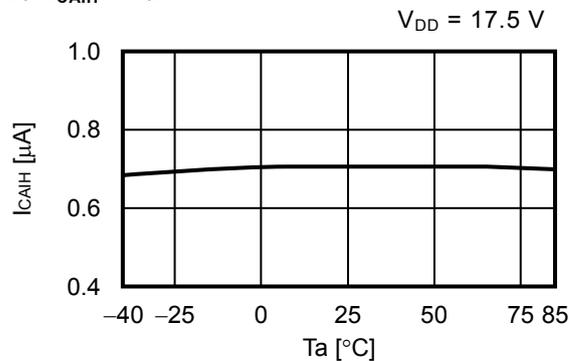
5. 8 $I_{RSTI} - V_{RSTI}$



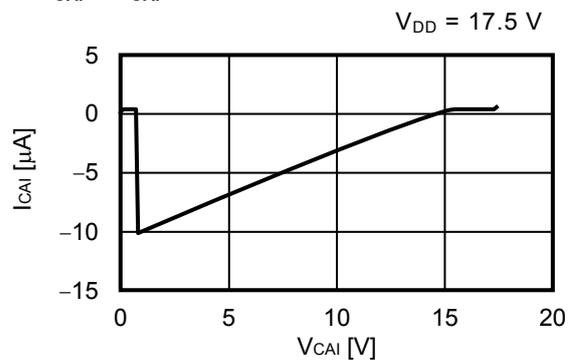
5. 9 $I_{CAIL} - T_a$



5. 10 $I_{CAIH} - T_a$



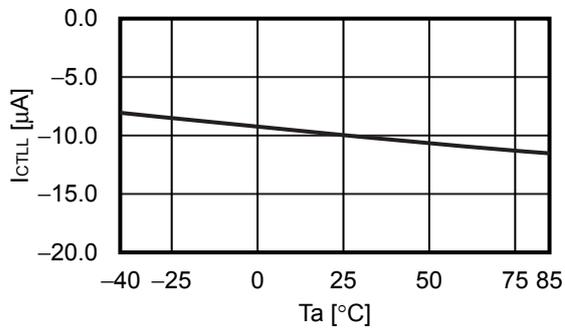
5. 11 $I_{CAI} - V_{CAI}$



備考 $n = 1 \sim 5$

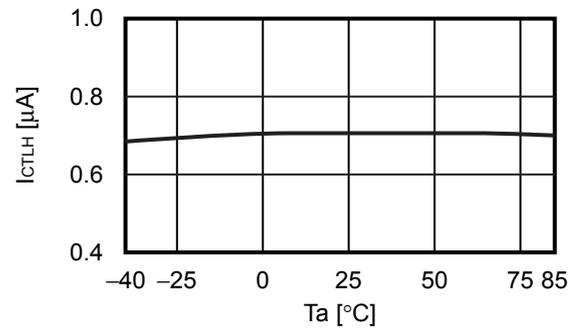
5. 12 $I_{CTL} - T_a$

$V_{DD} = 17.5 \text{ V}$



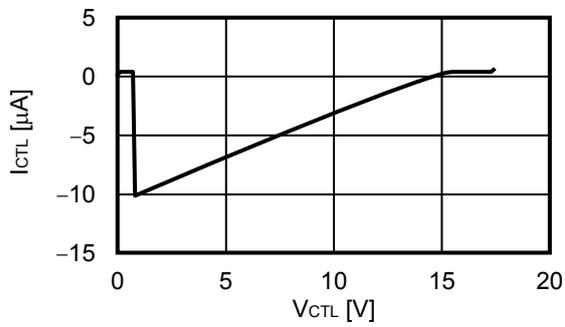
5. 13 $I_{CTLH} - T_a$

$V_{DD} = 17.5 \text{ V}$

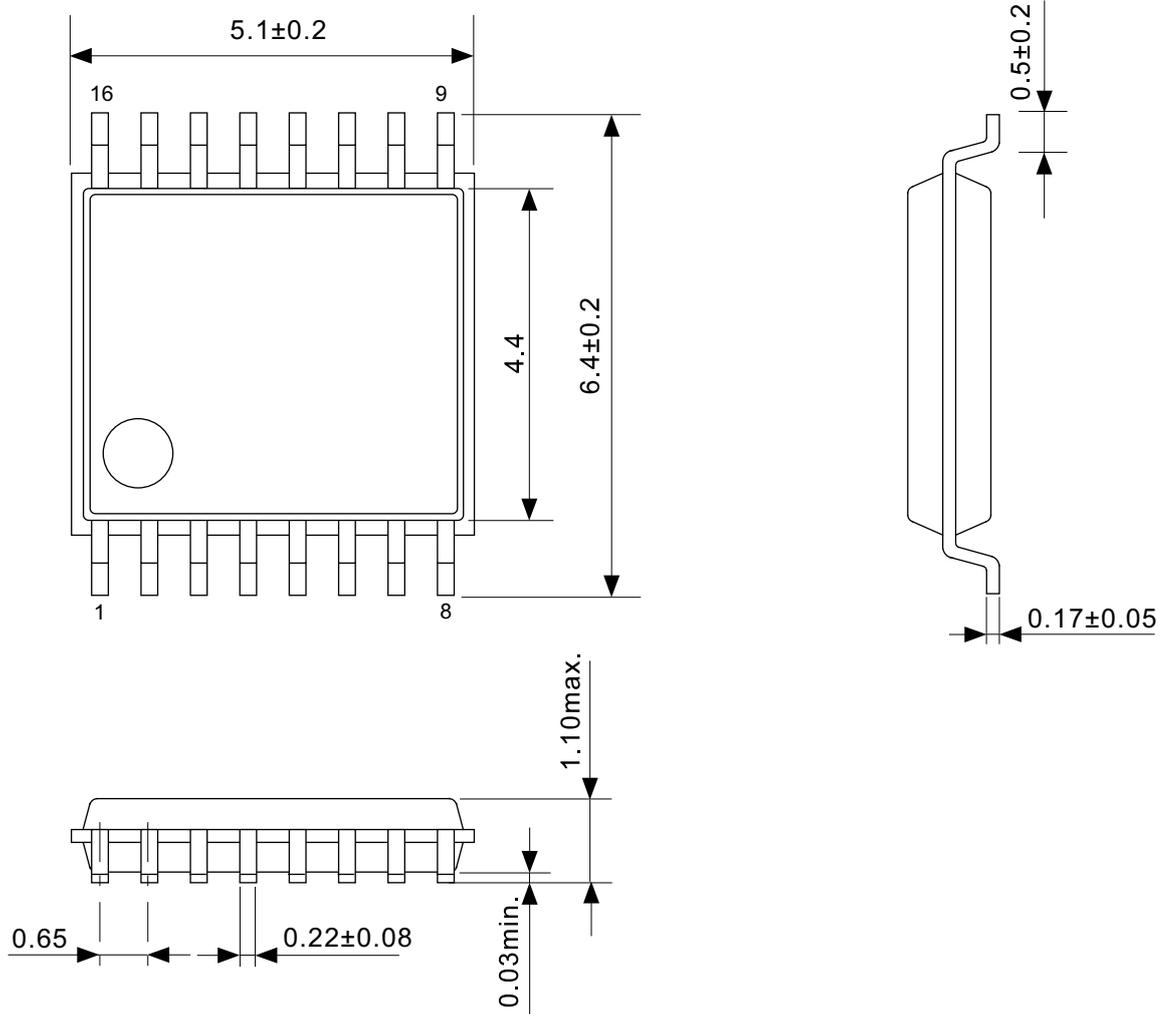


5. 14 $I_{CTL} - V_{CTL}$

$V_{DD} = 17.5 \text{ V}$

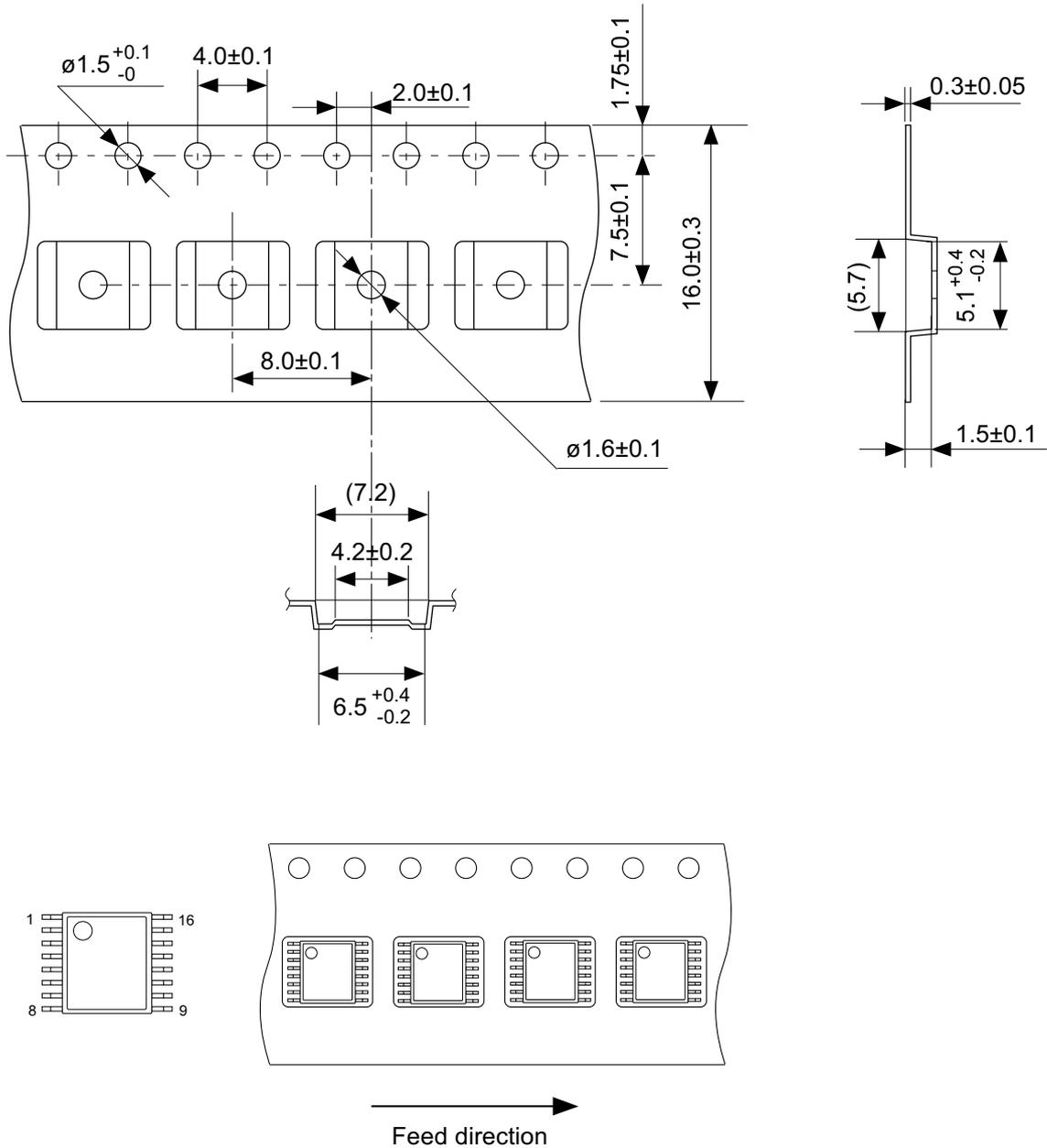


備考 $n = 1 \sim 5$



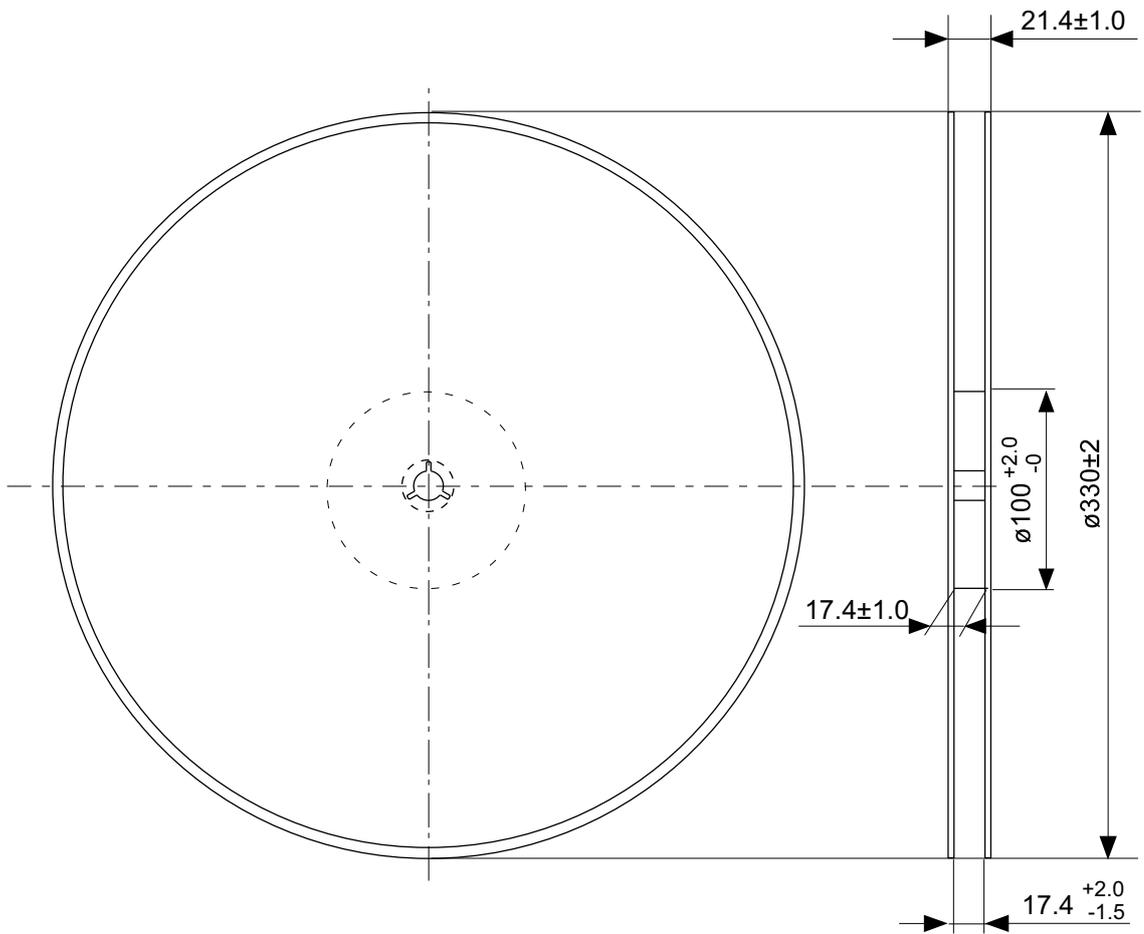
No. FT016-A-P-SD-1.2

TITLE	TSSOP16-A-PKG Dimensions
No.	FT016-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

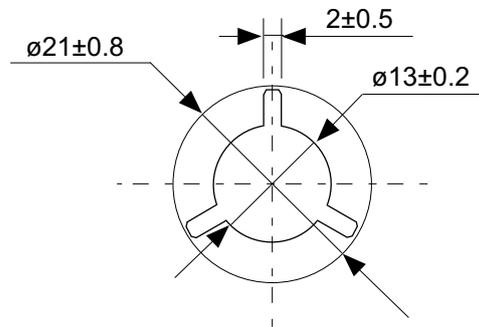


No. FT016-A-C-SD-1.1

TITLE	TSSOP16-A-Carrier Tape
No.	FT016-A-C-SD-1.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. FT016-A-R-S1-1.0

TITLE	TSSOP16-A- Reel		
No.	FT016-A-R-S1-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com