

本ICは、CMOS技術を使用して開発した、電流モニタ機能付きのハイサイドスイッチです。Pch出力トランジスタがオンすると、VOOUT端子に接続された負荷に電圧を供給します。電流モニタは、ハイサイドスイッチに流れる電流を測定し、負荷電流に応じた電圧を出力します。また、ハイサイドスイッチに流れる電流が設定値を越えないように制限します。

また、本ICはPch出力トランジスタのオン、オフを制御するためのON/OFF回路と、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・ 入力電圧 : 4.5 V ~ 36.0 V
- ・ 消費電流 : 動作時 : 55 μ A typ.、95 μ A max. ($T_j = -40^\circ\text{C} \sim +150^\circ\text{C}$)
: パワーオフ時 : 0.6 μ A typ.、2.0 μ A max. ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ オン抵抗 : $R_{ON} = 0.6 \Omega$ typ., 1.0 Ω max. ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・ リミット電流 : 300 mA ~ 600 mA間において10 mAステップで選択可能
- ・ リミット電流精度 : $\pm 10\%$
- ・ 電流モニタ機能 : CSO端子電圧をモニタすることで負荷電流をモニタ可能
- ・ サーマルシャットダウン回路を内蔵 : ラッチタイプ*1、検出温度170°C typ.
- ・ 過電圧検出回路を内蔵 : 高電圧側の出力短絡を検出
- ・ ON/OFF回路を内蔵 : 電池の長寿命化に対応可能
- ・ 低電圧誤動作防止機能 (UVLO) : 2.6 V typ. (検出電圧)
- ・ 動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー
- ・ 45 Vロードダンプ耐性あり
- ・ AEC-Q100対応*2

*1. ヒステリシスタイプの製品をご希望のときは、販売窓口までお問い合わせください。

*2. 詳細は、販売窓口までお問い合わせください。

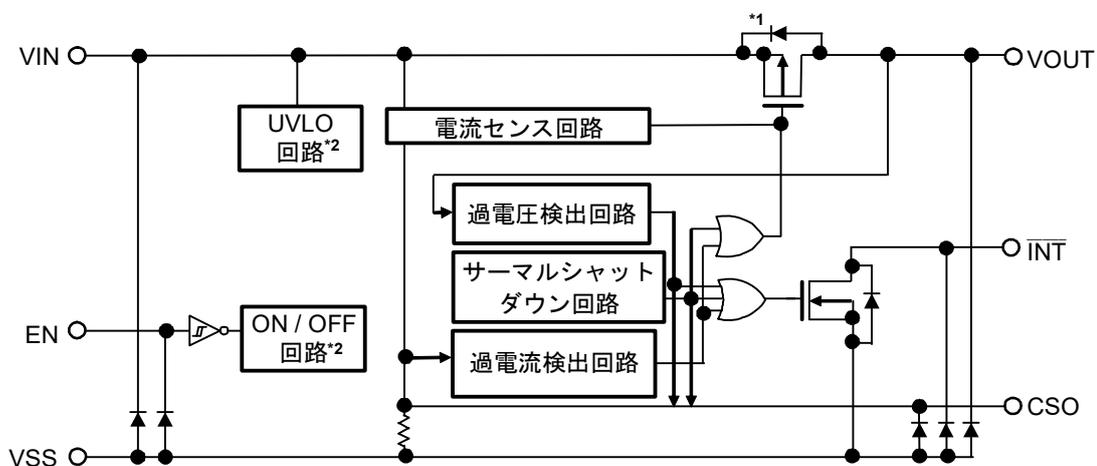
■ 用途

- ・ 車載サラウンドカメラECU
- ・ カメラモジュールの接続診断

■ パッケージ

- ・ HSNT-8(2030)

■ ブロック図



*1. 寄生ダイオード

*2. ON / OFF回路とUVLO回路は、内部回路、Pch出力トランジスタ、Nch出力トランジスタを制御します。

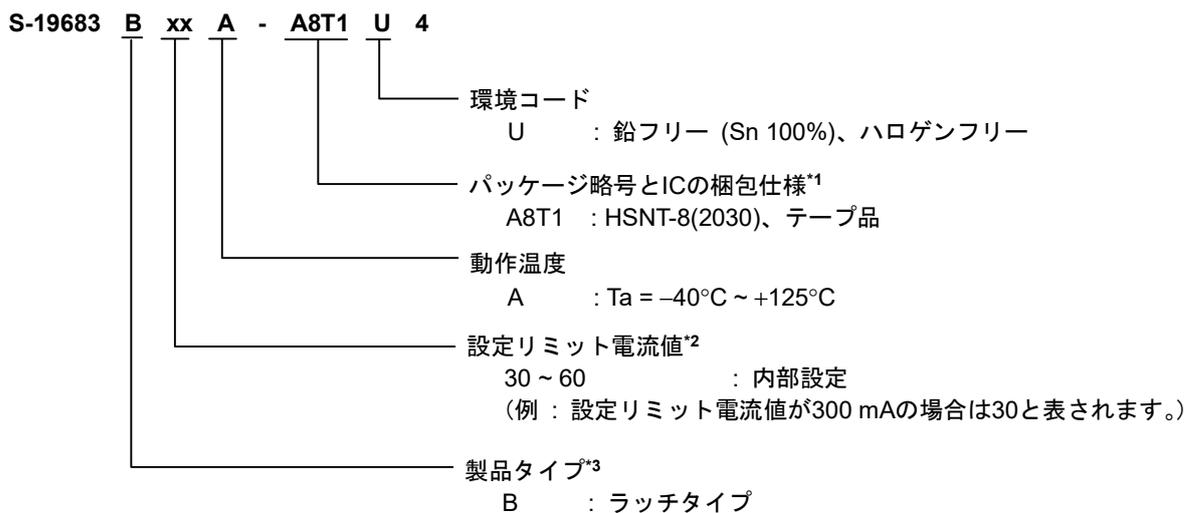
図1

■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード1に対応しています。
 AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

1. 製品名



- *1. テープ図面を参照してください。
- *2. "4. 製品名リスト" を参照してください。
- *3. "2. 製品タイプ機能別一覧" を参照してください。

2. 製品タイプ機能別一覧

表1

製品タイプ	ON / OFF論理	サーマルシャットダウン回路
B	アクティブ "H"	ラッチタイプ

備考 ヒステリシスタイプの製品をご希望のときは、販売窓口までお問い合わせください。

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
HSNT-8(2030)	PP008-A-P-SD	PP008-A-C-SD	PP008-A-R-SD	PP008-A-L-SD

4. 製品名リスト

ON/OFF 論理 : アクティブ "H"
サーマルシャットダウン回路 : ラッチタイプ

表3

リミット電流	HSNT-8(2030)
400 mA ± 10%	S-19683B40A-A8T1U4
500 mA ± 10%	S-19683B50A-A8T1U4
600 mA ± 10%	S-19683B60A-A8T1U4

備考 上記以外の製品をご希望のときは、販売窓口までお問い合わせください。

■ ピン配置図

1. HSNT-8(2030)

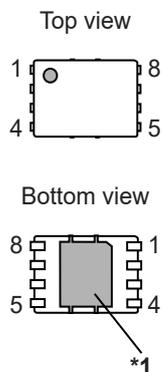


図2

表4

端子番号	端子記号	端子内容
1	VIN	電圧入力端子
2	NC*2	無接続
3	EN	イネーブル端子
4	VSS	GND端子
5	CSO	電流センス出力端子兼状態出力端子
6	INT	割り込み信号出力端子
7	NC*2	無接続
8	VOUT	電圧出力端子

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。
ただし、電極としての機能には使用しないでください。
- *2. NCは電氣的にオープンを示します。
このため、VIN端子またはVSS端子に接続しても問題ありません。

■ 絶対最大定格

表5

(特記なき場合 : $T_j = -40^{\circ}\text{C} \sim +150^{\circ}\text{C}$)

項目	記号	絶対最大定格	単位
入力電圧	V_{IN}	$V_{SS} - 0.3 \sim V_{SS} + 45$	V
	V_{EN}	$V_{SS} - 0.3 \sim V_{IN} + 0.3 \leq V_{SS} + 45$	V
出力電圧	V_{OUT}	$V_{SS} - 0.3 \sim V_{IN} + 1 \leq V_{SS} + 45$	V
	V_{CSO}	$V_{SS} - 0.3 \sim V_{IN} + 0.3 \leq V_{SS} + 7$	V
	V_{INT}	$V_{SS} - 0.3 \sim V_{SS} + 7$	V
出力電流	I_{OUT}	800	mA
	I_{INT}	13.2	mA
ジャンクション温度	T_j	-40 ~ +150	°C
動作周囲温度	T_{opr}	-40 ~ +125	°C
保存温度	T_{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ_{JA}	HSNT-8(2030)	Board A	-	181	-	°C/W
			Board B	-	135	-	°C/W
			Board C	-	40	-	°C/W
			Board D	-	42	-	°C/W
			Board E	-	32	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 推奨動作条件

表7

項目	記号	条件	Min.	Typ.	Max.	単位
入力電圧	V_{IN}	-	4.5	-	36.0	V
EN端子電圧	V_{EN}	-	0	-	V_{IN}	V
入力容量	C_{IN}	-	0.1	-	-	μF
出力容量	C_L	-	-	0.1	-	μF
電流センス出力容量	C_{CSO}	-	0.01	0.1	1.0	μF
INT端子外部プルアップ抵抗	R_{INT}	-	3	-	-	k Ω

■ 電気的特性

表8

(特記なき場合 : $V_{IN} = 13.5 V$, $T_j = -40^\circ C \sim +150^\circ C$)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路
動作時消費電流	I_{SS1}	$V_{EN} = V_{IN}$, $I_{OUT} = 0 mA$	-	55	95	μA	1
パワーオフ時消費電流	I_{SS2}	$V_{EN} = 0 V$, $I_{OUT} = 0 mA$ $T_j = -40^\circ C \sim +125^\circ C$	-	0.6	2.0	μA	1
オン抵抗 ^{*1}	R_{ON}	$V_{EN} = V_{IN}$, $V_{IN} \geq 5.0 V$ $T_j = -40^\circ C \sim +125^\circ C$	-	0.6	1.0	Ω	2
出力オフリーク電流	$I_{LEAK,VOUT}$	$V_{EN} = 0 V$, $V_{OUT} = 0 V$ $T_j = -40^\circ C \sim +125^\circ C$	-	0	2.0	μA	3
リミット電流 ^{*2}	I_{LIM}	-	$I_{LIM(S)} \times 0.9$	$I_{LIM(S)}$	$I_{LIM(S)} \times 1.1$	mA	3
CSO端子電流リミット電圧	V_{CSO_lim}	-	2.38	2.55	2.65	V	3
CSO端子サーマルシャットダウン検出時出力電圧	V_{CSO_TSD}	-	2.65	2.80	2.95	V	-
CSO端子過電圧検出時出力電圧	V_{CSO_OVD}	$V_{OUT} > V_{IN} + 0.3 V$	3.00	3.10	3.20	V	3
割り込み出力電圧 "L"	V_{OL_INT}	$V_{DD} = 5.0 V$, $R_{INT} = 3 k\Omega$	-	-	0.4	V	4
割り込み出力リーク電流	I_{LEAK_INT}	$V_{DS} = 5.0 V$	-	-	1.0	μA	5
EN端子入力電圧 "H"	V_{SH}	-	2.0	-	-	V	6
EN端子入力電圧 "L"	V_{SL}	-	-	-	0.8	V	6
EN端子入力電流 "H"	I_{SH}	$V_{EN} = V_{IN}$	-	0.1	1.0	μA	6
EN端子入力電流 "L"	I_{SL}	$V_{EN} = 0 V$	-0.2	0	0.2	μA	6
サーマルシャットダウン検出温度	T_{SD}	ジャンクション温度	-	170	-	$^\circ C$	-
過電圧検出電圧	V_{OVD+}	-	-	$V_{IN} + 0.12$	-	V	-
過電圧解除電圧	V_{OVD-}	-	-	$V_{IN} + 0.06$	-	V	-
UVLO検出電圧	V_{UVLO-}	-	2.1	2.6	-	V	-
UVLO解除電圧	V_{UVLO+}	-	-	2.8	3.3	V	-
ターンオン遅延時間 ^{*3}	$t_{d,ON}$	$I_{OUT} = 50 mA$, $C_{OUT} = 0.1 \mu F$	20	75	160	μs	7
ターンオフ遅延時間 ^{*3}	$t_{d,OFF}$	$I_{OUT} = 50 mA$, $C_{OUT} = 0.1 \mu F$	5	15	60	μs	7
ターンオン時間 ^{*3}	t_{ON}	$I_{OUT} = 50 mA$, $C_{OUT} = 0.1 \mu F$	25	85	180	μs	7
ターンオフ時間 ^{*3}	t_{OFF}	$I_{OUT} = 50 mA$, $C_{OUT} = 0.1 \mu F$	10	35	100	μs	7
電流センス出力電圧セトリング時間 ^{*4}	$t_{set,CS1}$	$C_{CSO} = 0.1 \mu F$	-	-	$\frac{450}{I_{LIM(S)} [A]}$	μs	-
電流センス出力電圧セトリング時間 ^{*4}	$t_{set,CS2}$	$C_{CSO} = 0.1 \mu F$	-	-	$\frac{450}{I_{LIM(S)} [A]}$	μs	-
割り込み "L" 出力遅延時間 ^{*5}	t_{dL_INT}	-	-	500	-	μs	8

- *1. $R_{ON} = \frac{(V_{IN} - V_{OUT})}{I_{OUT}}$
- *2. I_{LIM} : 実際のリミット電流
 $I_{LIM(S)}$: 設定リミット電流
 大電流時には許容損失に注意してください。.
- *3. 図3を参照してください。
- *4. 図4を参照してください。この規格は設計保証です。
- *5. CSO端子電圧が V_{CSO_lim} を越えてからINT端子電圧が "L" レベル電圧を出力し始めるまでの時間です。

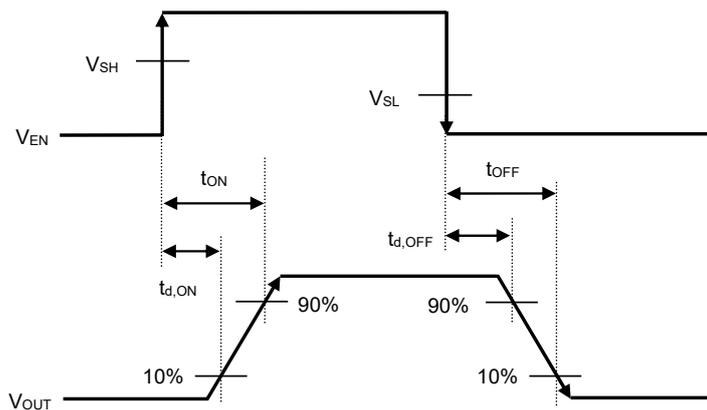


図3

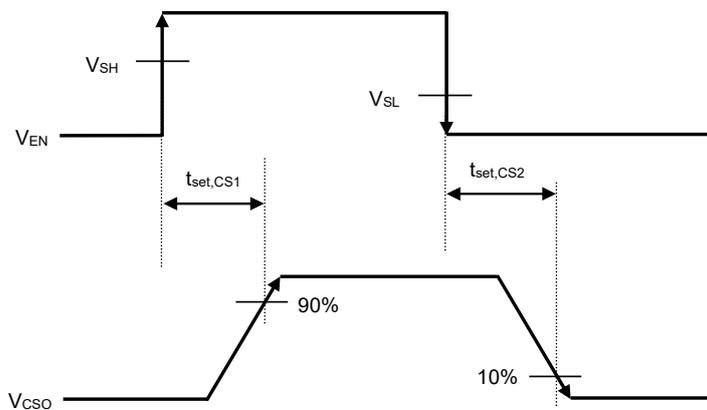


図4

■ 測定回路

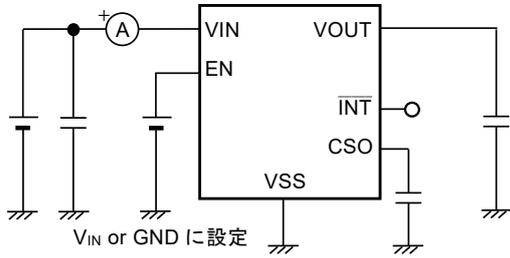


図5 測定回路1

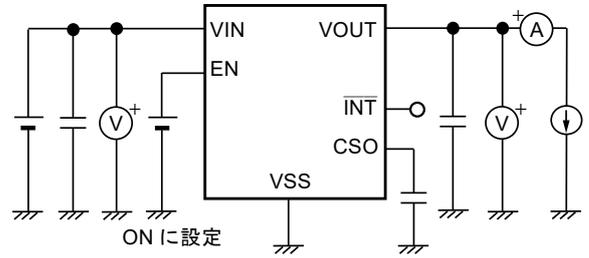


図6 測定回路2

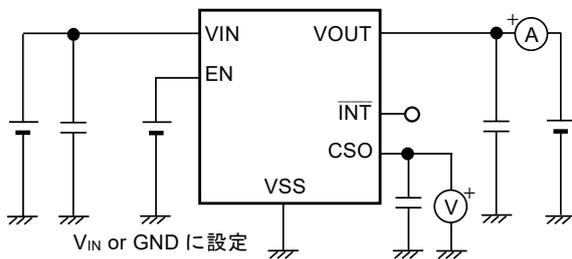


図7 測定回路3

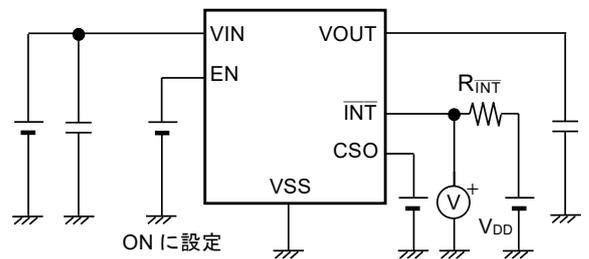


図8 測定回路4

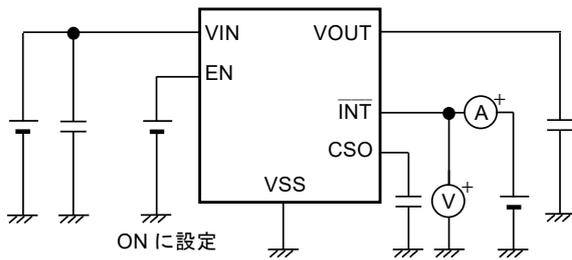


図9 測定回路5

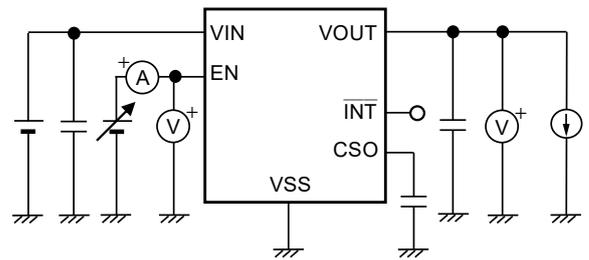


図10 測定回路6

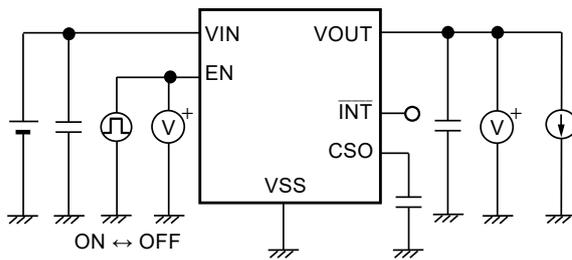


図11 測定回路7

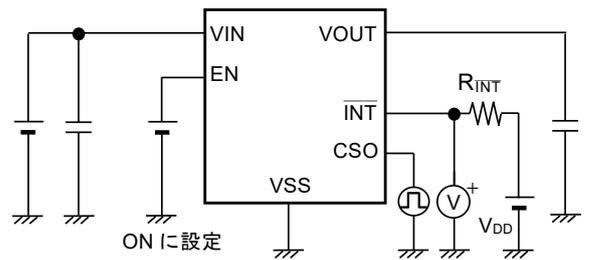
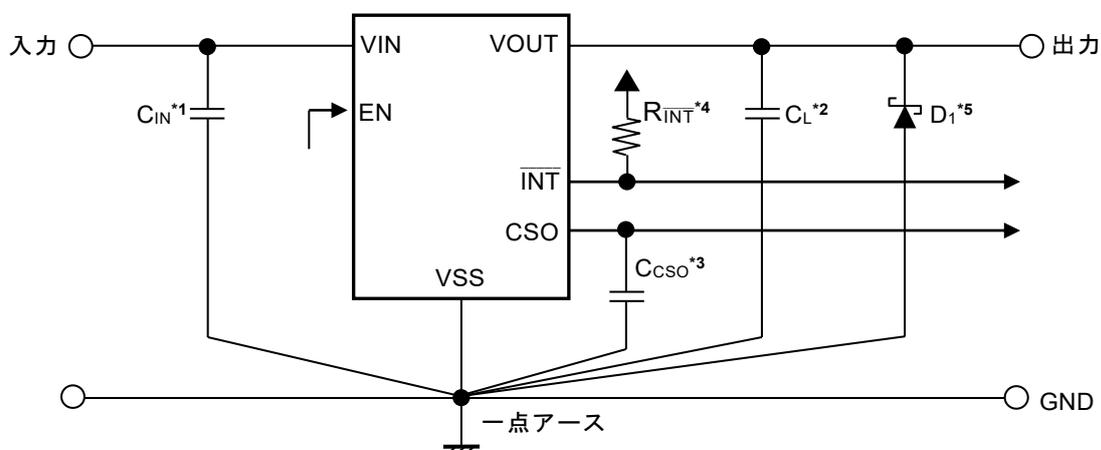


図12 測定回路8

■ 標準回路



- *1. C_{IN} は入力安定用コンデンサです。
- *2. C_L は出力安定用コンデンサです。
- *3. C_{CSO} はCSO端子出力安定用コンデンサです。
- *4. R_{INT} はINT端子外部プルアップ抵抗です。
- *5. D_1 は負荷回路によって引き起こされる負電圧を制限するための保護ショットキーバリアダイオード (SBD)です。アプリケーションで出力に接続される負荷回路によっては、 D_1 は必要ではありません。

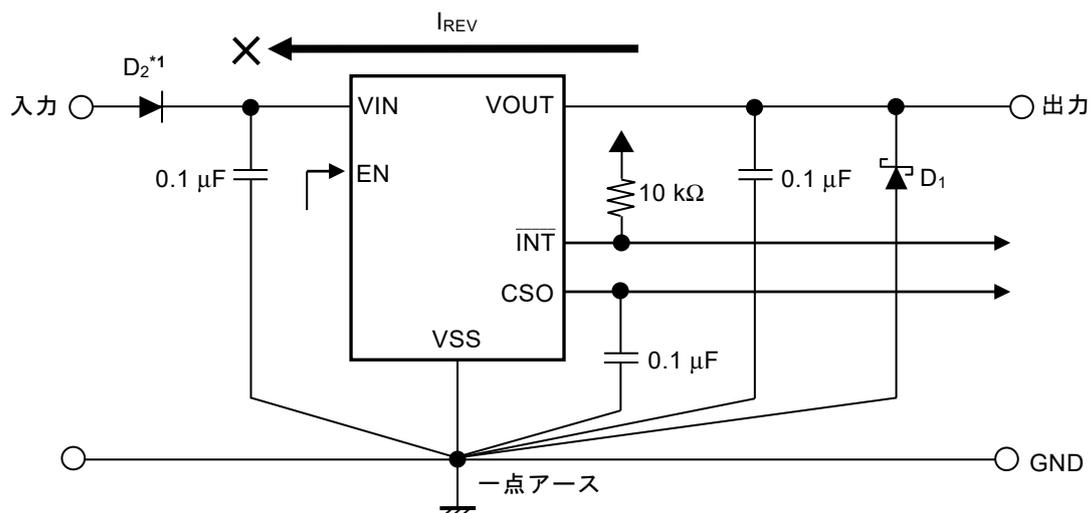
図13

注意 上記接続図は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 応用回路例

1. 入力ラインに逆流電流保護用の整流ダイオードを用いる場合

図14では、 D_2 が入力ラインとVIN端子の間に接続されることで、過電圧検出回路はVOUT端子の過電圧を検出するように動作します。もし図14とは違って、整流ダイオードがVOUT端子と出力ラインの間に接続される場合、逆流電流保護は機能しますが、VOUT端子に過電圧が発生しなくなるため本ICは出力ラインの過電圧を検出することはできません。



*1. D_2 は出力から入力に逆流電流 (I_{REV}) が流れるのを防ぐための整流ダイオードです。

図14

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

2. 並列動作

図15に本ICを2つ並列動作させる場合の接続図を示します。並列接続することにより、出力電流を2倍に拡張することができます。

図15と同じようにn*1個のICを並列接続すると、出力電流をn倍に拡張することができます。同じ設定リミット電流のn個のICを並列動作させた場合、全体のオン抵抗 ($R_{ON,n}$) は $R_{ON,n} = R_{ON} / n$ に、全体のリミット電流 ($I_{LIM,n}$) は $I_{LIM,n} = I_{LIM} \times n$ になります。

本ICの並列動作の応用については、アプリケーションノート "S-19682B/19683Bシリーズの並列動作" を参照してください。

*1. n: 2以上の整数

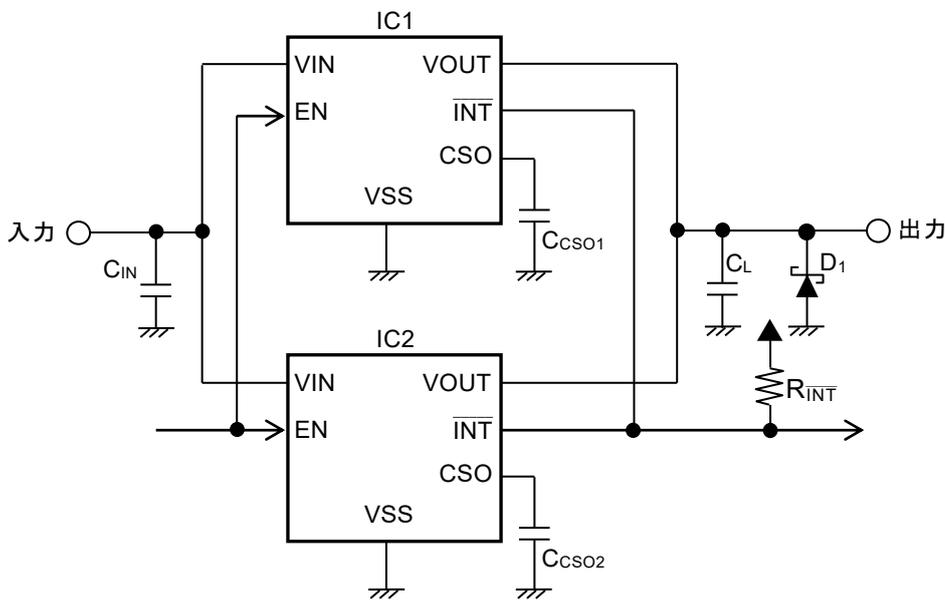


図15

- 注意
1. 各IC間の電流バランスを安定させるため、各ICのCSO端子同士は互いに接続しないでください。また、CSO端子出力安定用コンデンサは各ICのCSO端子にそれぞれ接続してください。
 2. 入力安定用コンデンサ (C_{IN})、出力安定用コンデンサ (C_L)、保護ショットキーバリアダイオード (D_1) は図15のようにそれぞれ共有できますが、各ICを互いに近くに配置し、 C_{IN} 、 C_L 、 D_1 は各ICの接続端子のなるべく直近に配置してください。
 3. 上記接続図は、動作を保証するものではありません。実際のアプリケーションで十分な評価をおこなってください。

■ 動作説明

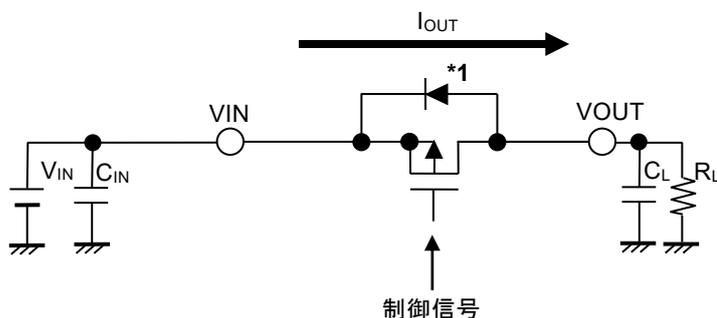
1. 基本動作

図16に本ICの基本動作説明のためのブロック図を示します。

VIN端子には外部電源を接続し、VOUT端子には負荷を接続します。IC内部の制御信号により、Pch出力トランジスタはオンまたはオフし、VIN端子 - VOUT端子間でスイッチ動作をします。

Pch出力トランジスタがオンすると、VIN端子 - VOUT端子間が接続されます。VOUT端子から負荷に流れる出力電流 (I_{OUT}) は、VINからPch出力トランジスタを介して供給されるため、VINからPch出力トランジスタに流れる電流は、 I_{OUT} となります。オン抵抗 (R_{ON}) を持つPch出力トランジスタに I_{OUT} が流れることによって電圧降下 (V_{drop}) が発生するため、負荷に供給される電圧 (V_{OUT}) は、式 (1) から求められる値になります。

$$(1) \quad V_{OUT} = V_{IN} - I_{OUT} \times R_{ON}$$



*1. 寄生ダイオード

図16

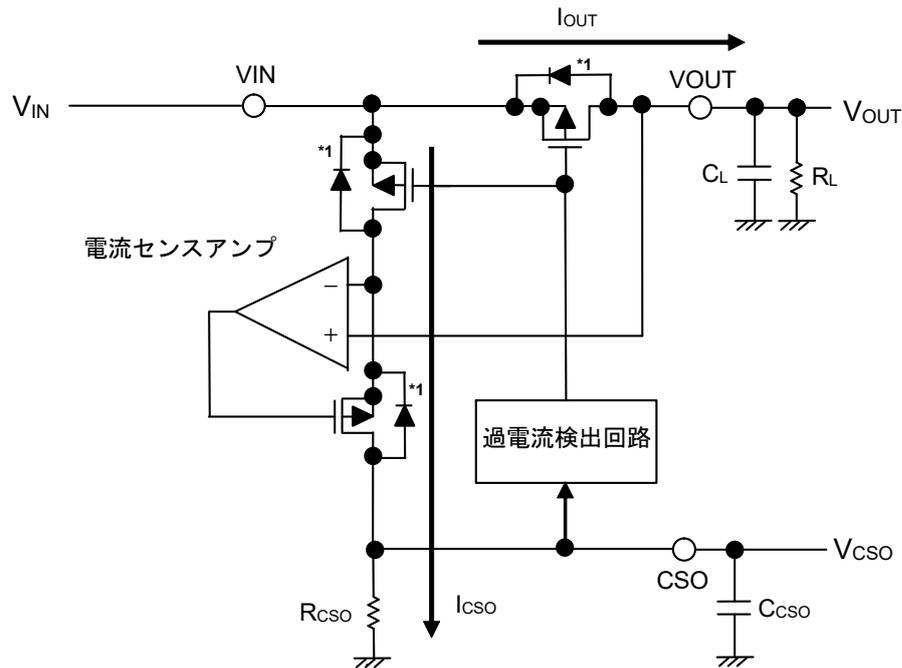
2. 電流モニタ動作

図17に本ICの電流モニタ機能のブロック図を示します。

電流モニタは、Pch出力トランジスタに流れる電流を測定し、内部回路定数に応じた倍率でCSO端子に電圧を出力します。

電流センスアンプは、電流センス抵抗 (R_{CSO}) に流れるセンス電流 (I_{CSO}) が出力電流 (I_{OUT}) に比例するように動作します。その結果、CSO端子電圧 (V_{CSO}) は、 $V_{CSO} = I_{CSO} \times R_{CSO}$ となり、出力電流 (I_{OUT}) に比例した電圧となります。図18に2種類のリミット電流設定値における V_{CSO} と I_{OUT} の関係を示します。

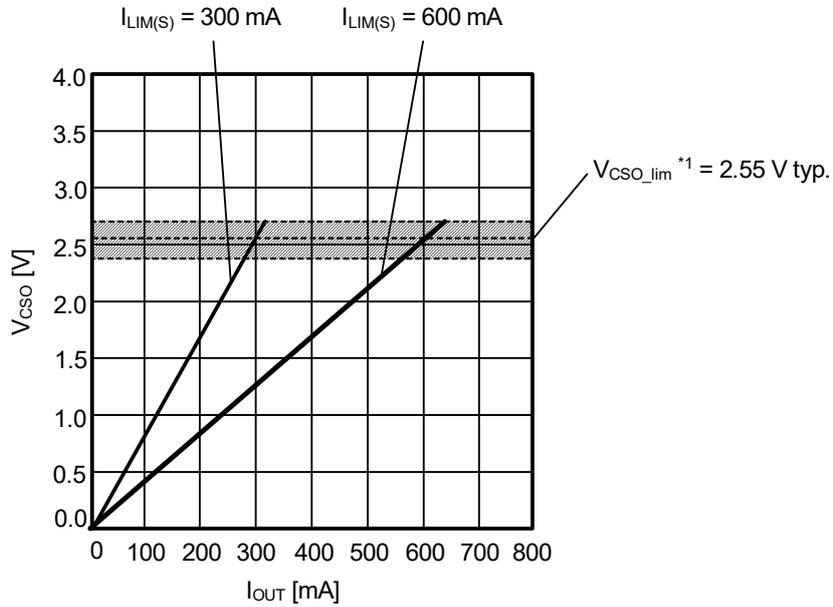
CSO端子電圧がCSO端子電流リミット電圧 (V_{CSO_lim}) まで達すると、過電流リミット動作となり、出力電圧 (V_{OUT}) を低下させることで、リミット電流 (I_{LIM}) 以上の大きな電流がPch出力トランジスタに流れないように制御します。また、INT端子は、過電流リミット動作時に V_{SS} 電位を出力します。



*1. 寄生ダイオード

図17

- 注意1. 実効的な I_{CSO} が変化してしまうため、CSO端子に外部よりDC電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な I_{LIM} が得られないことがあります)。
2. 上記接続図は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、接続を決定してください。



*1. CSO端子電流リミット電圧

図18

表9

電流リミット回路	VOUT端子電圧	CSO端子電圧	INT端子電圧
検出	$I_{LIM} \times R_L$	2.55 V typ.	V_{SS} 電位
解除	設定値	設定値	プルアップ電位

備考 設定リミット電流値 ($I_{LIM(S)}$) は、300 mA ~ 600 mA間において10 mAステップで選択可能です。

3. EN端子

スイッチ動作と電流モニタ動作の起動および停止を行います。EN端子をOFFに設定すると内部回路は動作を停止し、Pch出力トランジスタとNch出力トランジスタ (INT端子) をオフさせ、消費電流を大幅に抑えます。

EN端子に関する内部等価回路は図19の構成になっています。EN端子がフローティング状態のとき、内部でVSS端子にプルダウンされているため、VOUT端子はVSSレベルとなります。EN端子電流については、「■ 電気的特性」、EN端子入力電流 "H" を参照してください。

なお、EN端子に0.6 V ~ $V_{IN} - 0.3$ Vの電圧を印加すると消費電流が増加するため、注意してください。

表10

製品タイプ	EN端子	内部回路	VOUT端子電圧	CSO端子電圧	INT端子電圧	消費電流
B	"H": ON	動作	$V_{IN} - V_{drop}^{*1}$	設定値	設定値	I_{SS1}
B	"L": OFF	停止	VSS電位	プルダウン電位	プルアップ電位	I_{SS2}

*1. オン抵抗 (R_{ON}) を持つPch出力トランジスタに I_{OUT} が流れることによって電圧降下が発生します。

$$V_{drop} = R_{ON} \times I_{OUT}$$

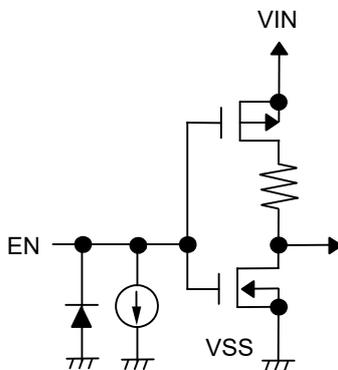


図19

4. サーマルシャットダウン回路

本ICは、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。

ジャンクション温度が170°C typ.に上昇すると、サーマルシャットダウン回路が検出状態となり、Pch出力トランジスタをオフします。サーマルシャットダウン回路の検出状態はラッチされ、ジャンクション温度が低下しても、Pch出力トランジスタはオフしたままとなります。

EN端子によってICをパワーオフ状態にするか、入力電圧 (V_{IN}) を低下させてUVLO回路を検出状態にすることによって、サーマルシャットダウン回路の検出状態のラッチは解除されます。UVLO回路を検出状態にするためには、 V_{IN} を2.1 V以下にしてください。

- 注意 1.** V_{IN} の急峻な変動が発生すると、ジャンクション温度が170°C typ.に達していなくてもサーマルシャットダウン回路が検出状態になる可能性があるため、 V_{IN} が十分安定するように注意してください。また、実際のアプリケーションで十分な評価を行ってください。
- 2.** V_{OUT} 端子が急峻にGNDに短絡されると、アプリケーション上のインダクタンスと C_L を含むキャパシタンスとの共振現象により、 V_{OUT} 端子に絶対最大定格を越える負電圧が発生する可能性があります。絶対最大定格外の負電圧が発生すると、ジャンクション温度が170°C typ.に達していなくてもサーマルシャットダウン回路が検出状態になる可能性があります。 V_{OUT} 端子が急峻にGNDに短絡された後、短絡が解消されても V_{OUT} が上昇しない場合は、検出状態のラッチを解除してください。

5. 過電圧検出回路

本ICは、出力電圧が $V_{OUT} \geq V_{IN} + 0.12 \text{ V typ.}$ の場合、過電圧を検出します。

過電圧を検出した場合、Pch出力トランジスタはオフとなり、CSO端子電圧は3.10 V typ.に上昇します。INT端子は V_{SS} レベルを出力します。

表11

過電圧検出回路	VOUT端子電圧	CSO端子電圧	INT端子電圧
検出	$V_{OUT} \geq V_{IN} + 0.12 \text{ V typ.}$	3.10 V typ.	V_{SS} 電位
解除	$V_{OUT} < V_{IN} + 0.06 \text{ V typ.}$	設定値	プルアップ電位

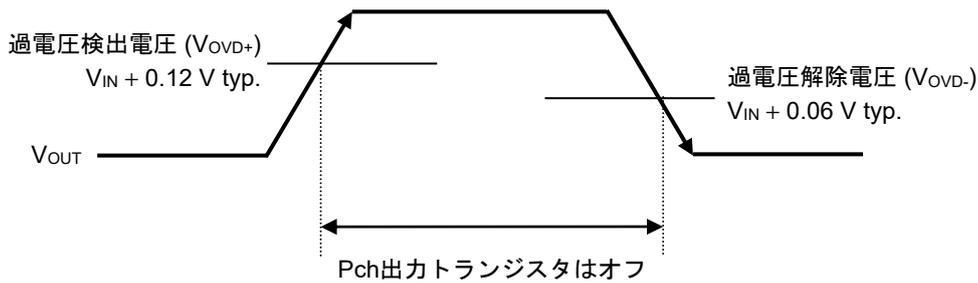


図20

6. 低電圧誤動作防止機能 (UVLO)

本ICはUVLO回路を内蔵しています。入力電圧 (V_{IN}) がUVLO検出電圧 (V_{UVLO-}) よりも低くなると内部回路は動作を停止し、Pch出力トランジスタとNch出力トランジスタ (INT端子) はオフとなります。ラッチタイプのサーマルシャットダウン回路の場合、検出状態のラッチを解除します。

V_{IN} がUVLO解除電圧 (V_{UVLO+}) よりも高くなると内部回路は動作を開始します。 V_{UVLO-} は2.6 V typ.、 V_{UVLO+} は2.8 V typ.です。

なお、電源起動直後、 V_{IN} が V_{UVLO+} よりも高くても内部回路が安定動作するまでの期間は、Pch出力トランジスタとNch出力トランジスタ (INT端子) はオフとなります。

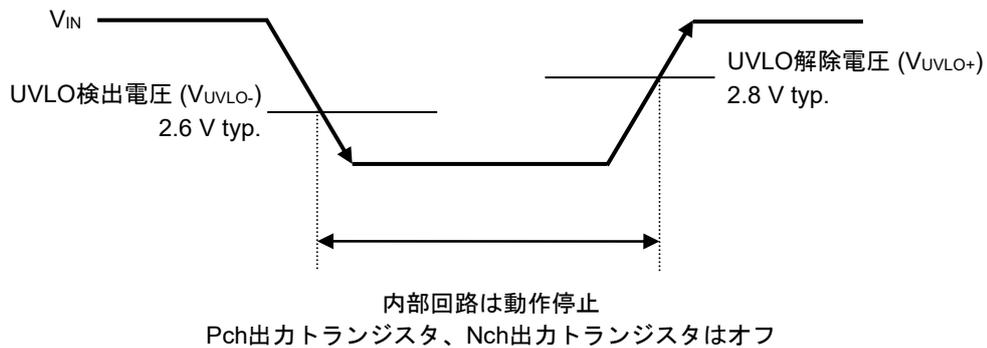


図21

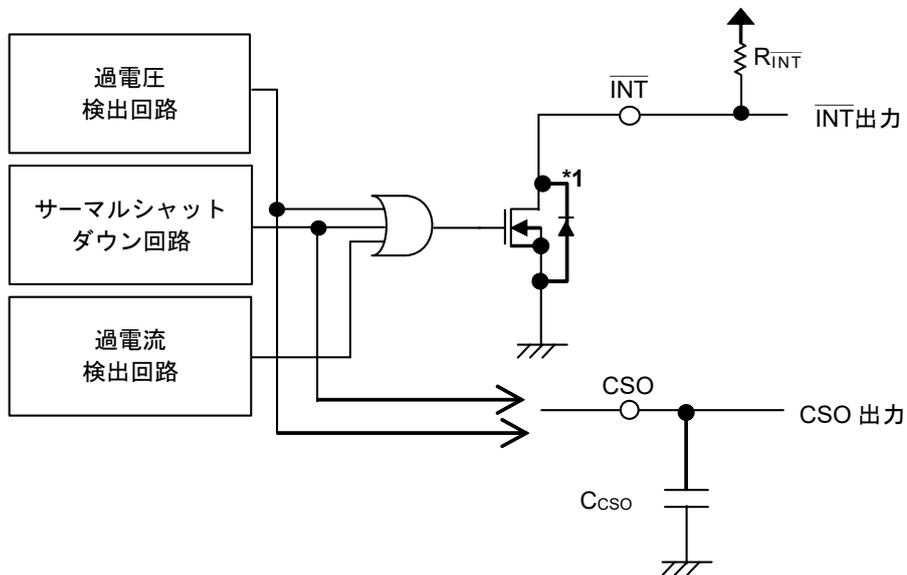
7. CSO端子、 $\overline{\text{INT}}$ 端子出力機能

本ICは、CSO端子電圧をモニタすることで、下記のいずれの状態で作動しているかを判断することができます。

- ・ 通常状態
- ・ 過電流状態
- ・ 過熱状態
- ・ 過電圧状態

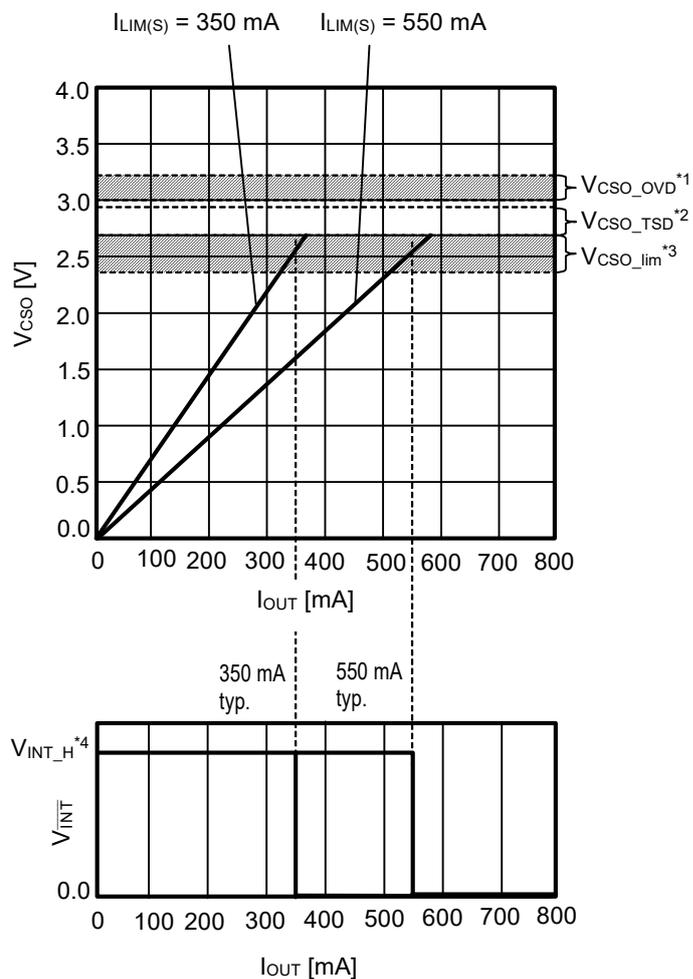
また、本ICは、 $\overline{\text{INT}}$ 端子電圧をモニタすることで、下記のいずれの状態で作動しているかを判断することができます。

- ・ 通常状態
- ・ 過電流、過熱、または過電圧状態



*1. 寄生ダイオード

図22



- *1. CSO端子過電圧検出時出力電圧
- *2. CSO端子サーマルシャットダウン検出時出力電圧
- *3. CSO端子電流リミット電圧
- *4. プルアップ電圧

図23

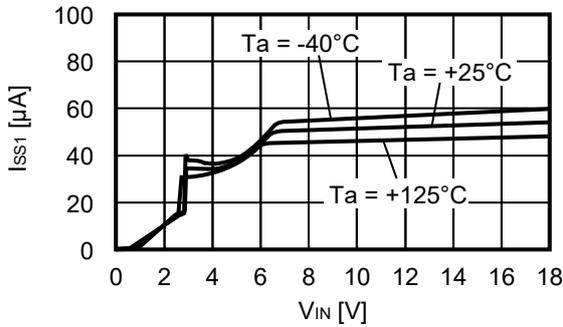
■ 注意事項

- ・電源およびGNDの配線は、インピーダンスが低くなるように十分注意してパターン配線してください。
なお、VIN端子 – VSS端子間の入力コンデンサ (C_{IN}) とVOUT端子 – VSS端子間の出力コンデンサ (C_L) は、それぞれ本ICの接続先端子の直近に接続してください。
- ・本ICでは、安定動作のため以下の使用条件を推奨しておりますが、実際のアプリケーションで温度特性を含めて十分な評価を行い、 C_{IN} 、 C_L 、 C_{CSO} を選定してください。

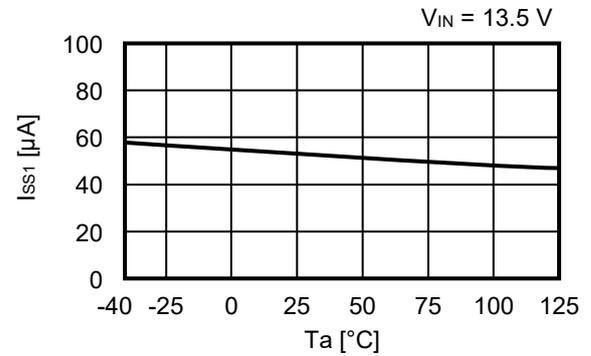
入力コンデンサ (C_{IN})	: 0.1 μ F以上のセラミックコンデンサを推奨
出力コンデンサ (C_L)	: 0.1 μ Fのセラミックコンデンサを推奨
CSO端子出力安定用コンデンサ (C_{CSO})	: 0.01 μ F ~ 1 μ Fのセラミックコンデンサを推奨
- ・VOUT端子が急峻にGNDに短絡されると、アプリケーション上のインダクタンスと C_L を含むキャパシタンスとの共振現象により、VOUT端子に絶対最大定格を越える負電圧が発生する可能性があります。共振経路に直列抵抗を挿入することにより共振現象の緩和が期待でき、VOUT端子 – VSS端子間に保護ダイオードを挿入することにより負電圧を制限する効果が期待できます。
- ・内部の損失が許容損失を越えないように、入力電圧 (V_{IN})、負荷電流の条件を確認してください。
- ・静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

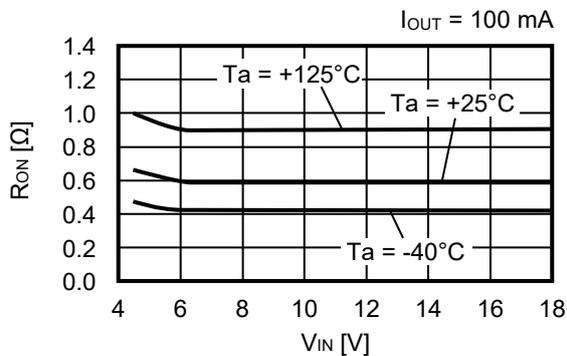
1. 動作時消費電流 (I_{SS1}) – 入力電圧 (V_{IN})



2. 動作時消費電流 (I_{SS1}) – 温度 (T_a)

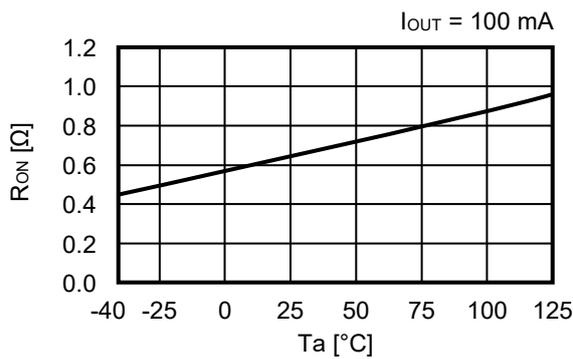


3. オン抵抗 (R_{ON}) – 入力電圧 (V_{IN})

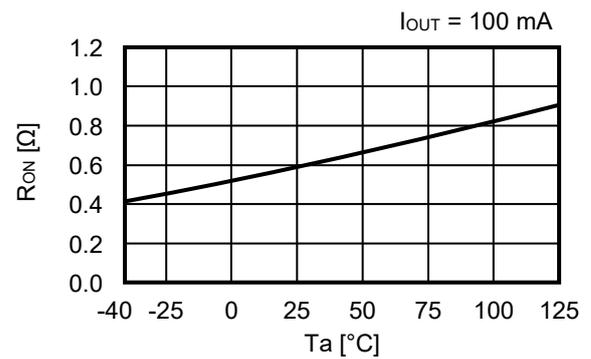


4. オン抵抗 (R_{ON}) – 温度 (T_a)

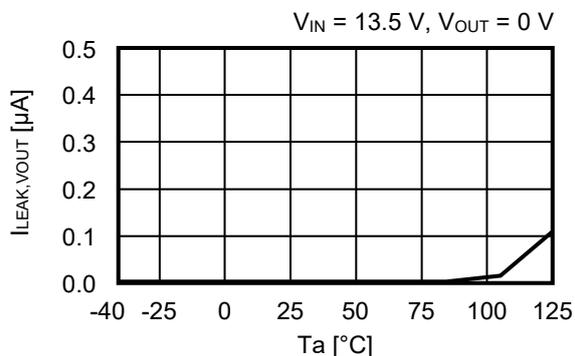
4.1 $V_{IN} = 5.0\text{ V}$



4.2 $V_{IN} = 13.5\text{ V}$

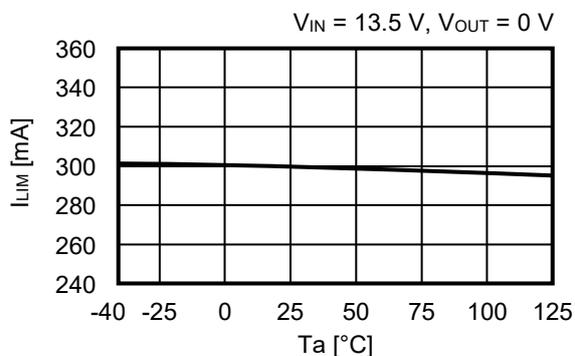


5. 出力オフリーク電流 ($I_{LEAK,VOUT}$) – 温度 (T_a)

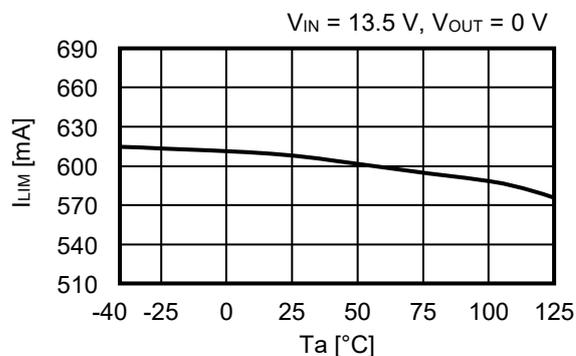


6. リミット電流 (I_{LIM}) – 温度 (T_a)

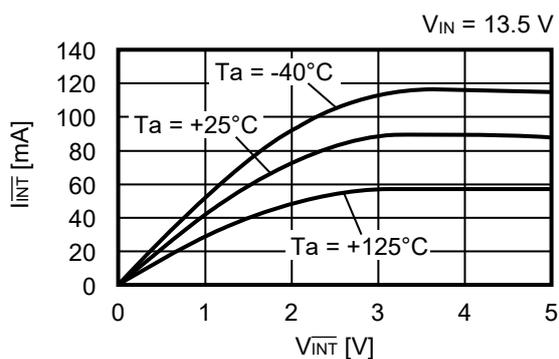
6.1 $I_{LIM(S)} = 300\text{ mA}$



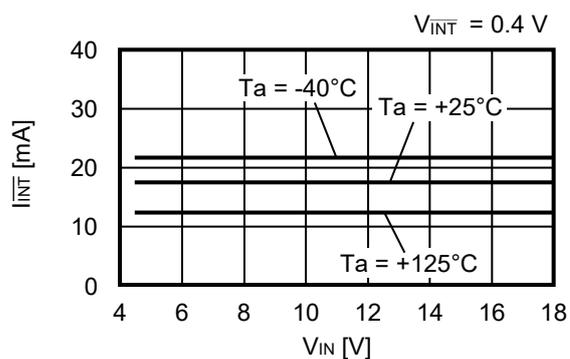
6.2 $I_{LIM(S)} = 600\text{ mA}$



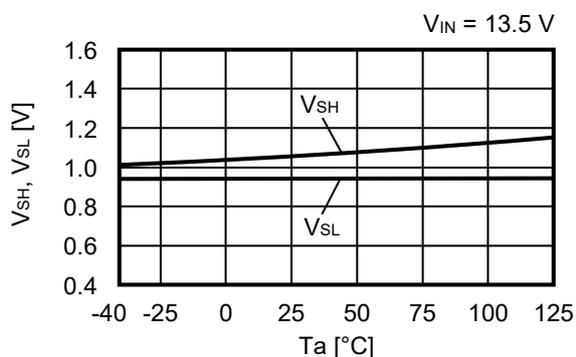
7. \overline{INT} 端子出力電流 ($I_{\overline{INT}}$) – \overline{INT} 端子電圧 ($V_{\overline{INT}}$)



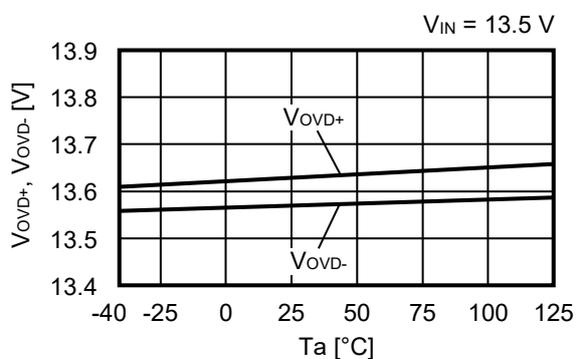
8. \overline{INT} 端子出力電流 ($I_{\overline{INT}}$) – 入力電圧 (V_{IN})



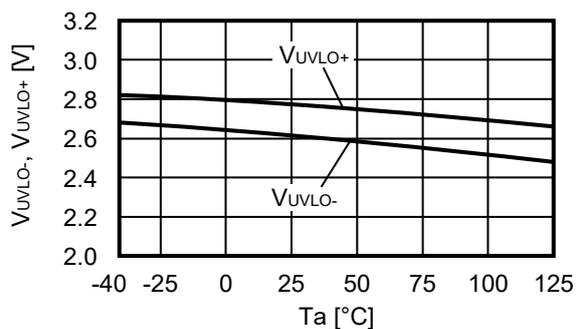
9. EN端子入力電圧 "H" (V_{SH})、EN端子入力電圧 "L" (V_{SL}) – 温度 (T_a)



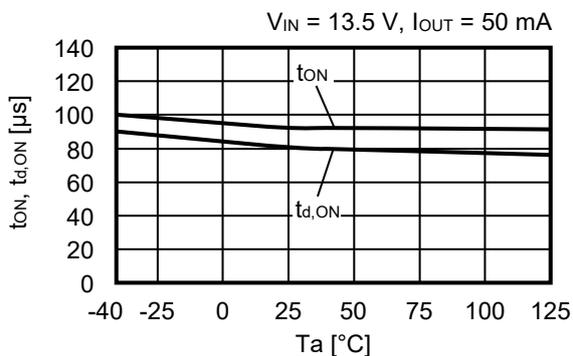
10. 過電圧検出電圧 (V_{OVD+})、過電圧解除電圧 (V_{OVD-}) – 温度 (T_a)



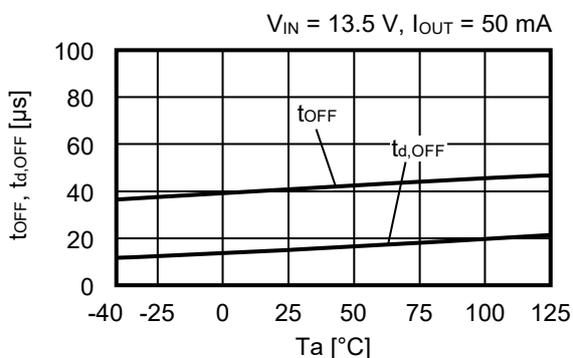
11. UVLO検出電圧 (V_{UVLO-})、UVLO解除電圧 (V_{UVLO+}) – 温度 (T_a)



12. ターンオン時間 (t_{ON})、ターンオン遅延時間 ($t_{d,ON}$) – 温度 (T_a)

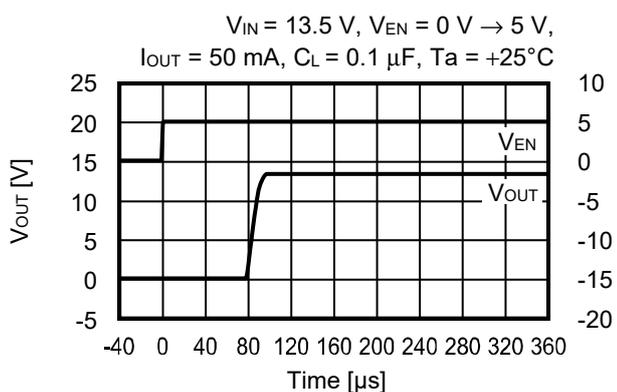


13. ターンオフ時間 (t_{OFF})、ターンオフ遅延時間 ($t_{d,OFF}$) – 温度 (T_a)

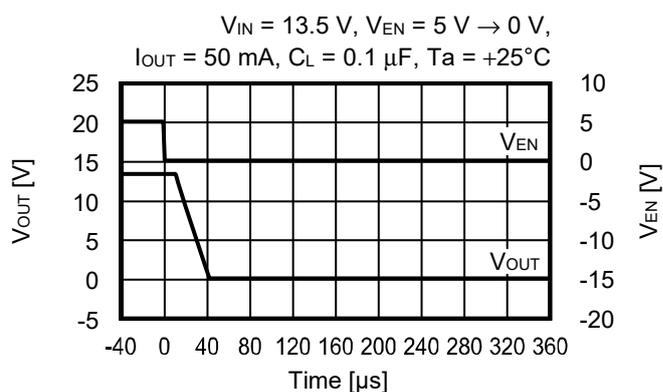


14. 過渡応答特性

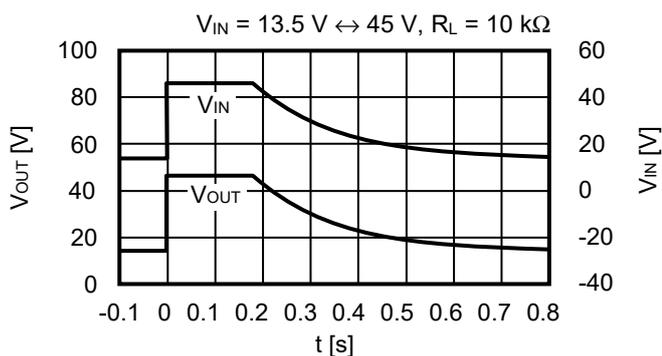
14.1 ターンオン



14.2 ターンオフ

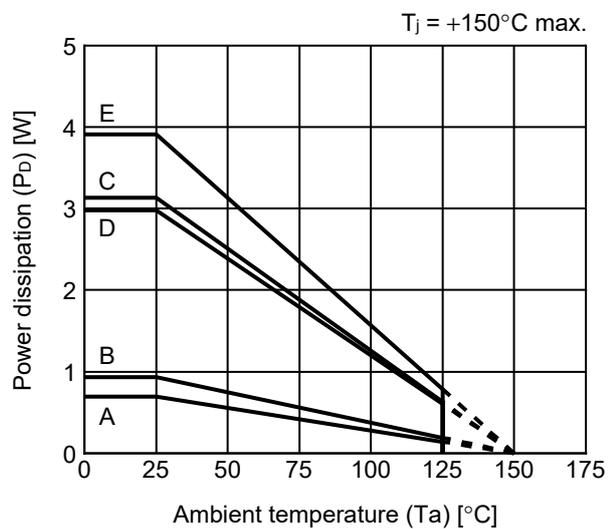


15. ロードダンプ特性 ($T_a = +25^\circ\text{C}$)



■ Power Dissipation

HSNT-8(2030)

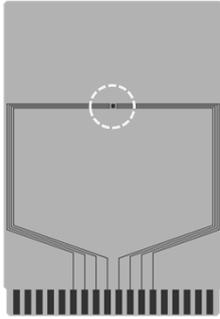


Board	Power Dissipation (P_D)
A	0.69 W
B	0.93 W
C	3.13 W
D	2.98 W
E	3.91 W

HSNT-8(2030) Test Board

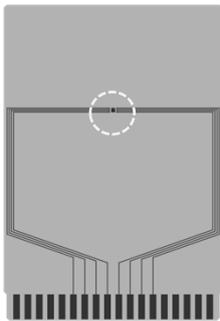
 IC Mount Area

(1) Board A



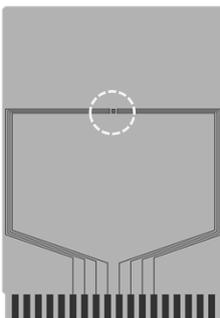
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



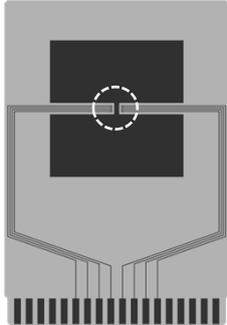
enlarged view

No. HSNT8-A-Board-SD-2.0

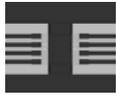
HSNT-8(2030) Test Board

 IC Mount Area

(4) Board D

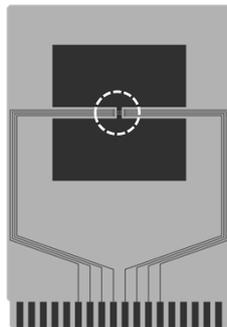


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E

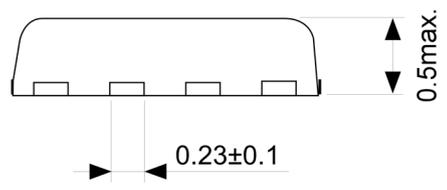
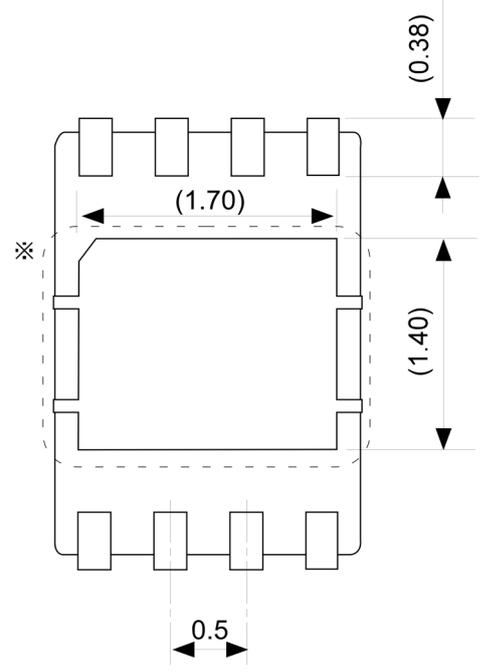
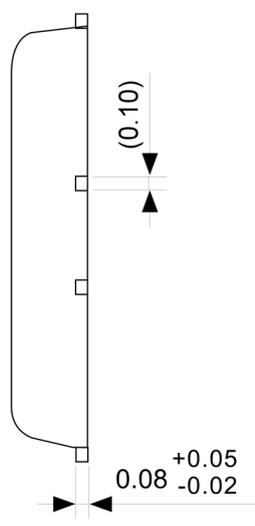
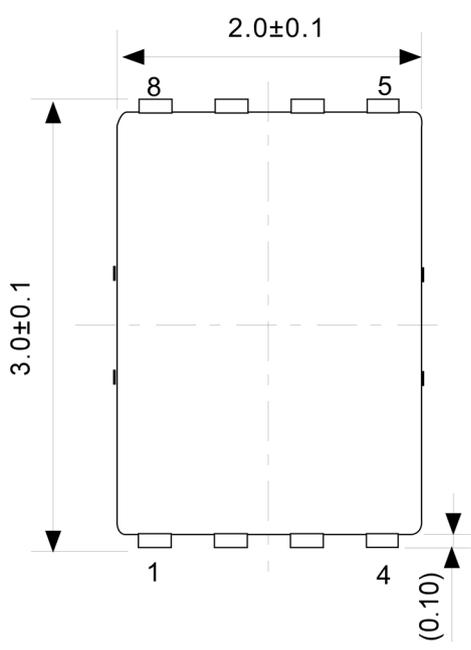


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



enlarged view

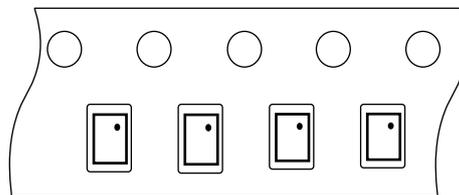
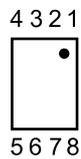
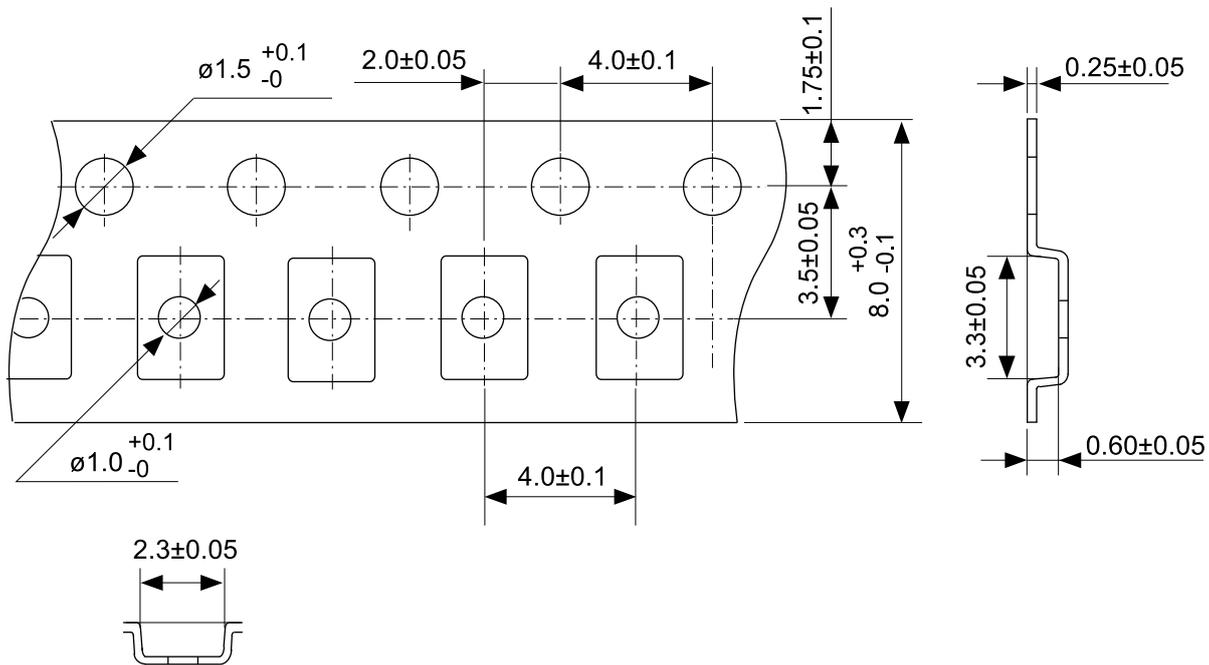
No. HSNT8-A-Board-SD-2.0



※ The heat sink of back side has different electric potential depending on the product.
 Confirm specifications of each product.
 Do not use it as the function of electrode.

No. PP008-A-P-SD-2.0

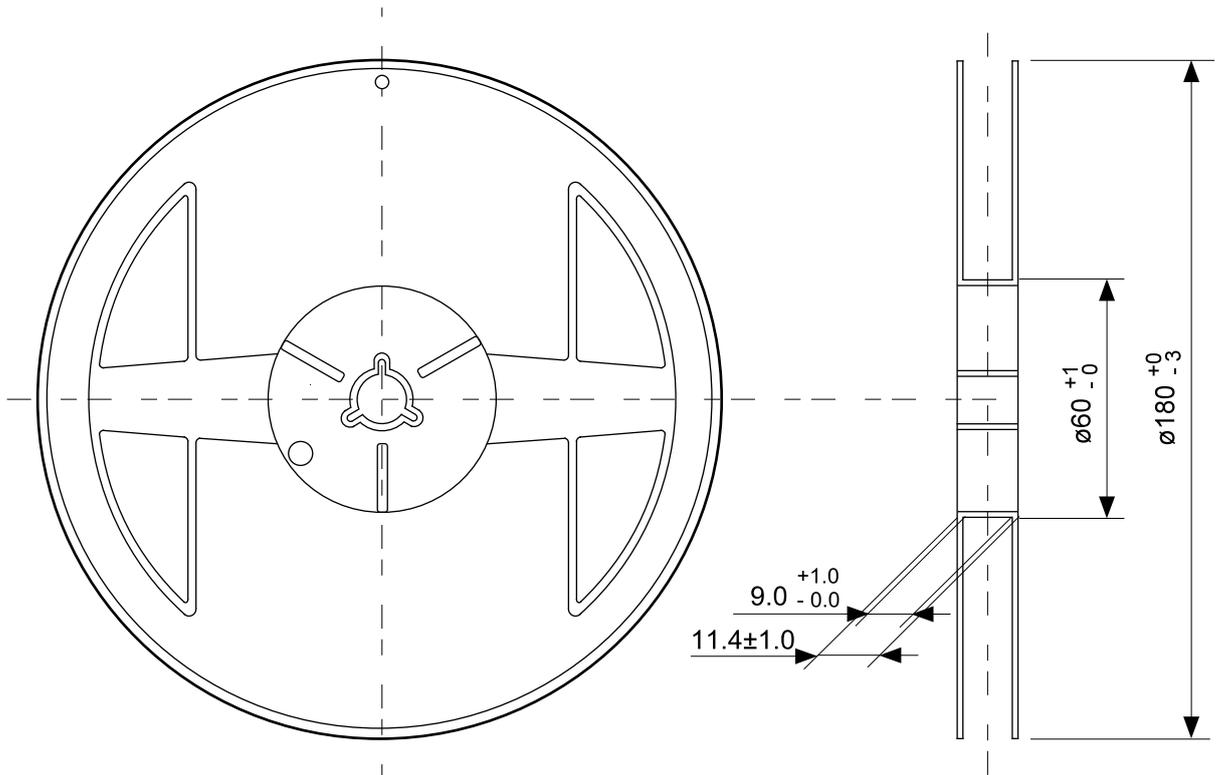
TITLE	HSNT-8-A-PKG Dimensions
No.	PP008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



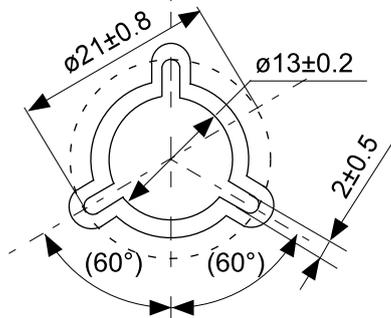
Feed direction →

No. PP008-A-C-SD-1.0

TITLE	HSNT-8-A-Carrier Tape
No.	PP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

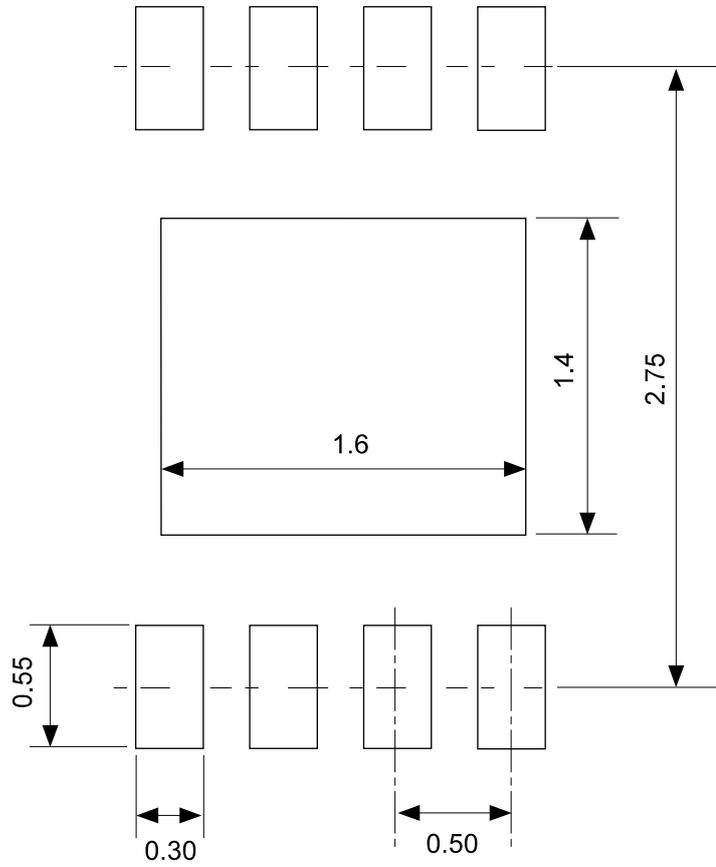


Enlarged drawing in the central part



No. PP008-A-R-SD-2.0

TITLE	HSNT-8-A-Reel		
No.	PP008-A-R-SD-2.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



No. PP008-A-L-SD-1.0

TITLE	HSNT-8-A -Land Recommendation
No.	PP008-A-L-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com