

本IC是高速、低消耗电流和宽工作电压范围的3线串行E²PROM。容量分别为1 K位、2 K位、4 K位、8K位、16 K位，构成分别为64字 × 16位、128字 × 16位、256字 × 16位、512字 × 16位、1024字 × 16位。可以连续读出，这时的地址会按每16位自动地增量。通讯方式为Microwire方式。

注意 本产品是为了使用于家电设备、办公设备、通信设备等普通的电子设备上而设计的。考虑使用在汽车车载设备 (包括车载音响、无匙车锁、发动机控制等) 和医疗设备用途上的客户，请务必事先与本公司的营业部门商谈。

■ 特点

- 存储器容量

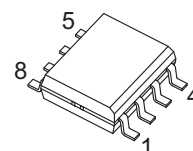
S-93C46C :	1 K位 (64字 × 16位)
S-93C56C :	2 K位 (128字 × 16位)
S-93C66C :	4 K位 (256字 × 16位)
S-93C76C :	8 K位 (512字 × 16位)
S-93C86C :	16 K位 (1024字 × 16位)
- 工作电压范围

读出时 :	1.6 V ~ 5.5 V
写入时 :	1.8 V ~ 5.5 V
- 工作频率 : 2.0 MHz (最大值)
- 写入时间 : 4.0 ms (最大值)
- 顺序读出功能
- 电源电压低时禁止写入功能
- 指令误识别的防止写入功能
- 重写次数 : 10⁶次 / 字*1 (Ta = +85°C)
- 数据保存期 : 100年 (Ta = +25°C)
50年 (Ta = +85°C)
- 首次出厂时数据 : FFFFh
- 工作温度范围 : Ta = -40°C ~ +85°C
- 无铅 (Sn 100%)、无卤素

*1. 每个地址 (字 : 16位)

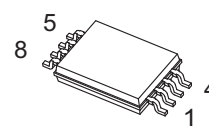
■ 封装

- 8-Pin SOP (JEDEC)



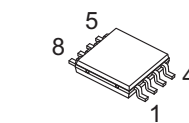
(5.0 × 6.0 × t1.75 mm)

- 8-Pin TSSOP



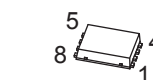
(3.0 × 6.4 × t1.1 mm)

- TMSOP-8



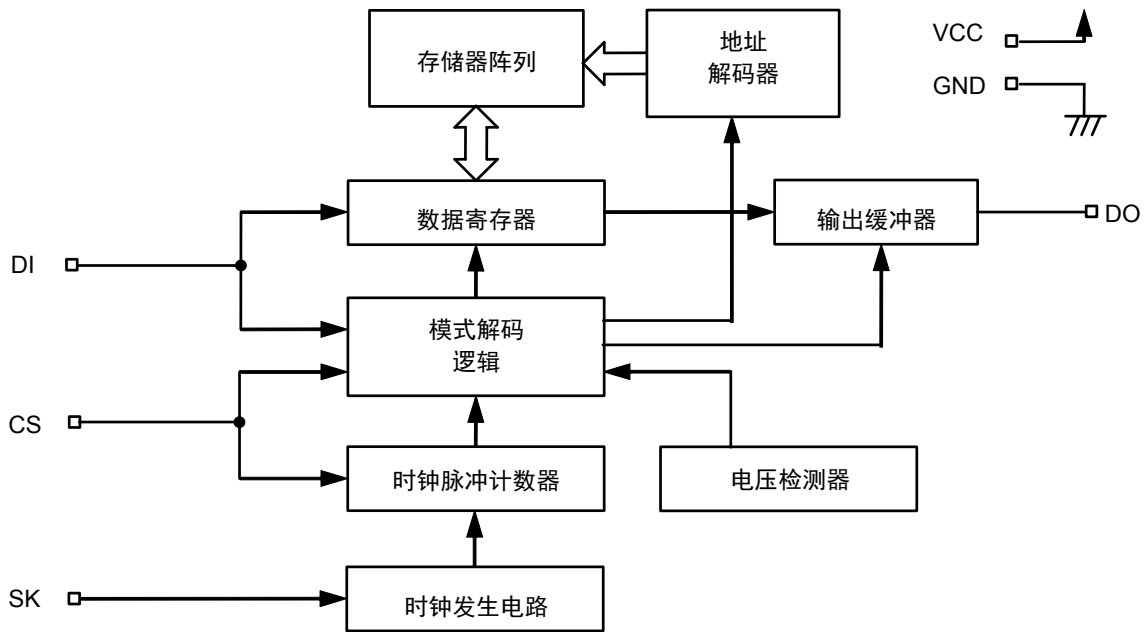
(2.9 × 4.0 × t0.8 mm)

- SNT-8A



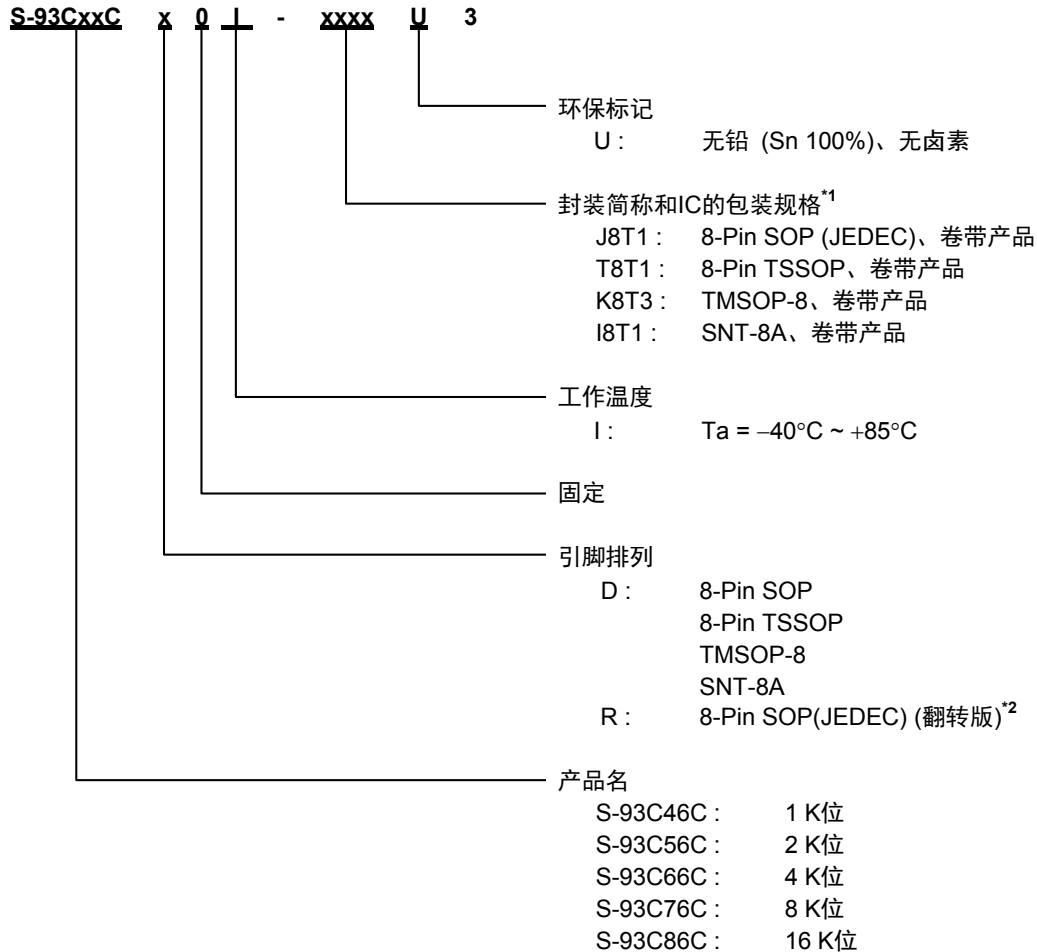
(2.5 × 2.0 × t0.5 mm)

■ 框图



■ 产品型号的构成

1. 产品名



*1. 请参阅卷带图。

*2. 仅限 S-93C46C/56C/66C。

2. 封装

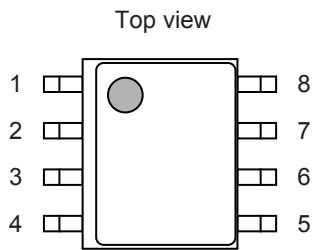
封装名	外形尺寸图	卷带图	带卷图	焊盘图
8-Pin SOP (JEDEC)	FJ008-Z-P-SD	FJ008-Z-C-SD	FJ008-Z-R-SD	-
8-Pin TSSOP	FT008-Z-P-SD	FT008-Z-C-SD	FT008-Z-R-SD	-
TMSOP-8	FM008-A-P-SD	FM008-A-C-SD	FM008-A-R-SD	-
SNT-8A	PH008-A-P-SD	PH008-A-C-SD	PH008-A-R-SD	PH008-A-L-SD

3. 产品名目录

产品名	容量	封装名
S-93C46CD0I-J8T1U3	1 K位	8-Pin SOP (JEDEC)
S-93C46CR0I-J8T1U3	1 K位	8-Pin SOP (JEDEC) (翻转版)
S-93C46CD0I-T8T1U3	1 K位	8-Pin TSSOP
S-93C46CD0I-K8T3U3	1 K位	TMSOP-8
S-93C46CD0I-I8T1U3	1 K位	SNT-8A
S-93C56CD0I-J8T1U3	2 K位	8-Pin SOP (JEDEC)
S-93C56CR0I-J8T1U3	2 K位	8-Pin SOP (JEDEC) (翻转版)
S-93C56CD0I-T8T1U3	2 K位	8-Pin TSSOP
S-93C56CD0I-K8T3U3	2 K位	TMSOP-8
S-93C56CD0I-I8T1U3	2 K位	SNT-8A
S-93C66CD0I-J8T1U3	4 K位	8-Pin SOP (JEDEC)
S-93C66CR0I-J8T1U3	4 K位	8-Pin SOP (JEDEC) (翻转版)
S-93C66CD0I-T8T1U3	4 K位	8-Pin TSSOP
S-93C66CD0I-K8T3U3	4 K位	TMSOP-8
S-93C66CD0I-I8T1U3	4 K位	SNT-8A
S-93C76CD0I-J8T1U3	8 K位	8-Pin SOP (JEDEC)
S-93C76CD0I-T8T1U3	8 K位	8-Pin TSSOP
S-93C76CD0I-K8T3U3	8 K位	TMSOP-8
S-93C76CD0I-I8T1U3	8 K位	SNT-8A
S-93C86CD0I-J8T1U3	16 K位	8-Pin SOP (JEDEC)
S-93C86CD0I-T8T1U3	16 K位	8-Pin TSSOP
S-93C86CD0I-K8T3U3	16 K位	TMSOP-8
S-93C86CD0I-I8T1U3	16 K位	SNT-8A

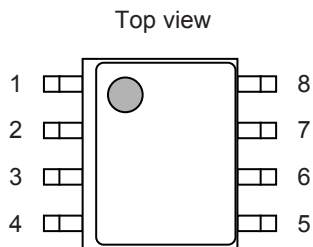
■ 引脚排列图

1. 8-Pin SOP (JEDEC)



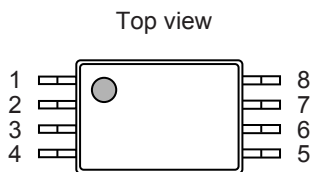
引脚号	符号	描述
1	CS	芯片选择输入
2	SK	串行时钟输入
3	DI	串行数据输入
4	DO	串行数据输出
5	GND	接地
6	TEST ^{*1}	测试
7	NC	无连接
8	VCC	电源

2. 8-Pin SOP (JEDEC) (翻转版)



引脚号	符号	描述
1	NC	无连接
2	VCC	电源
3	CS	芯片选择输入
4	SK	串行时钟输入
5	DI	串行数据输入
6	DO	串行数据输出
7	GND	接地
8	TEST ^{*1}	测试

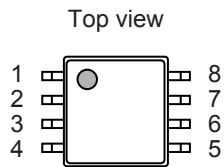
3. 8-Pin TSSOP



引脚号	符号	描述
1	CS	芯片选择输入
2	SK	串行时钟输入
3	DI	串行数据输入
4	DO	串行数据输出
5	GND	接地
6	TEST ^{*1}	测试
7	NC	无连接
8	VCC	电源

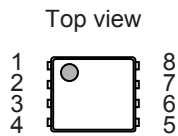
*1. 请与GND或VCC端子相连接，或是设置为开路状态。处于开路状态时，只要不超过最大额定值，在实际应用上不会有问題。

4. TMSOP-8



引脚号	符号	描述
1	CS	芯片选择输入
2	SK	串行时钟输入
3	DI	串行数据输入
4	DO	串行数据输出
5	GND	接地
6	TEST ^{*1}	测试
7	NC	无连接
8	VCC	电源

5. SNT-8A



引脚号	符号	描述
1	CS	芯片选择输入
2	SK	串行时钟输入
3	DI	串行数据输入
4	DO	串行数据输出
5	GND	接地
6	TEST ^{*1}	测试
7	NC	无连接
8	VCC	电源

*1. 请与GND或VCC端子相连接，或是设置为开路状态。处于开路状态时，只要不超过最大额定值，在实际应用上不会有问题的。

■ 绝对最大额定值

表1

项目	符号	绝对最大额定值	单位
电源电压	V_{CC}	-0.3 ~ +6.5	V
输入电压	V_{IN}	-0.3 ~ +6.5	V
输出电压	V_{OUT}	-0.3 ~ $V_{CC} + 0.3$	V
工作环境温度	T_{opr}	-40 ~ +85	°C
保存温度	T_{stg}	-65 ~ +150	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值，有可能造成产品劣化等物理性损伤。

■ 推荐工作条件

表2

项目	符号	条件	$T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$		单位
			最小值	最大值	
电源电压	V_{CC}	READ, EWDS	1.6	5.5	V
		WRITE, ERASE, EWEN	1.8	5.5	V
		WRAL, ERAL	2.5	5.5	V
高电位输入电压	V_{IH}	$V_{CC} = 4.5\text{ V} \sim 5.5\text{ V}$	2.0	V_{CC}	V
		$V_{CC} = 2.7\text{ V} \sim 4.5\text{ V}$	$0.8 \times V_{CC}$	V_{CC}	V
		$V_{CC} = 1.6\text{ V} \sim 2.7\text{ V}$	$0.8 \times V_{CC}$	V_{CC}	V
低电位输入电压	V_{IL}	$V_{CC} = 4.5\text{ V} \sim 5.5\text{ V}$	0.0	0.8	V
		$V_{CC} = 2.7\text{ V} \sim 4.5\text{ V}$	0.0	$0.2 \times V_{CC}$	V
		$V_{CC} = 1.6\text{ V} \sim 2.7\text{ V}$	0.0	$0.15 \times V_{CC}$	V

■ 端子容量

表3

($T_a = +25^\circ\text{C}$, $f = 1.0\text{ MHz}$, $V_{CC} = 5.0\text{ V}$)

项目	符号	条件	最小值	最大值	单位
输入容量	C_{IN}	$V_{IN} = 0\text{ V}$	-	8	pF
输出容量	C_{OUT}	$V_{OUT} = 0\text{ V}$	-	10	pF

■ 重写次数

表4

项目	符号	工作环境温度	最小值	最大值	单位
重写次数	N_W	$T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$	10^6	-	次 / 字 ^{*1}

*1. 每个地址 (字:16 位)

■ 数据保存期

表5

项目	符号	工作环境温度	最小值	最大值	单位
数据保存期	-	$T_a = +25^\circ\text{C}$	100	-	年
		$T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$	50	-	年

■ DC电气特性

表6

项目	符号	条件	Ta = -40°C ~ +85°C								单位
			V _{CC} = 1.6 V ~ 1.8 V, f _{SK} = 0.5 MHz		V _{CC} = 1.8 V ~ 2.5 V, f _{SK} = 1.0 MHz		V _{CC} = 2.5 V ~ 4.5 V, f _{SK} = 2.0 MHz		V _{CC} = 4.5 V ~ 5.5 V, f _{SK} = 2.0 MHz		
			最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
读出时消耗电流	I _{CC1}	DO端子 无负载	-	0.4	-	0.4	-	0.5	-	0.8	mA

表7

项目	符号	条件	Ta = -40°C ~ +85°C				单位
			V _{CC} = 1.8 V ~ 4.5 V		V _{CC} = 4.5 V ~ 5.5 V		
			最小值	最大值	最小值	最大值	
写入时消耗电流	I _{CC2}	DO端子无负载	-	2.0	-	2.0	mA

表8

项目	符号	条件	Ta = -40°C ~ +85°C						单位
			V _{CC} = 1.6 V ~ 2.5 V		V _{CC} = 2.5 V ~ 4.5 V		V _{CC} = 4.5 V ~ 5.5 V		
			最小值	最大值	最小值	最大值	最小值	最大值	
待机时消耗电流	I _{SB}	CS = GND, DO = 开, 其它的输入端子 至V _{CC} 或GND	-	2.0	-	2.0	-	2.0	μA
输入泄漏电流	I _{LI}	CS, SK, DI, V _{IN} = GND ~ V _{CC}	-	1.0	-	1.0	-	1.0	μA
输出泄漏电流	I _{LO}	DO, V _{OUT} = GND ~ V _{CC}	-	1.0	-	1.0	-	1.0	μA
下拉电流	I _{PD}	TEST, V _{IN} = GND ~ V _{CC}	-	1.2	-	1.2	-	1.2	μA
低电位输出电压	V _{OL}	I _{OL} = 2.1 mA	-	-	-	-	-	0.4	V
		I _{OL} = 100 μA	-	0.1	-	0.1	-	0.1	V
高电位输出电压	V _{OH}	I _{OH} = -400 μA	-	-	-	-	2.4	-	V
		I _{OH} = -100 μA	-	-	V _{CC} - 0.3	-	V _{CC} - 0.3	-	V
		I _{OH} = -10 μA	V _{CC} - 0.2	-	V _{CC} - 0.2	-	V _{CC} - 0.2	-	V
写入有效 门锁数据保持电压	V _{DH}	只限于程序无效模式	1.5	-	1.5	-	1.5	-	V

■ AC电气特性

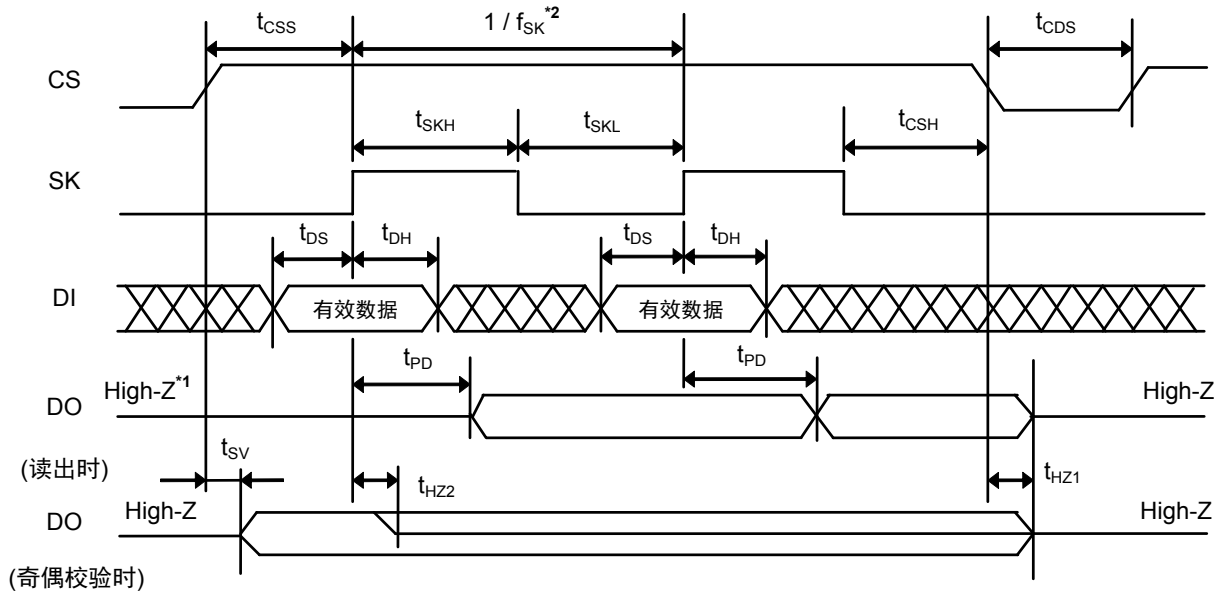
表9 测量条件

输入脉冲电压	$0.1 \times V_{CC} \sim 0.9 \times V_{CC}$
输出判定电压	$0.5 \times V_{CC}$
输出负载	100 pF

表10

项目	符号	Ta = -40°C ~ +85°C								单位
		V _{CC} = 1.6 V ~ 1.8 V		V _{CC} = 1.8 V ~ 2.5 V		V _{CC} = 2.5 V ~ 4.5 V		V _{CC} = 4.5 V ~ 5.5 V		
		最小值	最大值	最小值	最大值	最小值	最大值	最小值	最大值	
CS端子设置时间	t _{CSS}	0.4	-	0.2	-	0.15	-	0.15	-	μs
CS端子保持时间	t _{CSH}	0	-	0	-	0	-	0	-	μs
CS端子不选择时间	t _{CDS}	0.4	-	0.2	-	0.2	-	0.2	-	μs
数据设置时间	t _{DS}	0.2	-	0.1	-	0.1	-	0.1	-	μs
数据保持时间	t _{DH}	0.2	-	0.1	-	0.1	-	0.1	-	μs
输出延迟时间	t _{PD}	-	0.8	-	0.6	-	0.25	-	0.25	μs
时钟频率 ^{*1}	f _{SK}	0	0.5	0	1.0	0	2.0	0	2.0	MHz
SK时钟 "L" 时间 ^{*1}	t _{SKL}	0.5	-	0.2	-	0.2	-	0.1	-	μs
SK时钟 "H" 时间 ^{*1}	t _{SKH}	0.5	-	0.2	-	0.2	-	0.1	-	μs
输出无效时间	t _{HZ1} , t _{HZ2}	0	0.5	0	0.2	0	0.2	0	0.15	μs
输出有效时间	t _{SV}	0	0.5	0	0.2	0	0.2	0	0.15	μs
写入时间	t _{PR}	-	4.0	-	4.0	-	4.0	-	4.0	ms

*1. SK时钟 (频率f_{SK}) 的时钟周期为1/f_{SK} μs。这个时钟周期是由几个AC特性的组合而决定的。因此, 即使SK时钟周期时间在为最小的情况下, 也不能使时钟周期 (1/f_{SK}) = t_{SKL} (最小值) + t_{SKH} (最小值), 务请注意。



*1. 表示为高阻抗。

*2. 1/f_{SK} 是 SK 时钟周期。这个时钟周期是由几个 AC 特性的组合而决定的。因此, 即使 SK 时钟周期时间在最小的情况下, 也不能使时钟周期 (1/f_{SK}) = t_{SKL} (最小值) + t_{SKH} (最小值), 务请注意。

图1 时序

■ 各端子的功能说明

1. CS (芯片选择输入) 端子

CS端子是为了将芯片设定为选择状态的输入端子。当输入为 "L" 电位时，本IC处于非选择状态，输出变为高阻抗 (High-Z)。只要内部不处于写入状态，本IC均处于待机状态。

若芯片选择设为 "H" 电位，本IC会转变为动态。接通电源后要提升芯片选择时，需要输入某些开始位、指令码。

2. SK (串行时钟输入) 端子

SK端子是为了设定串行数据时序的时钟输入端子。开始位、指令码、地址及写入数据的输入在时钟上升时进行。数据输出也在时钟上升时进行。

3. DI (串行数据输入) 端子

DI端子是串行数据的输入端子。用来存取开始位、指令码、地址和写入数据。在串行时钟的上升时将数据门锁。

4. DO (串行数据输出) 端子

DO端子是串行数据的输出端子。数据输出会因串行时钟的上升而变。

5. TEST (测试输入) 端子

TEST端子是在测试模式时使用的输入端子。请与GND或VCC端子相连接，或是设置为开路状态。此端子因内置有下拉元件，与VCC端子连接后会流经下拉电流。

■ 首次出厂时数据

所有地址的首次出厂时数据均为 "FFFFh"。

■ 指令组

1. S-93C46C

表11

指令 SK输入时钟	开始位	指令码		地址						数据
	1	2	3	4	5	6	7	8	9	10 ~ 25
READ (数据读出)	1	1	0	A5	A4	A3	A2	A1	A0	D15 ~ D0 输出 ^{*1}
WRITE (数据写入)	1	0	1	A5	A4	A3	A2	A1	A0	D15 ~ D0 输入
ERASE (数据删除)	1	1	1	A5	A4	A3	A2	A1	A0	-
WRAL (芯片写入)	1	0	0	0	1	x	x	x	x	D15 ~ D0 输入
ERAL (芯片删除)	1	0	0	1	0	x	x	x	x	-
EWEN (允许写入)	1	0	0	1	1	x	x	x	x	-
EWDS (禁止写入)	1	0	0	0	0	x	x	x	x	-

*1. 指定地址的 16 位数据被输出之后, 接着下一个地址的数据被输出。

备注 x: 任意

2. S-93C56C

表12

指令 SK输入时钟	开始位	指令码		地址								数据
	1	2	3	4	5	6	7	8	9	10	11	12 ~ 27
READ (数据读出)	1	1	0	x	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输出 ^{*1}
WRITE (数据写入)	1	0	1	x	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输入
ERASE (数据删除)	1	1	1	x	A6	A5	A4	A3	A2	A1	A0	-
WRAL (芯片写入)	1	0	0	0	1	x	x	x	x	x	x	D15 ~ D0 输入
ERAL (芯片删除)	1	0	0	1	0	x	x	x	x	x	x	-
EWEN (允许写入)	1	0	0	1	1	x	x	x	x	x	x	-
EWDS (禁止写入)	1	0	0	0	0	x	x	x	x	x	x	-

*1. 指定地址的 16 位数据被输出之后, 接着下一个地址的数据被输出。

备注 x: 任意

3. S-93C66C

表13

指令 SK输入时钟	开始位	指令码		地址								数据
	1	2	3	4	5	6	7	8	9	10	11	12 ~ 27
READ (数据读出)	1	1	0	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输出 ^{*1}
WRITE (数据写入)	1	0	1	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输入
ERASE (数据删除)	1	1	1	A7	A6	A5	A4	A3	A2	A1	A0	-
WRAL (芯片写入)	1	0	0	0	1	x	x	x	x	x	x	D15 ~ D0 输入
ERAL (芯片删除)	1	0	0	1	0	x	x	x	x	x	x	-
EWEN (允许写入)	1	0	0	1	1	x	x	x	x	x	x	-
EWDS (禁止写入)	1	0	0	0	0	x	x	x	x	x	x	-

*1. 指定地址的 16 位数据被输出之后, 接着下一个地址的数据被输出。

备注 x: 任意

4. S-93C76C

表14

指令 SK输入时钟	开始位	指令码		地址										数据
	1	2	3	4	5	6	7	8	9	10	11	12	13	14 ~ 29
READ (数据读出)	1	1	0	x	A8	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输出 ^{*1}
WRITE (数据写入)	1	0	1	x	A8	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输入
ERASE (数据删除)	1	1	1	x	A8	A7	A6	A5	A4	A3	A2	A1	A0	-
WRAL (芯片写入)	1	0	0	0	1	x	x	x	x	x	x	x	x	D15 ~ D0 输入
ERAL (芯片删除)	1	0	0	1	0	x	x	x	x	x	x	x	x	-
EWEN (允许写入)	1	0	0	1	1	x	x	x	x	x	x	x	x	-
EWDS (禁止写入)	1	0	0	0	0	x	x	x	x	x	x	x	x	-

*1. 指定地址的 16 位数据被输出之后，接着下一个地址的数据被输出。

备注 x: 任意

5. S-93C86C

表15

指令 SK输入时钟	开始位	指令码		地址										数据
	1	2	3	4	5	6	7	8	9	10	11	12	13	14 ~ 29
READ (数据读出)	1	1	0	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输出 ^{*1}
WRITE (数据写入)	1	0	1	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	D15 ~ D0 输入
ERASE (数据删除)	1	1	1	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	-
WRAL (芯片写入)	1	0	0	0	1	x	x	x	x	x	x	x	x	D15 ~ D0 输入
ERAL (芯片删除)	1	0	0	1	0	x	x	x	x	x	x	x	x	-
EWEN (允许写入)	1	0	0	1	1	x	x	x	x	x	x	x	x	-
EWDS (禁止写入)	1	0	0	0	0	x	x	x	x	x	x	x	x	-

*1. 指定地址的 16 位数据被输出之后，接着下一个地址的数据被输出。

备注 x: 任意

■ 工作说明

全部的指示在CS端子输入 "H" 之后, 执行与SK脉冲的上升同期的DI端子的输入。指令组按开始位、各种指令 (指令码)、地址、数据的顺序输入。指令输入通过在CS端子输入 "L" 而结束。指令与指令的之间务必请在 t_{CDs} 的期间对CS端子输入 "L"。在对CS端子输入 "L" 期间, 本IC处于准备状态, SK端子及DI端子的输入均为无效, 不接受任何的指令。

1. 开始位

开始位在CS端子输入 "H" 之后, 在SK脉冲的上升时通过在DI端子输入 "H" 而被识别。因此, 在CS端子输入 "H" 之后, 只要DI端子输入为 "L", 即使输入了SK脉冲也不识别为开始位。

1.1 模拟时钟

在存取开始位之前, 在DI端子输入 "L" 的状态下所输入的SK时钟称为模拟时钟。模拟时钟可以效力于使从CPU送来的指令组数 (时钟数) 与串行存储器工作所必要的指令组数 (时钟数) 为相同值。比如, CPU的指令组为16位单位的情况下, S-93C46C通过插入7位模拟时钟、S-93C56C/66C通过插入5位模拟时钟、S-93C76C/86C通过插入3位模拟时钟, 可以取得与指令组相同的时钟数。

1.2 开始位的存取故障

- (1) 在写入工作后的奇偶校验期间, 当DO端子的输出为 "H" 时, 在SK脉冲上升时对DI端子输入 "H", 会造成本IC认识开始位的输入。为了防止这样的故障, 在奇偶校验工作期间中, 请在DI端子输入 "L" (参阅 "3.1 奇偶校验工作")。
- (2) 连接DI输入端子和DO输出端子构成3线式接口的情况下, 从CPU的数据输出和从串行存储器的数据输出之间会有发生冲突的期间, 有可能发生不能正常存取开始位的故障。请执行 "■ 3线式接口 (DI端子 - DO端子直接连接)" 所记载的对策。

2. 读出 (READ)

READ指令读出指定地址的数据。

在CS端子输入 "H" 之后, 按开始位、READ指令、地址的顺序输入指令。最后输入地址 (A_0) 被锁闭后, 到下一个SK脉冲的上升为止的期间, DO端子的输出从高阻抗 (High-Z) 转变为 "L"。与下一个SK脉冲的上升同期后开始16位的数据输出。

2.1 顺序读出

在输出指定地址的16位长的数据之后, 当CS端子的输入维持为 "H" 的状态而连续地输入SK脉冲, 地址会自动地增量, 按顺序输出下一个的地址的16位长的数据。利用这样的方法, 可以读出全部的存储器空间的数据。最后的地址 ($A_n \cdots A_1 \quad A_0 = 1 \cdots 1 \quad 1$) 被增量后, 成为最初地址 ($A_n \cdots A_1 \quad A_0 = 0 \cdots 0 \quad 0$)。

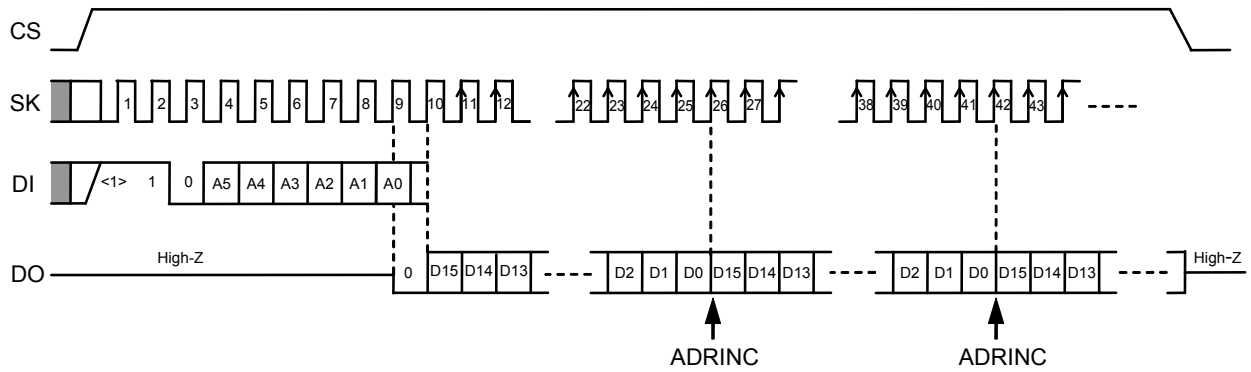


图2 读出定时 (S-93C46C)

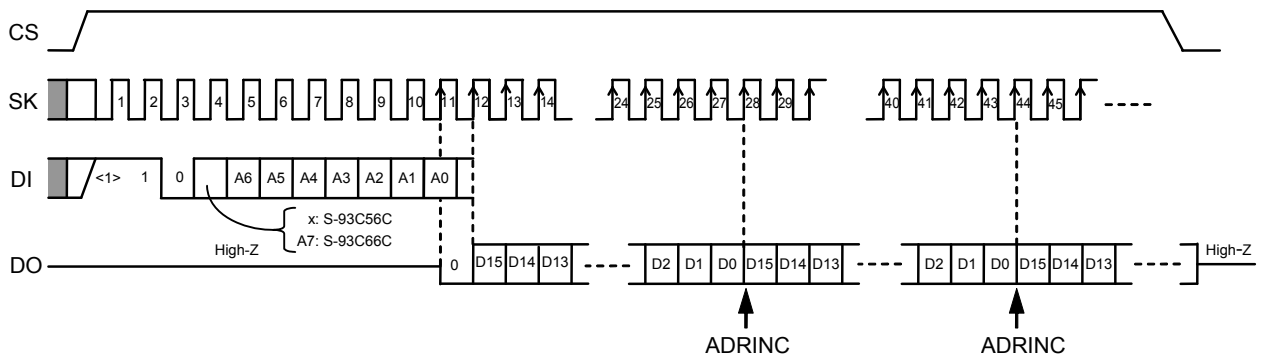


图3 读出定时 (S-93C56C/66C)

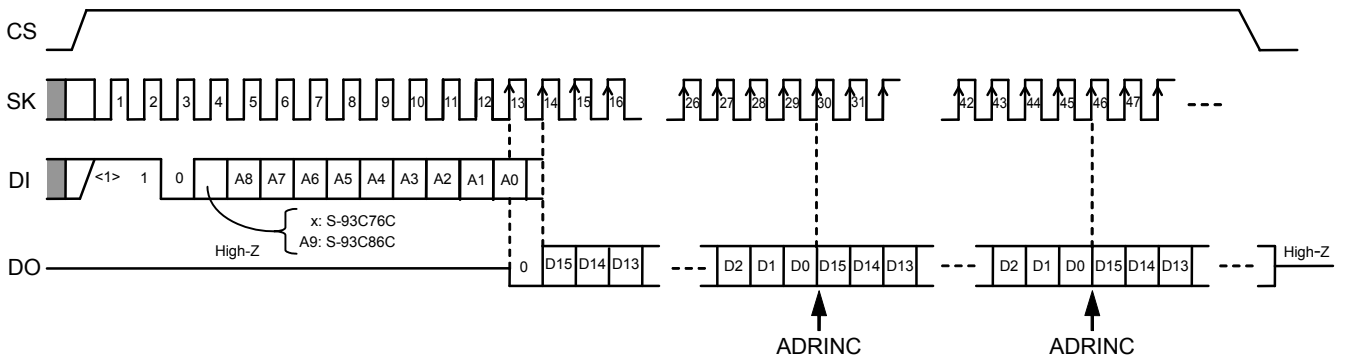


图4 读出定时 (S-93C76C/86C)

3. 写入 (WRITE, ERASE, WRAL, ERAL)

写入工作有数据写入 (WRITE)、数据删除 (ERASE)、全部写入 (WRAL) 和全部删除 (ERAL) 的4种类。

写入指令 (WRITE, ERASE, WRAL, ERAL) 在输入所定的时钟之后, 通过在CS端子输入 "L", 开始存储器单元的写入工作。在写入过程中因为SK端子和DI输入均为无效, 请不要输入指令。

指令的输入请在DO端子的输出为 "H" 或是高阻抗 (High-Z) 的情况下进行。

写入工作只在程序有效模式时有效 (参阅 "4. 允许写入 (EWEN) / 禁止写入 (EWDS)")。

3.1 奇偶校验工作

任何的写入指令, 因写入工作要在4 ms以内 (写入时间 t_{PR}) 结束, 只要知道写入工作的结束, 就可以使写入周期变为最小。确认写入工作状态的一连串工作称为奇偶校验工作。

3.1.1 操作方法

开始写入工作之后 (CS端子 = "L"), 再在CS端子输入 "H" 观察DO端子的状态就可以知道写入工作的状态。

这一连串的工作称为奇偶校验工作, 写入工作开始后, 在CS端子输入 "H" 的期间称为奇偶校验工作期间。

在奇偶校验工作期间中的DO端子的输出和写入工作的关系如下所示。

- (1) DO端子 = "L": 写入工作中 (busy)
- (2) DO端子 = "H": 写入工作结束 (ready)

3.1.2 操作事例

奇偶校验工作有利用保持CS端子为 "H", 一直等待到DO端子输出变化的方法, 和一旦结束奇偶校验工作 (CS端子 = "L"), 再一次为了确认DO端子的输出而执行奇偶校验工作的方法。利用这样的方法, 在CPU的等待时间时可以进行其他的处理, 有效地进行系统设计。

注意1. 在奇偶校验工作期间中, 请不要在DI端子输入 "L"。

2. 在DO端子的输出为 "H" 的情况下, 在SK脉冲上升时如对DI端子输入 "H", 会导致本IC认为开始位的输入而存取指令。在此时, DO端子会马上变为高阻抗 (High-Z), 务请注意。

3.2 数据写入 (WRITE)

在指定的地址写入16位长的数据。设置CS端子为 "H"，然后在开始位之后输入WRITE指令、地址和16位的数据。通过CS端子下降到 "L"，开始写入工作。在数据写入之前，没有必要把数据设置为 "1"。要输入规定数以上的时钟的情况下，由时钟脉冲计数器电路取消WRITE指令。

有关时钟脉冲计数器电路，请参阅 "■ 指令误识别的防止写入功能"。

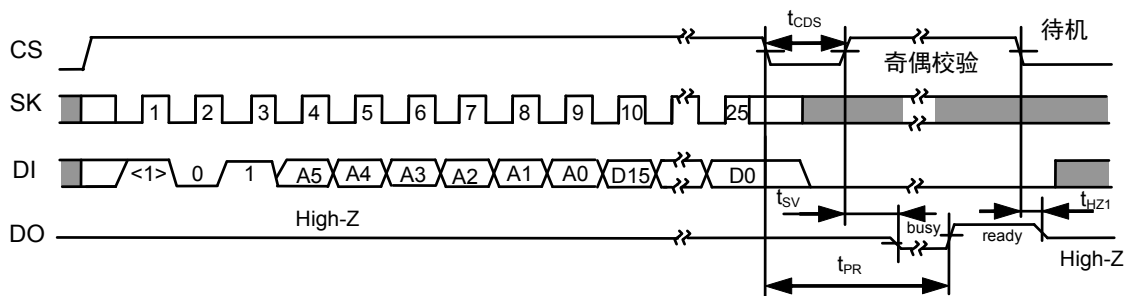


图5 数据写入定时 (S-93C46C)

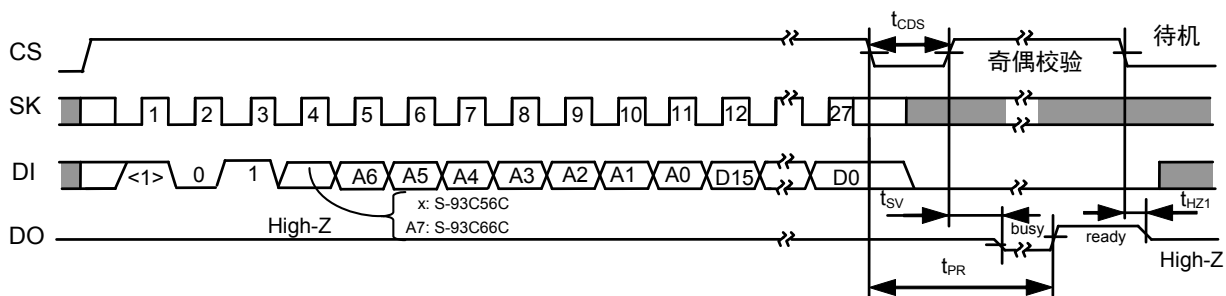


图6 数据写入定时 (S-93C56C/66C)

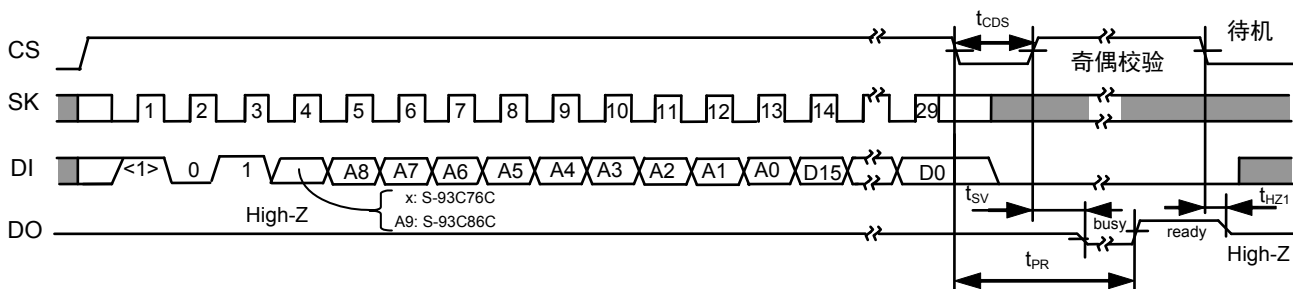


图7 数据写入定时 (S-93C76C/86C)

3.3 数据删除 (ERASE)

删除指定地址的16位长的数据时，全部16位的数据均设为 "1"。设置CS端子为 "H" 之后，在开始位之后输入ERASE指令和地址。没有必要输入数据。通过CS端子下降到 "L"，开始删除工作。要输入规定数以上的时钟的情况下，由时钟脉冲计数器电路取消ERASE指令。

有关时钟脉冲计数器电路，请参阅 "■ 指令误识别的防止写入功能"。

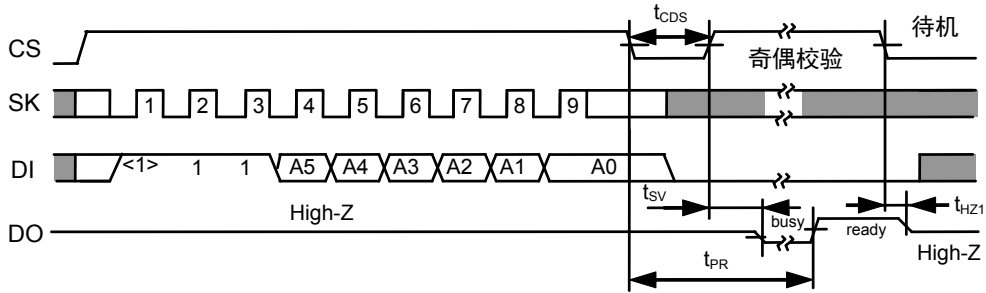


图8 数据删除定时 (S-93C46C)

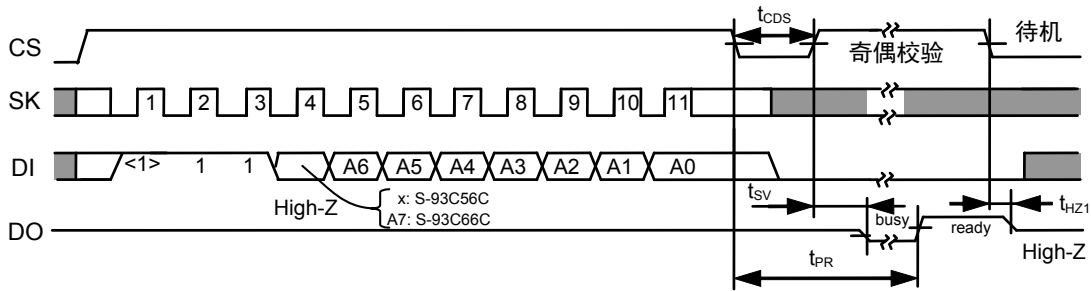


图9 数据删除定时 (S-93C56C/66C)

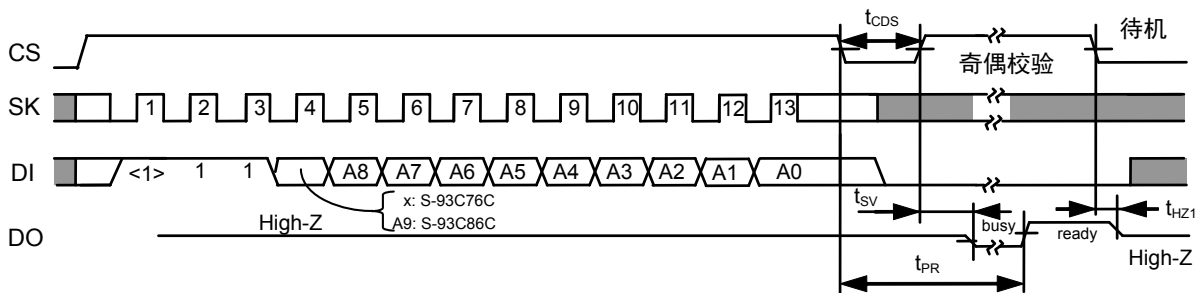


图10 数据删除定时 (S-93C76C/86C)

3.4 全部写入 (WRAL)

在存储器的全部地址空间写入16位长的同一数据，CS端子设置为 "H" 之后，在开始位之后输入WRAL指令、地址和16位的数据。地址为任意的。通过CS端子下降到 "L"，开始写入工作。在数据写入之前，没有必要把数据设置为 "1"。要输入规定数以上的时钟的情况下，由时钟脉冲计数器电路取消WRAL指令。

有关时钟脉冲计数器电路，请参阅 "■ 指令误识别的防止写入功能"。

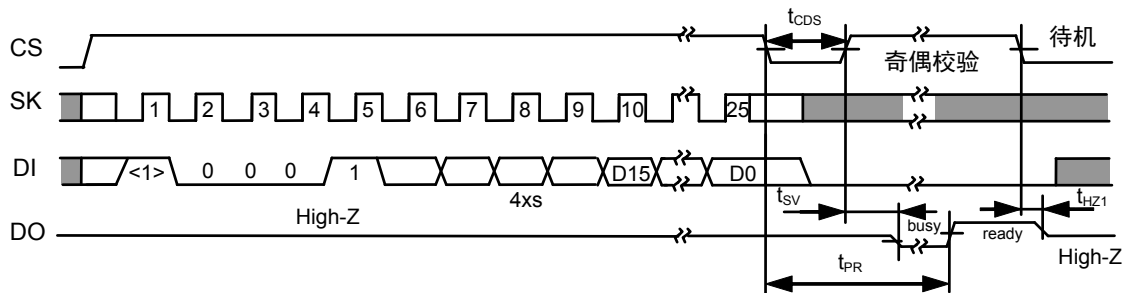


图11 全部写入定时 (S-93C46C)

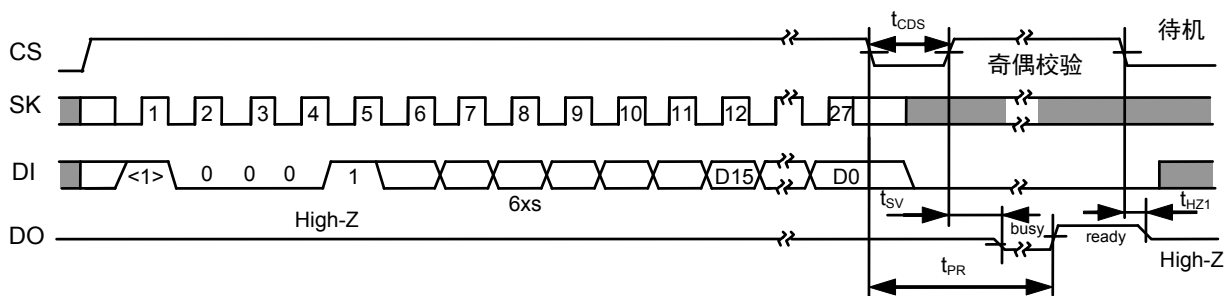


图12 全部写入定时 (S-93C56C/66C)

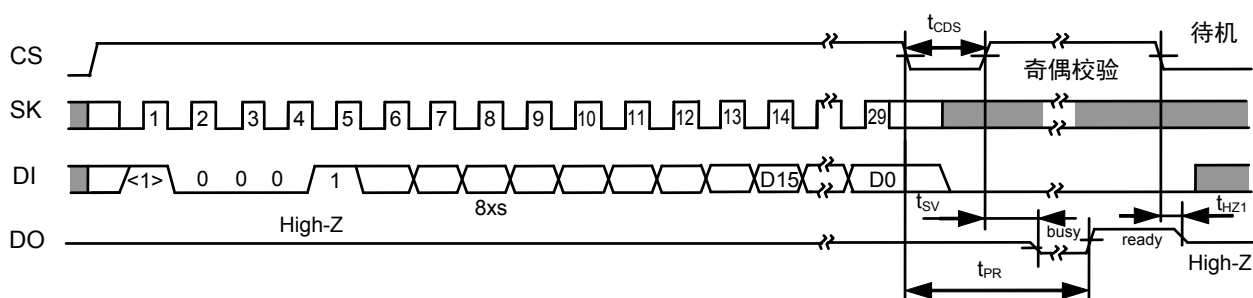


图13 全部写入定时 (S-93C76C/86C)

3.5 全部删除 (ERAL)

删除存储器的全部地址空间的数据，把全部的数据均设为 "1"。

设置CS端子为 "H" 之后，在开始位之后输入ERAL指令和地址。地址为任意的。没有必要输入数据。通过CS端子下降到 "L"，开始全部删除工作。要输入规定数以上的时钟的情况下，由时钟脉冲计数器电路取消ERAL指令。

有关时钟脉冲计数器电路，请参阅 "■ 指令误识别的防止写入功能"。

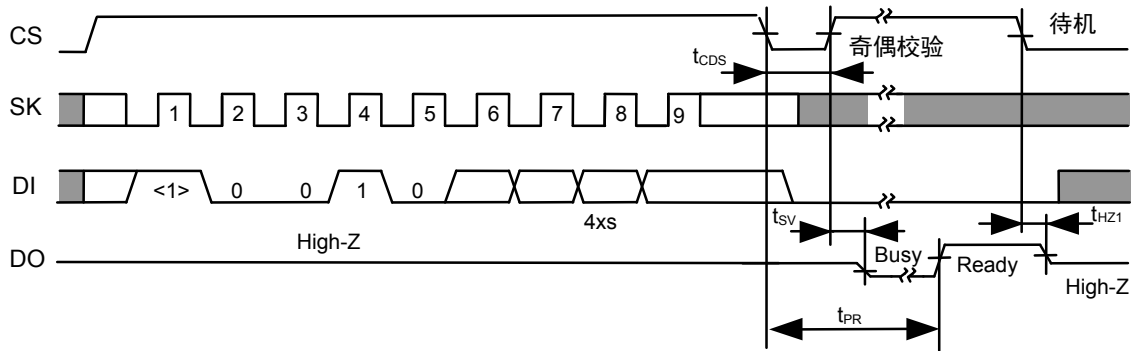


图14 全部删除定时 (S-93C46C)

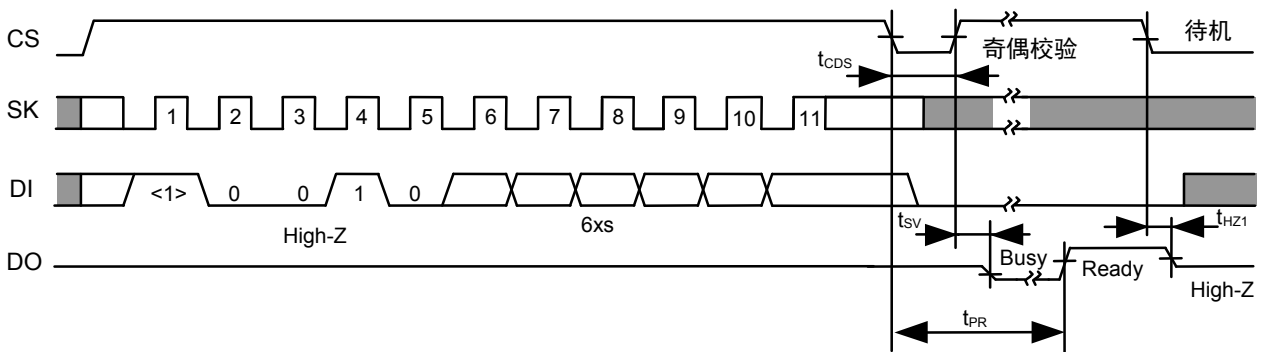


图15 全部删除定时 (S-93C56C/66C)

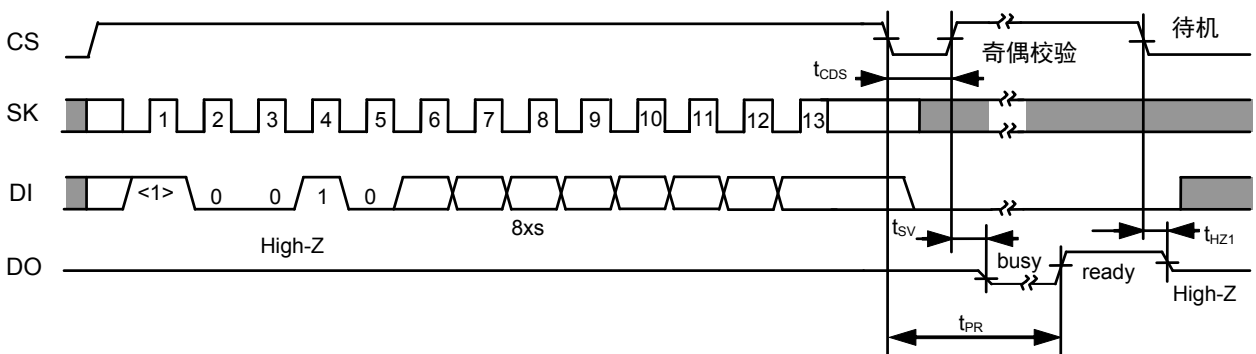


图16 全部删除定时 (S-93C76C/86C)

4. 允许写入 (EWEN) / 禁止写入 (EWDS)

EWEN指令是允许写入工作的指令。写入工作被允许的状态称为程序有效模式。

EWDS指令是禁止写入工作的指令。写入工作被禁止的状态称为程序无效模式。

在CS端子输入 "H" 之后，按开始位、EWEN指令或者按EWDS指令、地址 (任意) 的顺序输入指令。各模式的状态在最后地址 (任意) 的输入之后，通过在CS端子输入 "L" 而变为有效。

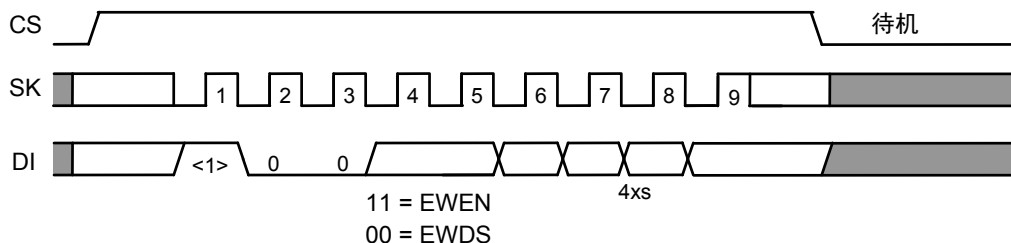


图17 允许 / 禁止写入定时 (S-93C46C)

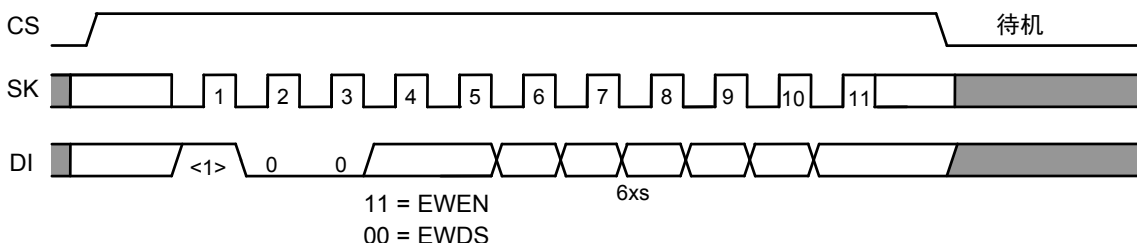


图18 允许 / 禁止写入定时(S-93C56C/66C)

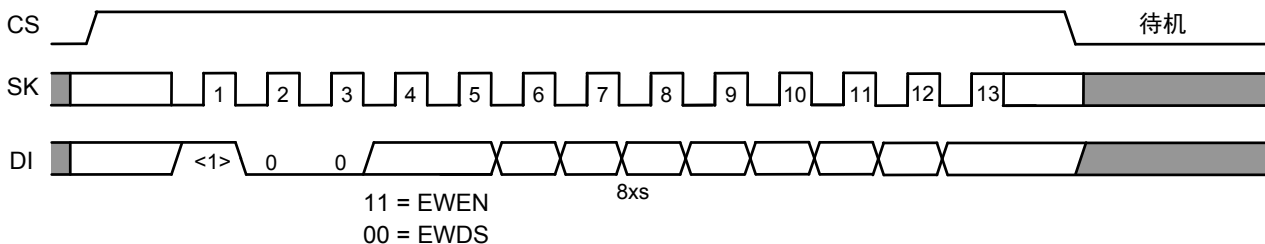


图19 允许 / 禁止写入定时(S-93C76C/86C)

备注 推荐在写入状态以外、接通电源以后以及切断电源之前时执行EWDS命令，这样即使接受了误写入指令也不会执行写入工作。

■ 电源电压低时禁止写入功能

本IC内置了检测低电源电压以及禁止写入功能的电压检测器，在电源电压降低时及接通电源时取消写入指令 (WRITE, ERASE, WRAL, ERAL)，同时自动地转变为禁止写入 (EWDS) 状态。检测电压和解除电压为1.2 V (典型值) (参阅图20)。因此，当电源电压降低，然后又升到可以进行写入工作的电压时执行写入工作，在送出写入指令 (WRITE, ERASE, WRAL, ERAL) 之前务必要送出允许写入指令 (EWEN)。

另外，在写入工作中，当电源电压降低时，不保证正在写入某地址的数据。

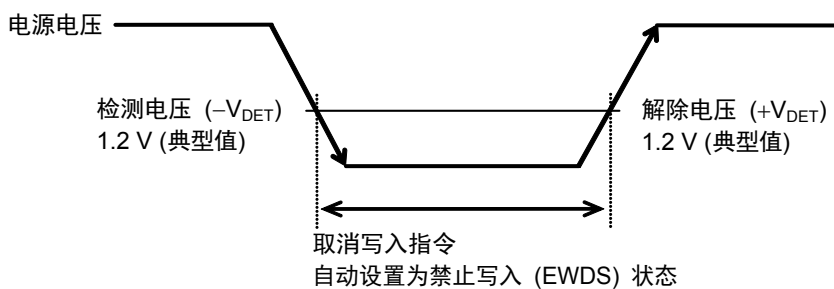
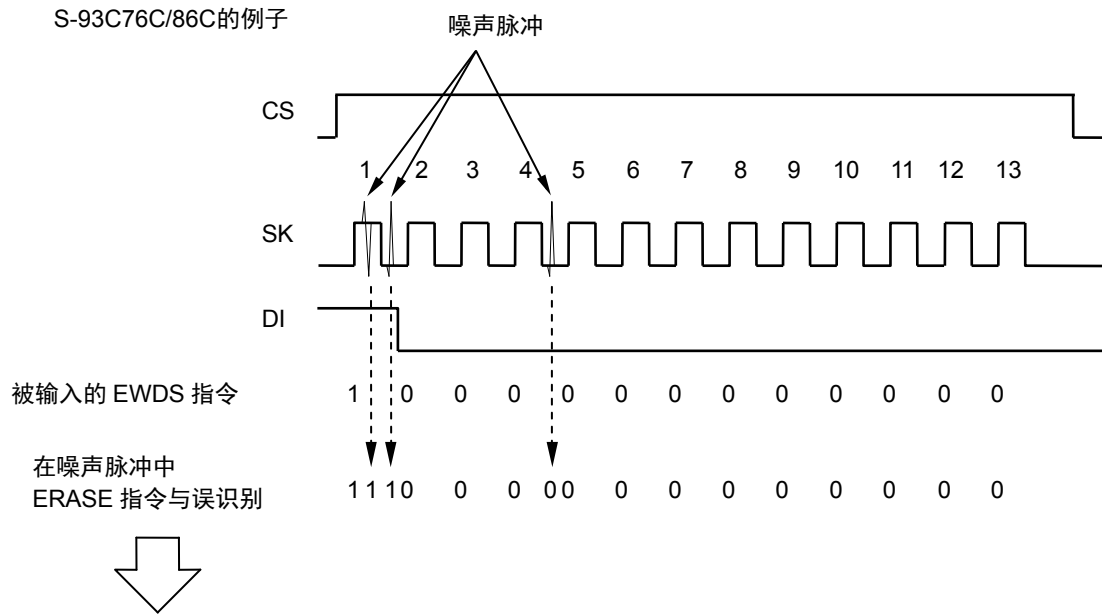


图20 电源电压低时的工作

■ 指令误识别的防止写入功能

本IC内置了时钟脉冲计数器电路，可以取消由噪声脉冲施加和时钟的双重计数等时钟的误计数所引起的被误识别的写入指令 (WRITE, ERASE, WRAL, ERAL)，防止误写入。在不满足各自的写入指令 (WRITE, ERASE, WRAL, ERAL) 所规定的时钟脉冲数，或检测出规定数以上的时钟脉冲的情况下，会取消指令。

例：EWDS被误识别为ERASE的情况下



没有内置时钟脉冲计数器的产品，会在地址00h处误写入 "FFFFh"，但是S-93C76C/86C的产品可以检测为超值计数，可以在不进行写入工作的情况下取消指令。

图21 时钟脉冲计数器电路的工作事例

■ 3线式接口 (DI端子 – DO端子直接连接)

构成串行接口方法有，利用各自的CS端子、SK端子、DI端子、DO端子成为4线式接口方式和连接DI端子 – DO端子构成3线式接口方式。

采用3线式接口的情况下，从CPU的数据输出和从串行存储器IC的数据输出会有发生冲突的期间，有可能导致误工作。为了防止这样的误工作，使从CPU输出的数据可以优先地输入到DI端子，请在本IC的DI端子和DO端子之间通过插入电阻 (10 kΩ ~ 100 kΩ 的电阻) 来进行连接 (参阅图22)。

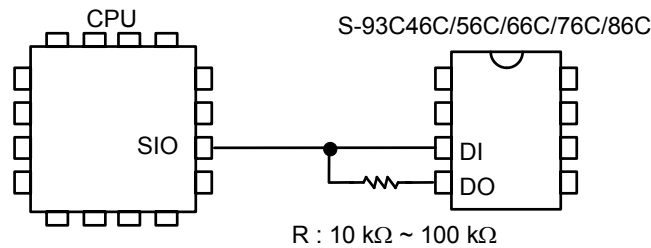


图22 3线式接口的连接法

■ 输入、输出端子

1. 输入端子的连接

本IC的输入端子全部为CMOS构造，所以工作时请设计为不能输入高阻抗 (High-Z)。特别是在接通、切断电源的瞬间和工作待机期间，请设置CS端子输入为 "L"。数据的误写入在CS端子为 "L" 时不会发生。请通过电阻 (10 kΩ ~ 100 kΩ 的下拉电阻) 把CS端子与GND相连接。

为了更确实地防止误工作，除CS端子以外，推荐其它的输入端子也连接同样的下拉电阻。

2. 输入、输出端子等效电路

本IC的输入端子等效电路如图23、图24、图25所示。图23、图24的各个输入端子没有内置上拉及下拉元件，故要防止成为浮动状态，在设计之时请充分注意。

图25的TEST端子有内置下拉元件。

图26为输出端子的等效电路。输出端子为 "H" / "L" / 高阻抗 (High-Z) 三态输出。

2.1 输入端子

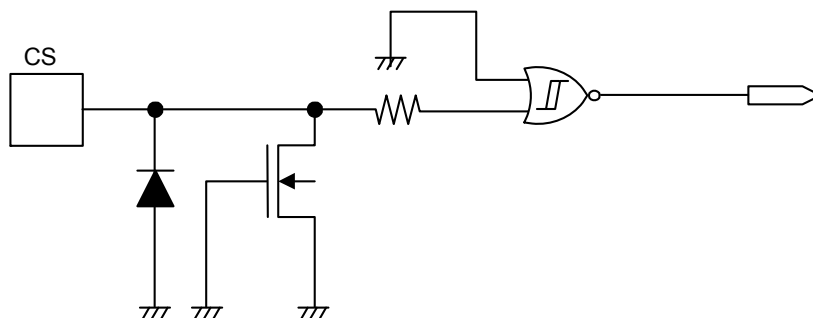


图23 CS端子

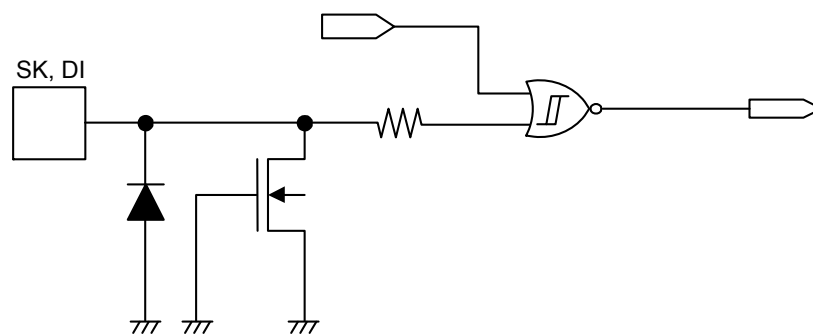


图24 SK, DI端子

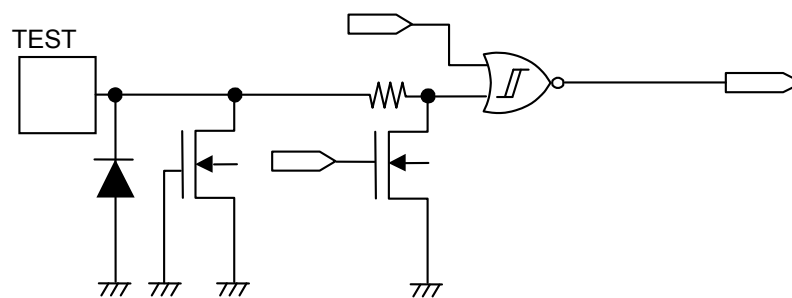


图25 TEST端子

2.2 输出端子

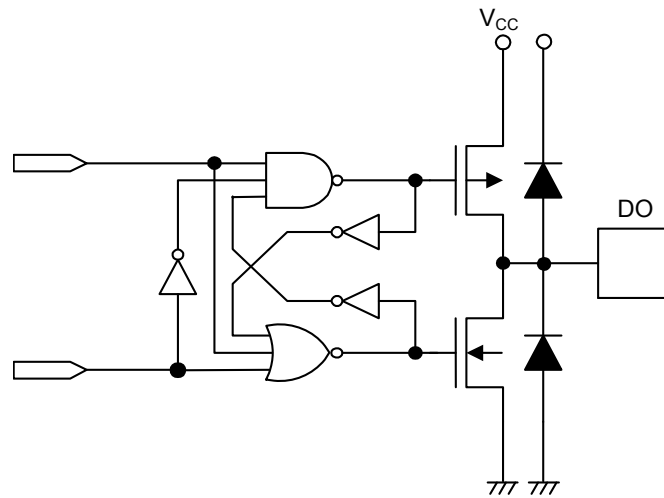


图26 DO端子

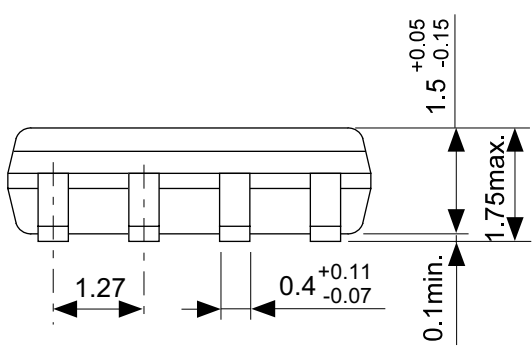
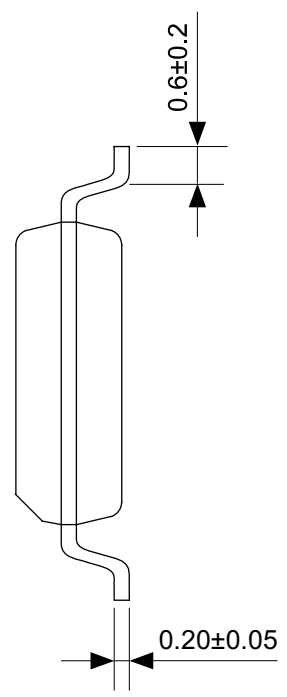
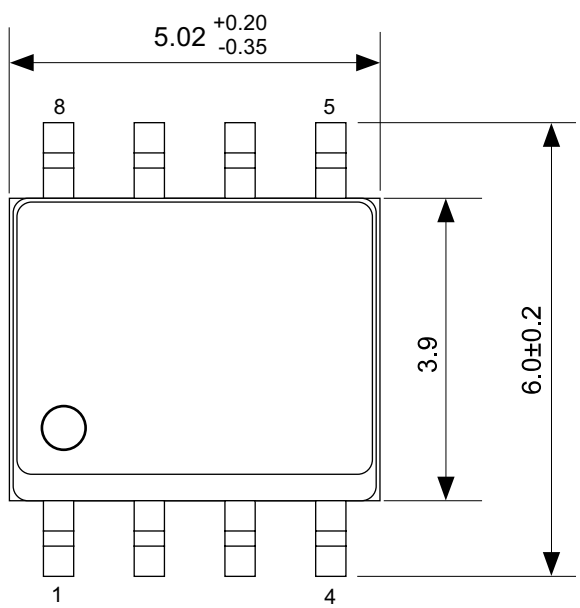
3. 有关输入端子噪声除去时间

本IC内置了低通滤波器，以减低SK端子、DI端子和CS端子的噪声。通过此电路，在电源电压为5.0 V、常温的情况下，可以除去在脉冲幅度为20 ns以下的噪声。

但是，在脉冲幅度比20 ns更长，且电压超过 V_{IH} / V_{IL} 的情况下，因为不能除去噪声，会被识别为脉冲，务请注意。

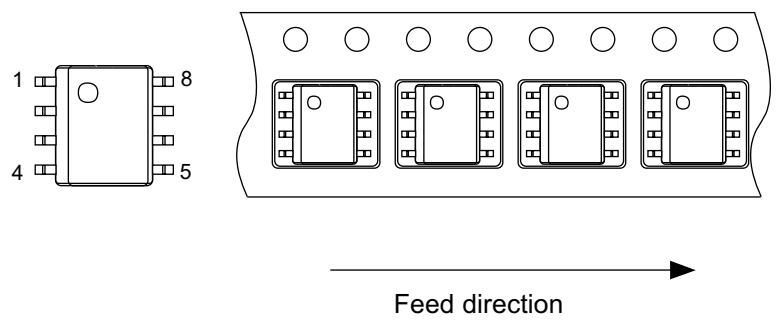
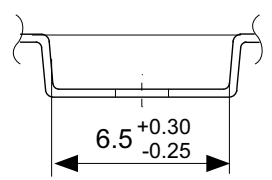
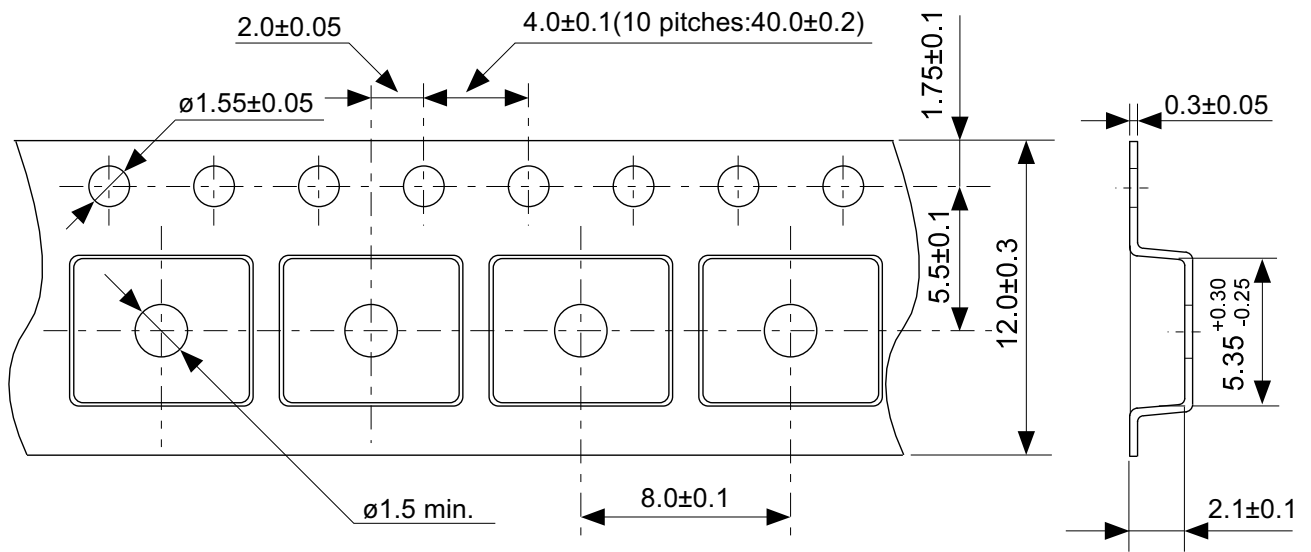
■ 注意事项

- 不仅限于本IC，半导体器件请不要在超过绝对最大额定值的条件下使用。特别请充分注意电源电压。额定值以外的瞬间的急变电压会成为封闭或误工作的原因。详细的使用条件，请充分确认数据表上所记载的项目后，再予以使用。
- 本IC的端子若带水分而继续使之工作，则可能导致端子间发生短路而引起误工作。特别是在用户的评价之中，从低温的恒温槽中取出的情况下，端子有结霜时，若继续使之工作，可能导致端子间发生短路而引起误工作，务请注意。另外，在容易结露的场所下使用时，也会因同样的理由产生同样的情况，请充分注意。
- 本IC虽内置了防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格，或因进口国等原因，包含本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。



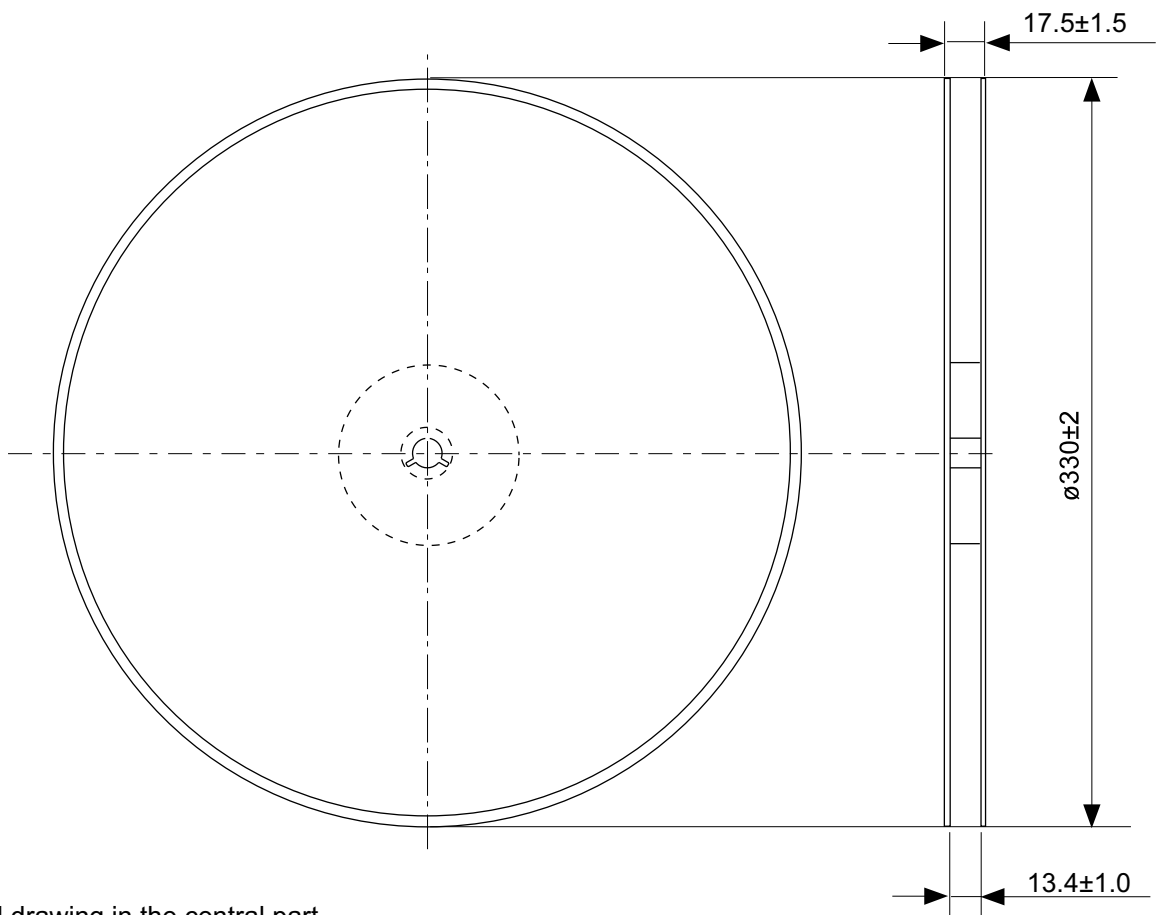
No. FJ008-Z-P-SD-2.1

TITLE	SOP8J-Z-PKG Dimensions
No.	FJ008-Z-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	

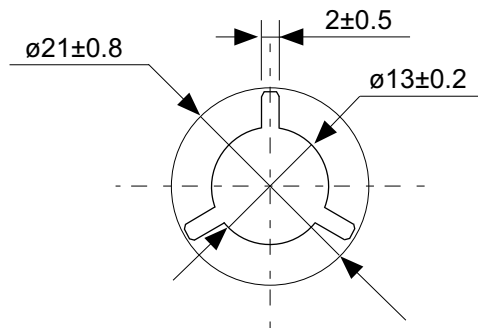


No. FJ008-Z-C-SD-1.0

TITLE	SOP8J-Z-Carrier Tape
No.	FJ008-Z-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

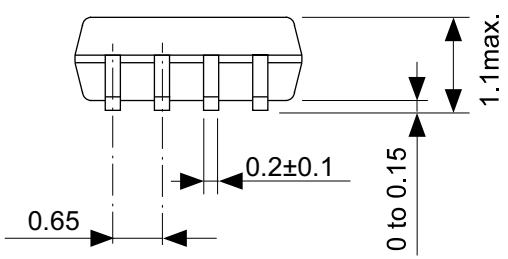
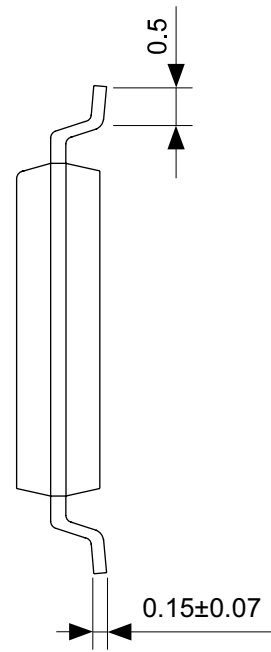
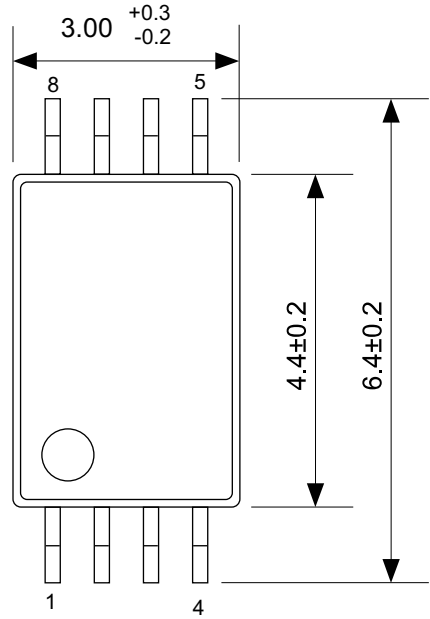


Enlarged drawing in the central part



No. FJ008-Z-R-SD-1.0

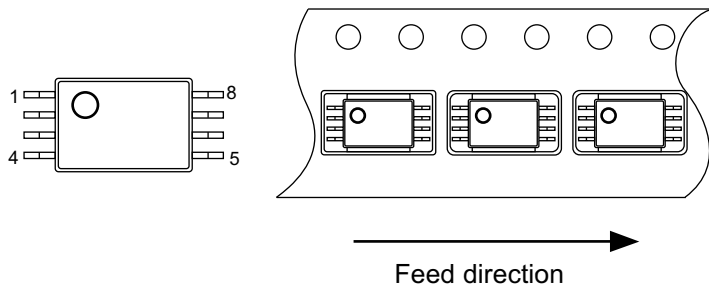
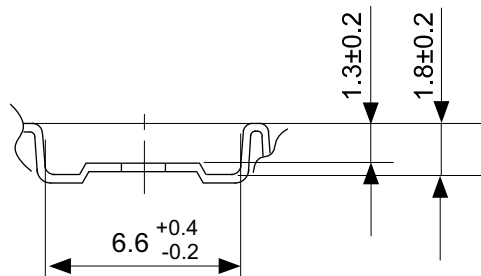
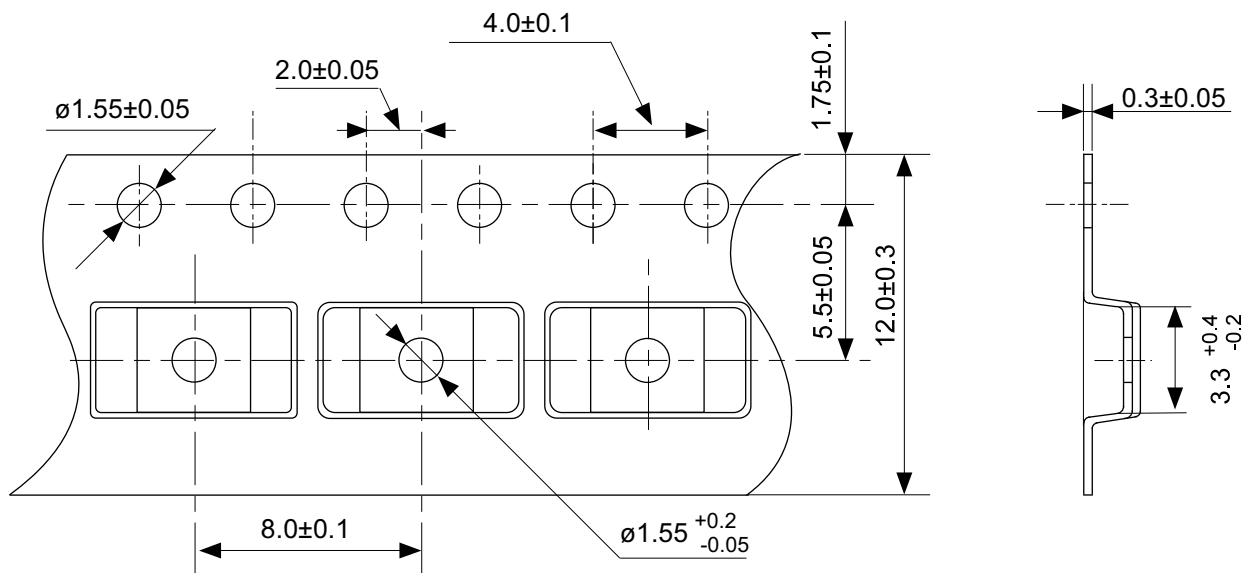
TITLE	SOP8J-Z-Reel		
No.	FJ008-Z-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. FT008-Z-P-SD-1.2

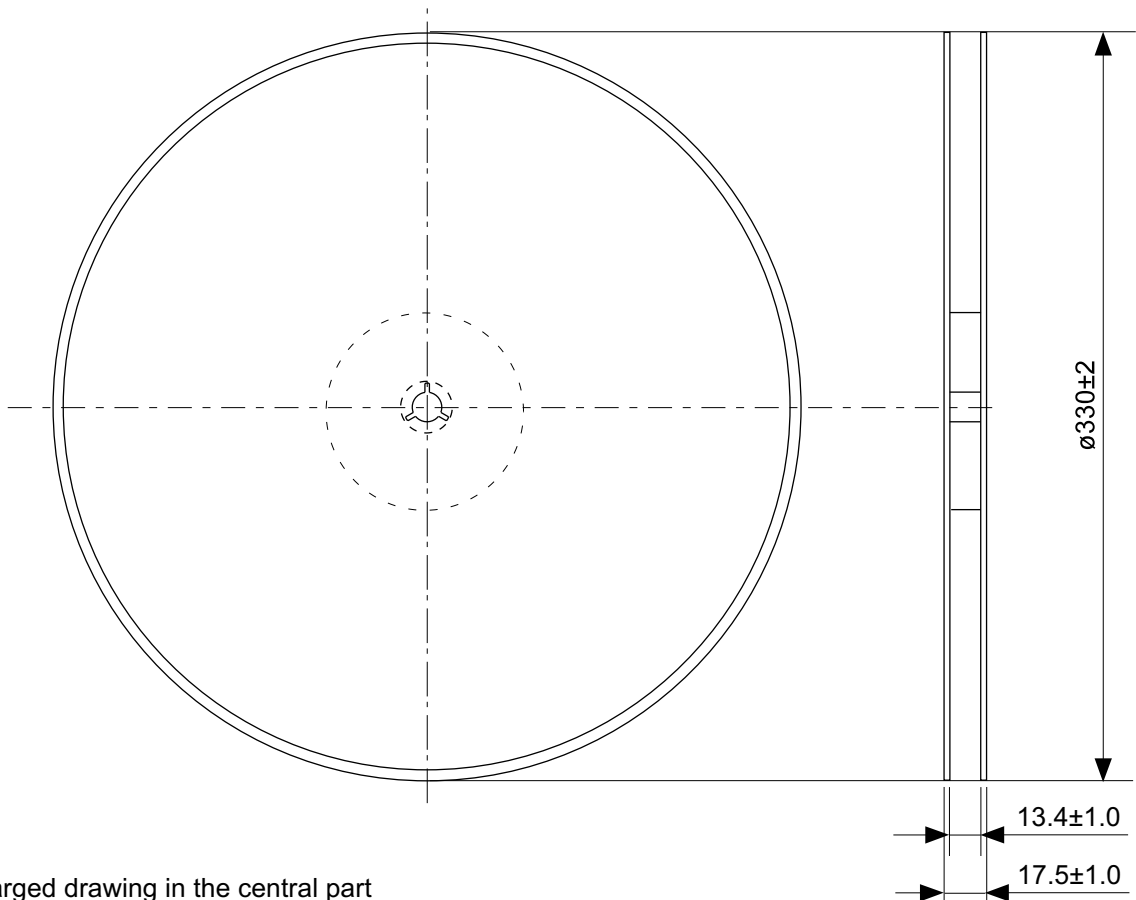
TITLE	TSSOP8-Z-PKG Dimensions
No.	FT008-Z-P-SD-1.2
ANGLE	
UNIT	mm

ABLIC Inc.

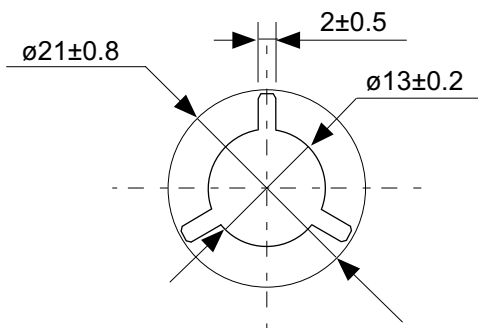


No. FT008-Z-C-SD-1.0

TITLE	TSSOP8-Z-Carrier Tape
No.	FT008-Z-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

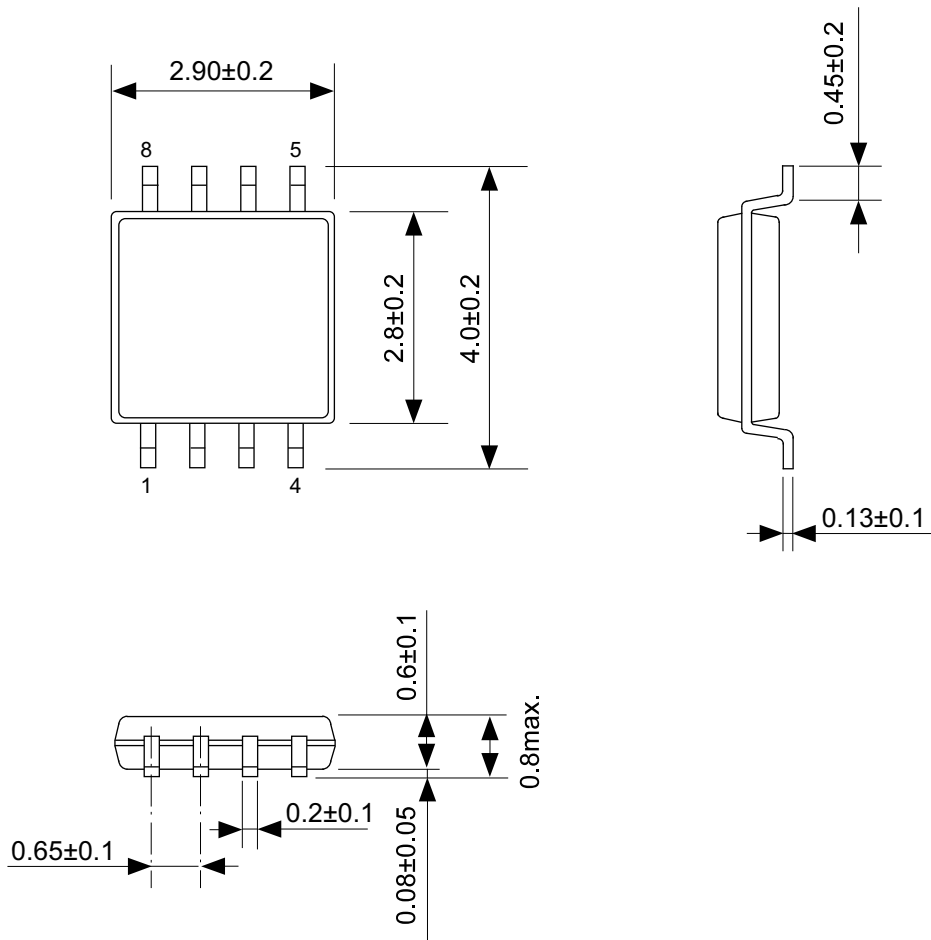


Enlarged drawing in the central part



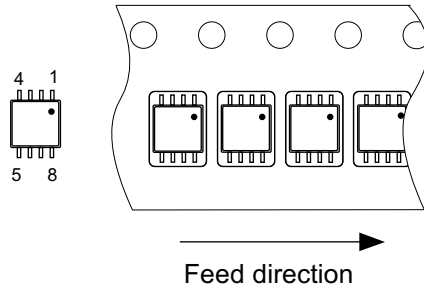
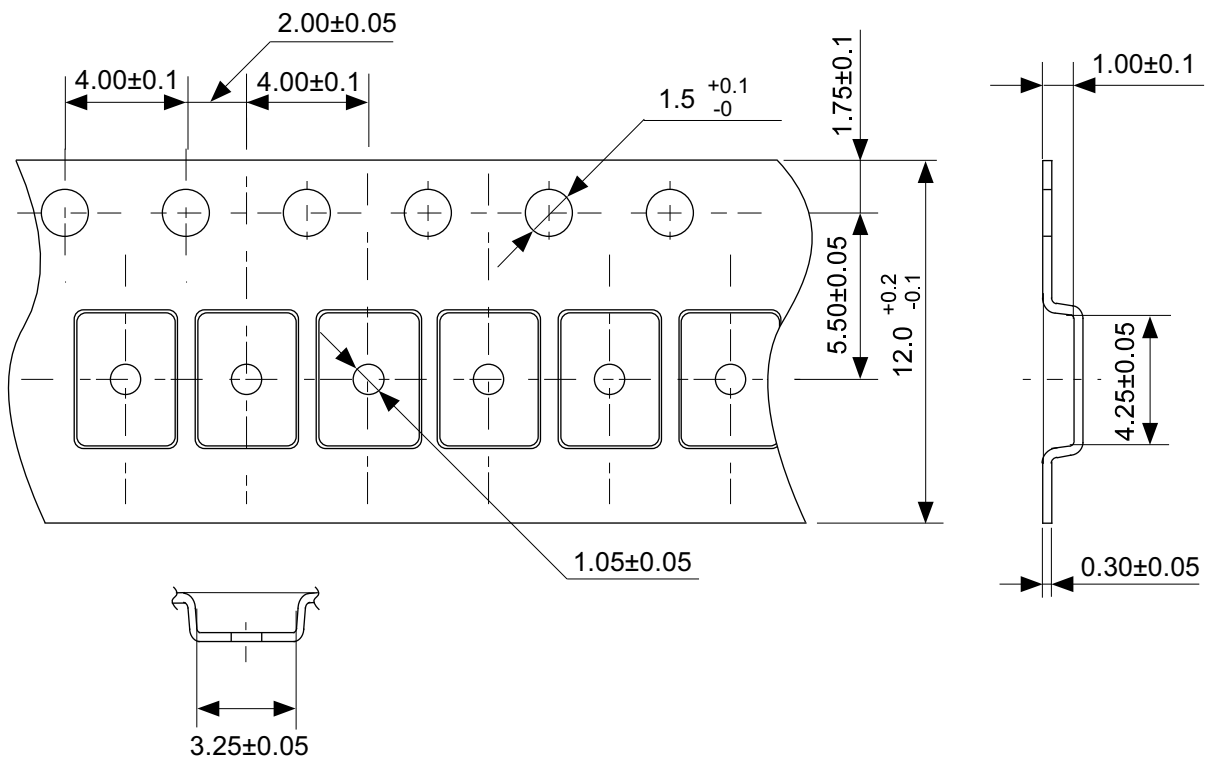
No. FT008-Z-R-SD-1.0

TITLE	TSSOP8-Z-Reel		
No.	FT008-Z-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



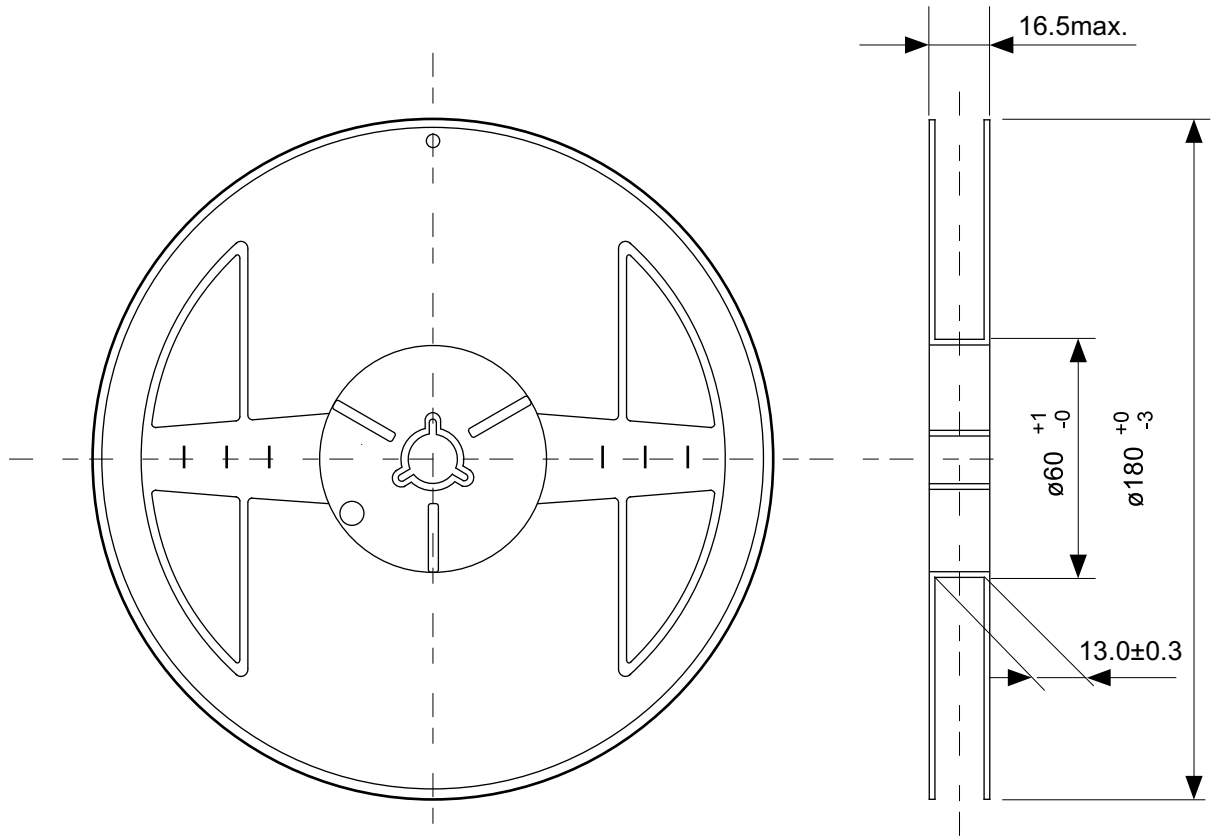
No. FM008-A-P-SD-1.2

TITLE	TMSOP8-A-PKG Dimensions
No.	FM008-A-P-SD-1.2
ANGLE	
UNIT	mm
ABLIC Inc.	

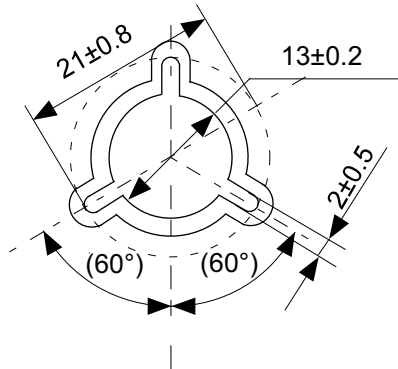


No. FM008-A-C-SD-2.0

TITLE	TMSOP8-A-Carrier Tape
No.	FM008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

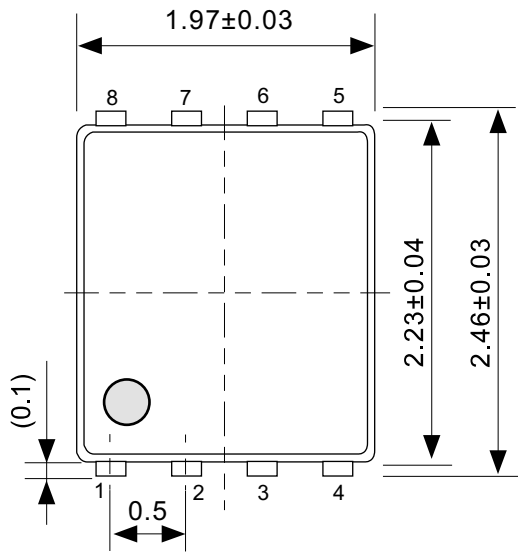


Enlarged drawing in the central part



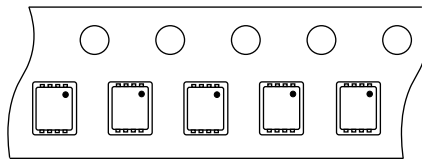
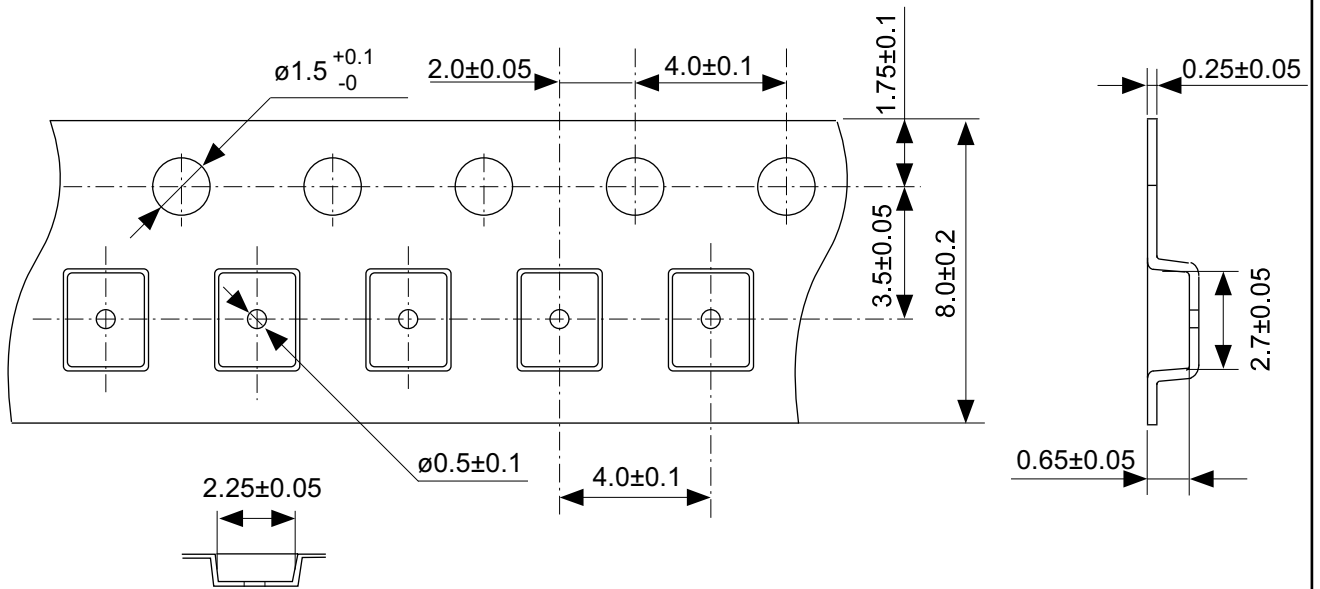
No. FM008-A-R-SD-1.0

TITLE	TMSOP8-A-Reel		
No.	FM008-A-R-SD-1.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. PH008-A-P-SD-2.1

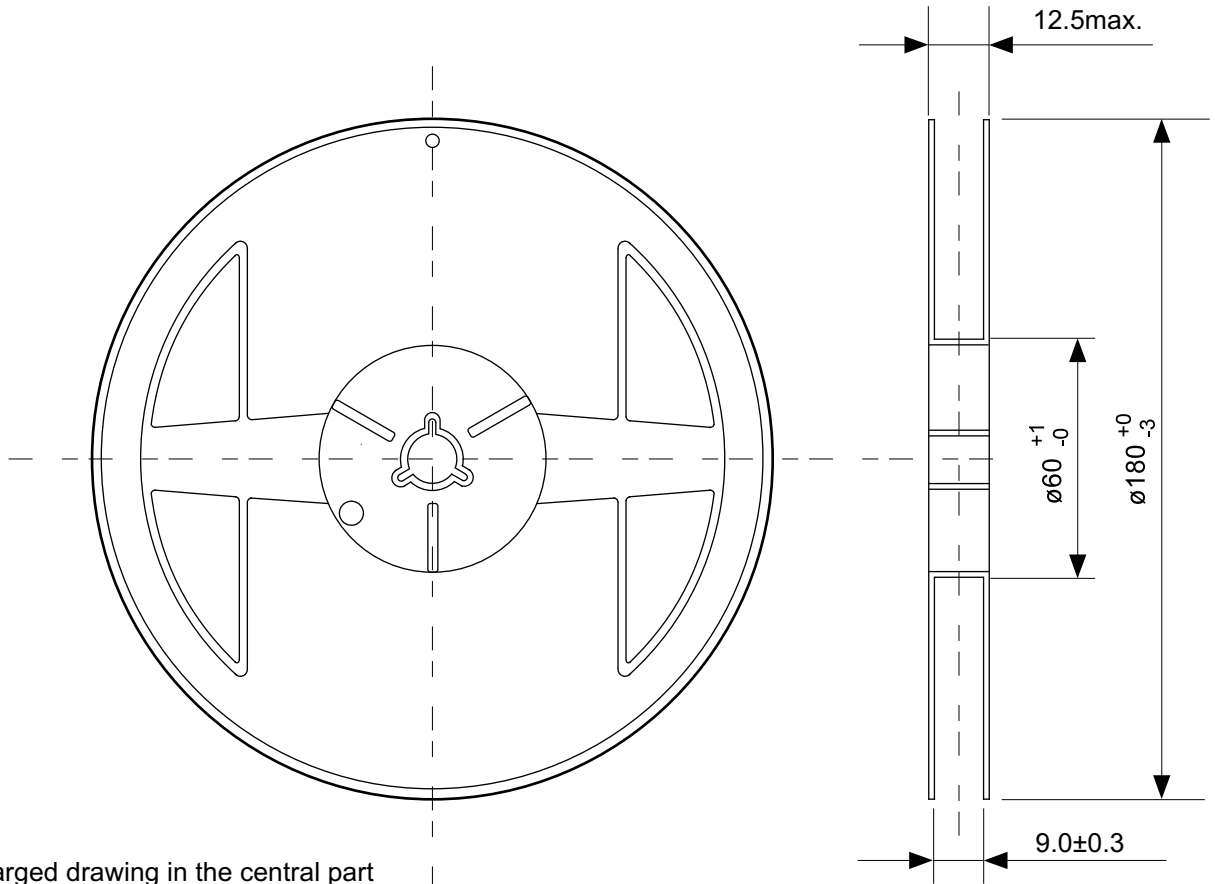
TITLE	SNT-8A-A-PKG Dimensions
No.	PH008-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



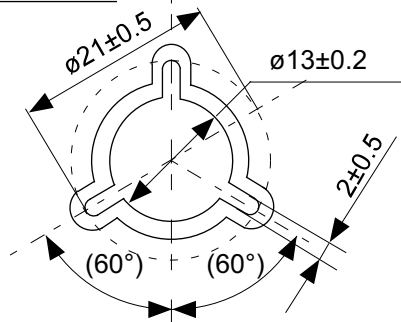
→
Feed direction

No. PH008-A-C-SD-2.0

TITLE	SNT-8A-A-Carrier Tape
No.	PH008-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PH008-A-R-SD-1.0

TITLE	SNT-8A-A-Reel		
No.	PH008-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.96 mm ~ 2.06 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.96 mm to 2.06mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.96 mm ~ 2.06 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PH008-A-L-SD-4.1

TITLE	SNT-8A-A -Land Recommendation
No.	PH008-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07



ABLIC

艾普凌科有限公司
www.ablic.com