

S-5717系列是采用CMOS技术开发的可对应低电压工作、可低消耗电流工作的高精度霍尔IC。

可检测出磁束密度的强弱，使输出电压发生变化。通过与磁石的组合，可对各种设备的开 / 关进行检测。

由于采用超小型的SNT-4A封装，因此可高密度安装。

S-5717系列因为是低电压工作、消耗电流低，所以最适用于电池驱动的便携设备。同时，因具备高精度磁特性，故与磁石组合的工作偏差可变少。

注意 本产品是为了使用于家电设备、办公设备、通信设备等普通的电子设备上而设计的。考虑使用在汽车车载设备 (包括车载音响、无匙车锁、发动机控制等) 和医疗设备用途上的客户，请务必事先与本公司的营业部门商谈。

■ 特点

- 极性检测^{*1} : 检测两极、检测S极、检测N极
- 磁性检测逻辑^{*1} : 动态 "L"、动态 "H"
- 输出方式^{*1} : N沟道开路漏极输出、CMOS输出
- 磁气灵敏度 : $B_{OP} = 3.3 \text{ mT}$ (典型值)
- 驱动周期 (消耗电流)^{*1} : 检测两极产品
 $t_{CYCLE} = 50.50 \text{ ms}$ ($I_{DD} = 2.0 \mu\text{A}$) (典型值)
检测S极、N极产品
 $t_{CYCLE} = 50.85 \text{ ms}$ ($I_{DD} = 1.4 \mu\text{A}$) (典型值)
- 电源电压范围 : $V_{DD} = 1.6 \text{ V} \sim 3.6 \text{ V}$
- 工作温度范围 : $T_a = -40^\circ\text{C} \sim +85^\circ\text{C}$
- 无铅 (Sn 100%)、无卤素

*1. 可以选项。

■ 用途

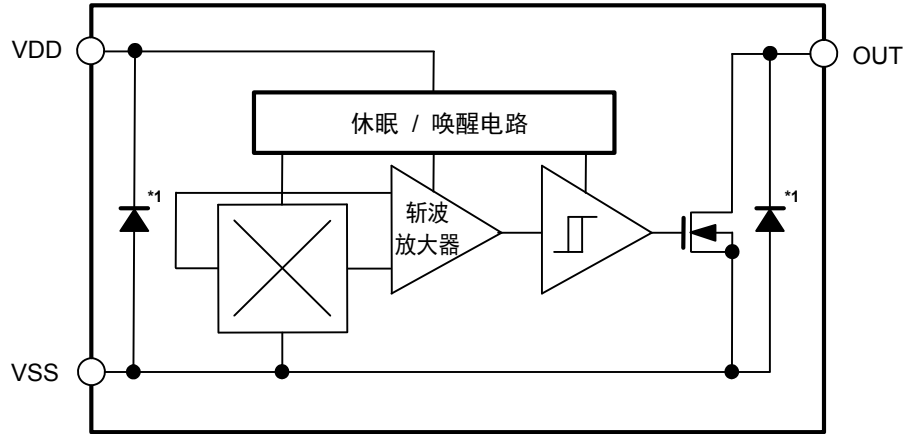
- 手机、智能手机
- 笔记本电脑、平板电脑
- 数码摄像机
- 玩具、游戏机
- 家用电器产品

■ 封装

- SNT-4A

■ 框图

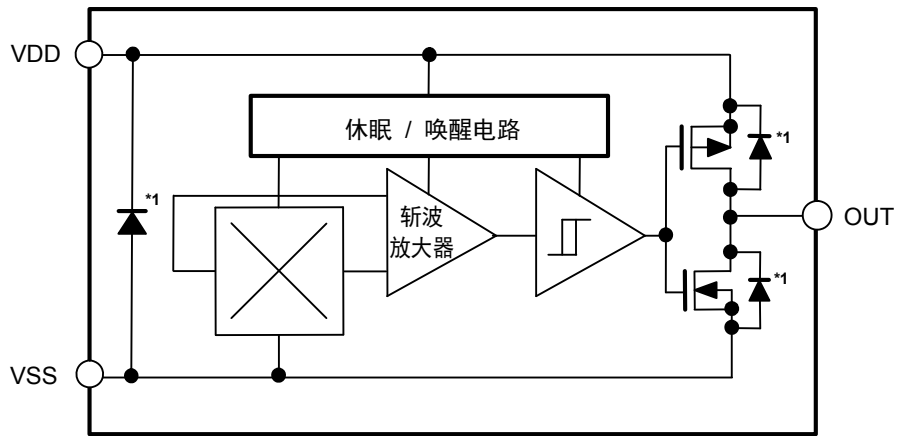
1. N沟道开路漏极输出产品



*1. 寄生二极管

图1

2. CMOS输出产品

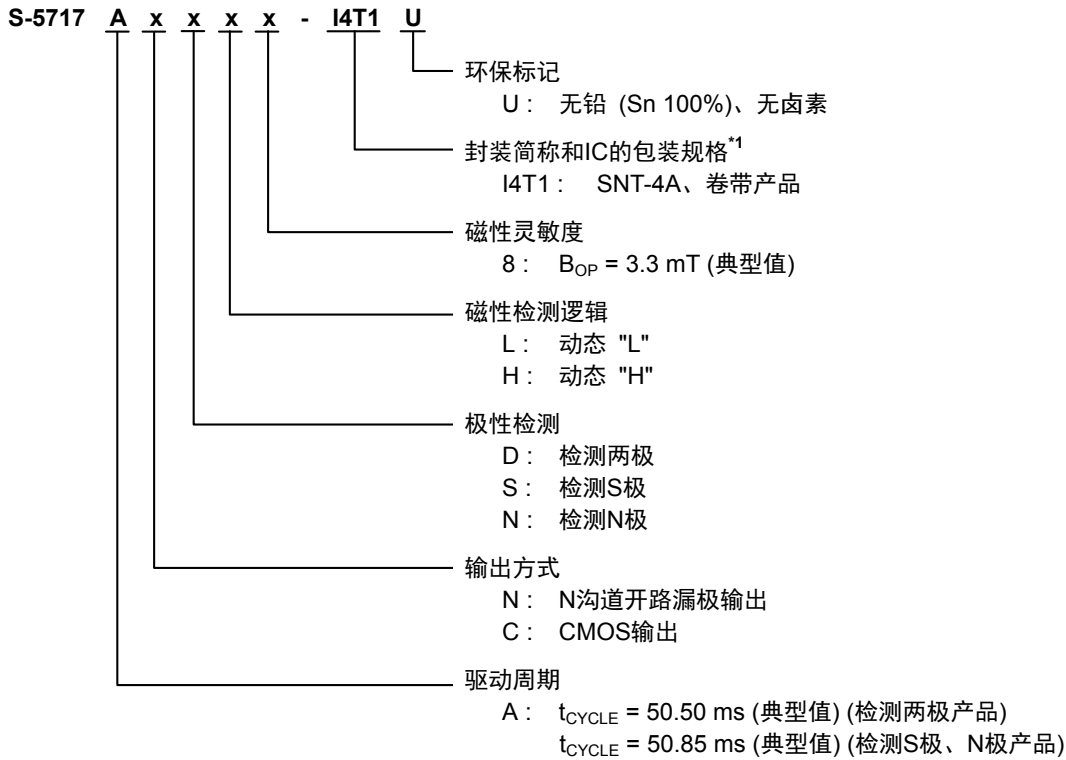


*1. 寄生二极管

图2

■ 产品型号的构成

1. 产品名



*1. 请参阅卷带图。

2. 封装

表1 封装图纸号码

封装名	封装图面	卷带图面	带卷图面	焊盘图面
SNT-4A	PF004-A-P-SD	PF004-A-C-SD	PF004-A-R-SD	PF004-A-L-SD

3. 产品名目录

3.1 SNT-4A

3.1.1 N沟道开路漏极输出产品

表2

产品名	驱动周期 (t_{CYCLE})	输出方式	极性检测	磁性检测逻辑	磁性灵敏度 (B_{OP})
S-5717ANDL8-I4T1U	50.50 ms (典型值)	N沟道开路漏极输出	检测两极	动态 "L"	3.3 mT (典型值)

备注 如果需要除上述以外的选项时, 请向本公司营业部咨询。

3.1.2 CMOS输出产品

表3

产品名	驱动周期 (t_{CYCLE})	输出方式	极性检测	磁性检测逻辑	磁性灵敏度 (B_{OP})
S-5717ACDL8-I4T1U	50.50 ms (典型值)	CMOS输出	检测两极	动态 "L"	3.3 mT (典型值)

备注 如果需要除上述以外的选项时, 请向本公司营业部咨询。

■ 引脚排列图

1. SNT-4A

Top view

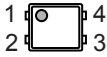


图3

表4

引脚号	符号	描述
1	OUT	输出端子
2	VSS	GND端子
3	NC ^{*1}	无连接
4	VDD	电源端子

*1. NC表示处于电气开路状态。
所以，可以与VDD端子或VSS端子连接。

■ 绝对最大额定值

表5

(除特殊注明以外 : Ta = +25°C)

项目	符号	绝对最大额定值	单位
电源电压	V _{DD}	V _{SS} - 0.3 ~ V _{SS} + 7.0	V
输出电流	I _{OUT}	±1.0	mA
输出电压	V _{OUT}	N沟道开路漏极输出产品	V _{SS} - 0.3 ~ V _{SS} + 7.0
		CMOS输出产品	V _{SS} - 0.3 ~ V _{DD} + 0.3
容许功耗	P _D	300 ^{*1}	mW
工作环境温度	T _{opr}	-40 ~ +85	°C
保存温度	T _{stg}	-40 ~ +125	°C

*1. 基板安装时

[安装基板]

- (1) 基板尺寸 : 114.3 mm × 76.2 mm × 1.6 mm
- (2) 名称 : JEDEC STANDARD51-7

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值，有可能造成产品劣化等物理性损伤。

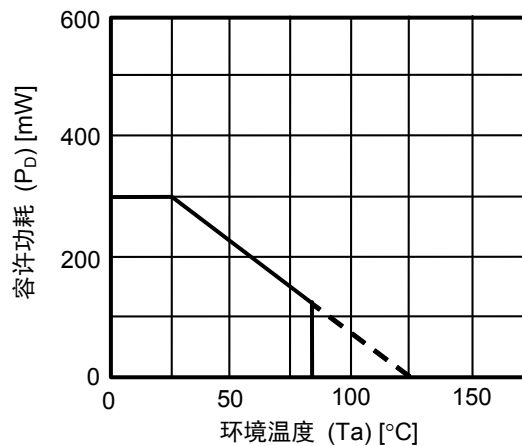


图4 封装容许功耗 (基板安装时)

■ 电气特性

1. 检测两极产品

1.1 S-5717AxDxx

表6

(除特殊注明以外 : Ta = +25°C, V_{DD} = 1.85 V, V_{SS} = 0 V)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
电源电压	V _{DD}	—	1.60	1.85	3.60	V	—	
消耗电流	I _{DD}	平均值	—	2.0	3.5	μA	1	
输出电压	V _{OUT}	N沟道开路漏极输出产品	输出晶体管N沟道、 I _{OUT} = 0.5 mA	—	—	0.2	V	2
		CMOS输出产品	输出晶体管N沟道、 I _{OUT} = 0.5 mA	—	—	0.2	V	2
			输出晶体管P沟道、 I _{OUT} = -0.5 mA	V _{DD} - 0.2	—	—	V	3
泄漏电流	I _{LEAK}	N沟道开路漏极输出产品 输出晶体管N沟道、V _{OUT} = 3.5 V	—	—	1	μA	4	
唤醒模式时间	t _{AW}	—	—	0.10	—	ms	—	
休眠模式时间	t _{SL}	—	—	50.40	—	ms	—	
驱动周期	t _{CYCLE}	t _{AW} + t _{SL}	—	50.50	100.00	ms	—	

2. 检测S极、N极产品

2.1 S-5717AxSxx, S-5717AxNxx

表7

(除特殊注明以外 : Ta = +25°C, V_{DD} = 1.85 V, V_{SS} = 0 V)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
电源电压	V _{DD}	—	1.60	1.85	3.60	V	—	
消耗电流	I _{DD}	平均值	—	1.4	3.0	μA	1	
输出电压	V _{OUT}	N沟道开路漏极输出产品	输出晶体管N沟道、 I _{OUT} = 0.5 mA	—	—	0.2	V	2
		CMOS输出产品	输出晶体管N沟道、 I _{OUT} = 0.5 mA	—	—	0.2	V	2
			输出晶体管P沟道、 I _{OUT} = -0.5 mA	V _{DD} - 0.2	—	—	V	3
泄漏电流	I _{LEAK}	N沟道开路漏极输出产品 输出晶体管N沟道、V _{OUT} = 3.5 V	—	—	1	μA	4	
唤醒模式时间	t _{AW}	—	—	0.05	—	ms	—	
休眠模式时间	t _{SL}	—	—	50.80	—	ms	—	
驱动周期	t _{CYCLE}	t _{AW} + t _{SL}	—	50.85	100.00	ms	—	

■ 磁特性

1. 检测两极产品

1.1 B_{OP} = 3.3 mT (典型值) 产品

表8

(除特殊注明以外 : Ta = +25°C, V_{DD} = 1.85 V, V_{SS} = 0 V)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
工作点*1	S极	B _{OPS}	-	2.3	3.3	4.7	mT	5
	N极	B _{OPN}	-	-4.7	-3.3	-2.3	mT	5
复位点*2	S极	B _{RPS}	-	1.2	2.4	3.4	mT	5
	N极	B _{RPN}	-	-3.4	-2.4	-1.2	mT	5
滞后幅度*3	S极	B _{HYSS}	B _{HYSS} = B _{OPS} - B _{RPS}	-	0.9	-	mT	5
	N极	B _{HYSN}	B _{HYSN} = B _{OPN} - B _{RPN}	-	0.9	-	mT	5

2. 检测S极产品

2.1 B_{OP} = 3.3 mT (典型值) 产品

表9

(除特殊注明以外 : Ta = +25°C, V_{DD} = 1.85 V, V_{SS} = 0 V)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
工作点*1	S极	B _{OPS}	-	2.3	3.3	4.7	mT	5
复位点*2	S极	B _{RPS}	-	1.2	2.4	3.4	mT	5
滞后幅度*3	S极	B _{HYSS}	B _{HYSS} = B _{OPS} - B _{RPS}	-	0.9	-	mT	5

3. 检测N极产品

3.1 B_{OP} = 3.3 mT (典型值) 产品

表10

(除特殊注明以外 : Ta = +25°C, V_{DD} = 1.85 V, V_{SS} = 0 V)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路	
工作点*1	N极	B _{OPN}	-	-4.7	-3.3	-2.3	mT	5
复位点*2	N极	B _{RPN}	-	-3.4	-2.4	-1.2	mT	5
滞后幅度*3	N极	B _{HYSN}	B _{HYSN} = B _{OPN} - B _{RPN}	-	0.9	-	mT	5

*1. B_{OPN}, B_{OPS} : 工作点

B_{OPN}, B_{OPS}是指S-5717系列所接受的由磁石 (N极或S极) 产生的磁束密度增强 (靠近磁石) 时, 输出电压(V_{OUT}) 切换时的磁束密度的值。

即使将磁束密度增强为比B_{OPN}, B_{OPS}强, V_{OUT}也会维持现状。

*2. B_{RPN}, B_{RPS} : 复位点

B_{RPN}, B_{RPS}是指S-5717系列所接受的由磁石 (N极或S极) 产生的磁束密度减弱 (远离磁石) 时, 输出电压 (V_{OUT}) 切换时的磁束密度的值。

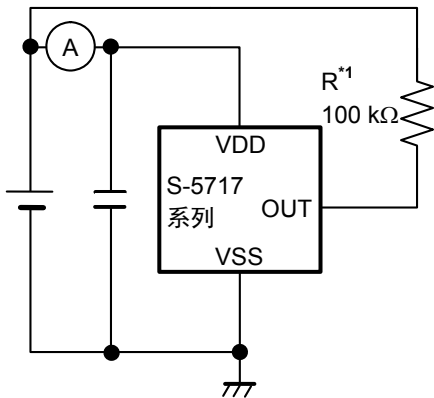
即使将磁束密度减弱为比B_{RPN}, B_{RPS}弱, V_{OUT}也会维持现状。

*3. B_{HYSN}, B_{HYSS} : 滞后幅度

B_{HYSN}, B_{HYSS}分别表示B_{OPN}与B_{RPN}、B_{OPS}与B_{RPS}之间的磁束密度的差值。

备注 按照1 mT = 10 Gauss的公式换算磁束密度的单位mT。

■ 测定电路



*1. CMOS输出产品，不需要电阻 (R)。

图5 测定电路1

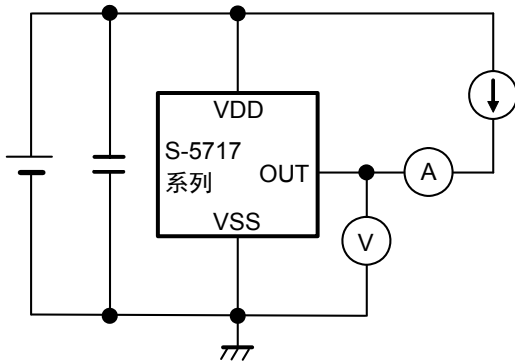


图6 测定电路2

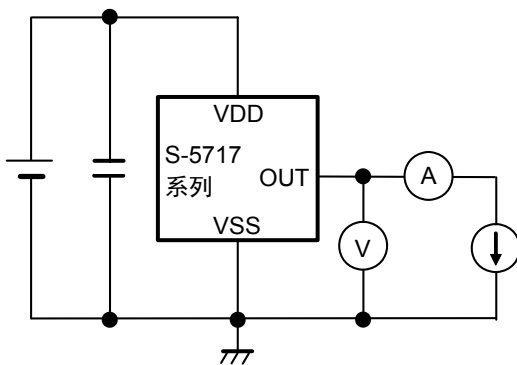


图7 测定电路3

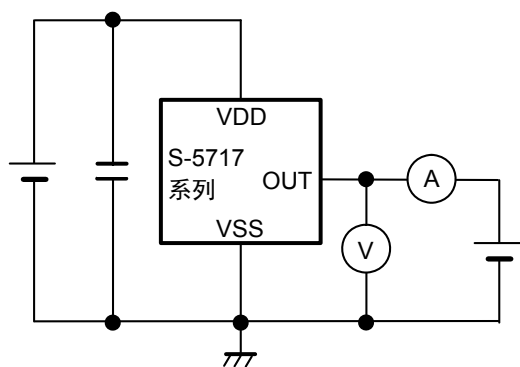
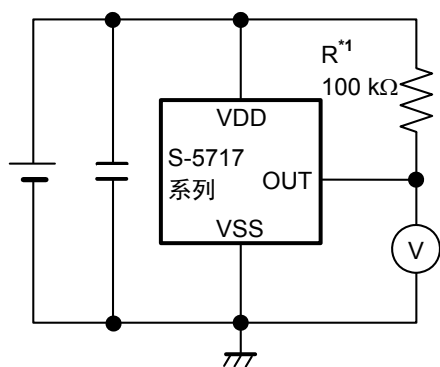


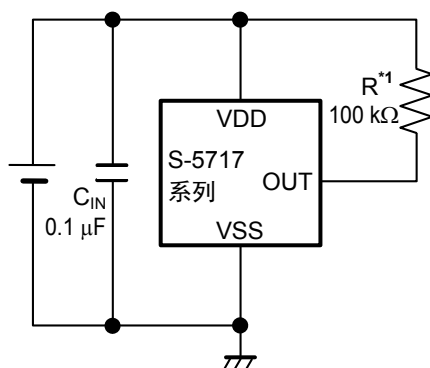
图8 测定电路4



*1. CMOS输出产品，不需要电阻 (R)。

图9 测定电路5

■ 标准电路



*1. CMOS输出产品，不需要电阻 (R)。

图10

注意 上述连接图以及参数并不作为保证电路工作的依据。实际的应用电路请在进行充分的实测基础上设定参数。

■ 工作说明

1. 施加磁束方向

S-5717系列可针对标记面检测出垂直方向的磁束密度。

检测两极产品时，将S极或N极接近标记面，输出电压 (V_{OUT}) 就会切换。

检测S极产品时，将S极接近标记面， V_{OUT} 就会切换。

检测N极产品时，将N极接近标记面， V_{OUT} 就会切换。

图11表示施加磁束的方向。

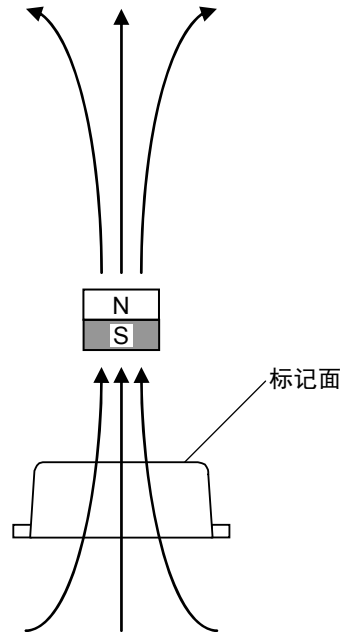


图11

2. 霍尔传感器位置

图12表示霍尔传感器的位置。

霍尔传感器的中心位置如下图所示，处于封装中央的标有圆形标记的范围内。

另外，还标示出从封装的标记面到芯片表面的距离 (典型值)。

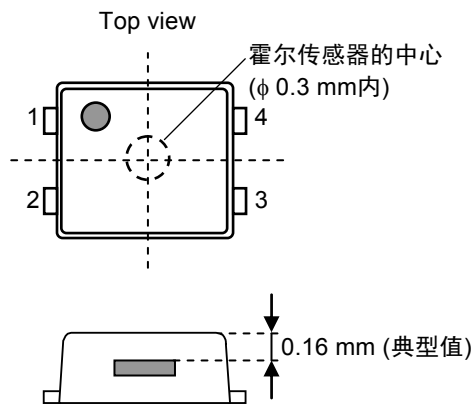


图12

3. 基本工作

S-5717系列可根据磁石等所产生的磁束密度 (N极或S极) 的强弱来切换输出电压 (V_{OUT}) 的电位。
以下说明在磁性检测逻辑为动态 "L" 时的工作。

3.1 检测两极产品

将磁石的S极或N极靠近S-5717系列的标记面, 针对本IC的标记面, 当垂直方向的磁束密度超过工作点 (B_{OPN} 或 B_{OPS}) 时, V_{OUT} 从 "H" 转变为 "L"。另外, 将磁石的S极或N极远离S-5717系列的标记面, 当磁束密度低于复位点 (B_{RPN} 或 B_{RPS}) 时, V_{OUT} 从 "L" 转变为 "H"。

图13表示磁束密度与 V_{OUT} 之间的关系

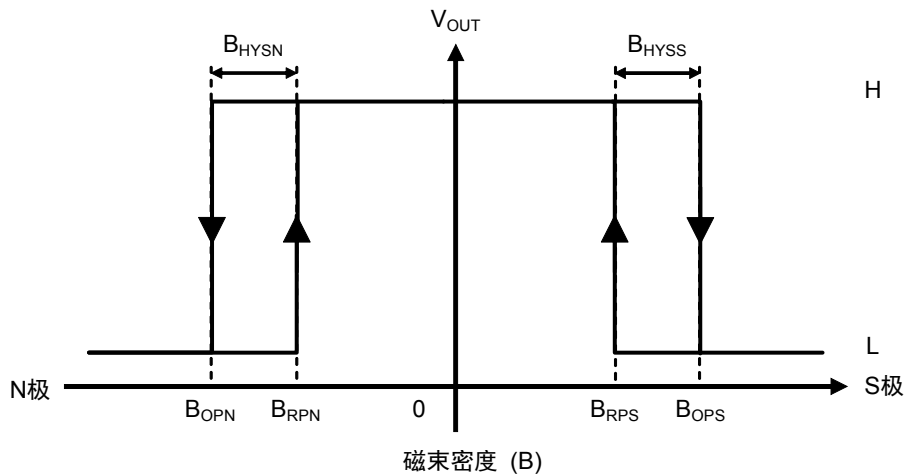


图13

3.2 检测S极产品

将磁石的S极靠近S-5717系列的标记面, 针对本IC的标记面, 当垂直方向的磁束密度超过 B_{OPS} 时, V_{OUT} 从 "H" 转变为 "L"。另外, 将磁石的S极远离S-5717系列的标记面, 当磁束密度低于 B_{RPS} 时, V_{OUT} 从 "L" 转变为 "H"。

图14表示磁束密度与 V_{OUT} 之间的关系

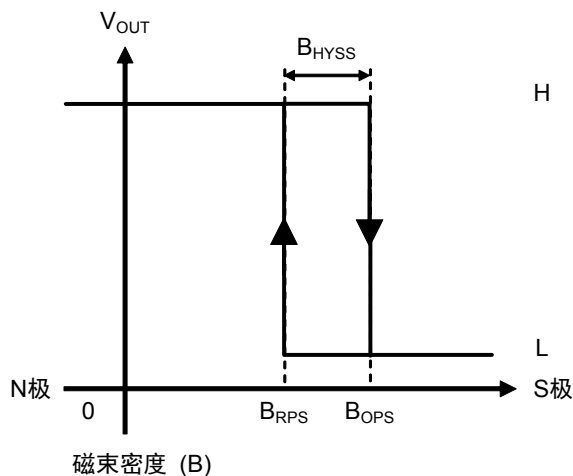


图14

3.3 检测N极产品

将磁石的N极靠近S-5717系列的标记面，针对本IC的标记面，当垂直方向的磁束密度超过 B_{OPN} 时， V_{OUT} 从 "H" 转变为 "L"。另外，将磁石的N极远离S-5717系列的标记面，当磁束密度低于 B_{RPN} 时， V_{OUT} 从 "L" 转变为 "H"。

图15表示磁束密度与 V_{OUT} 之间的关系

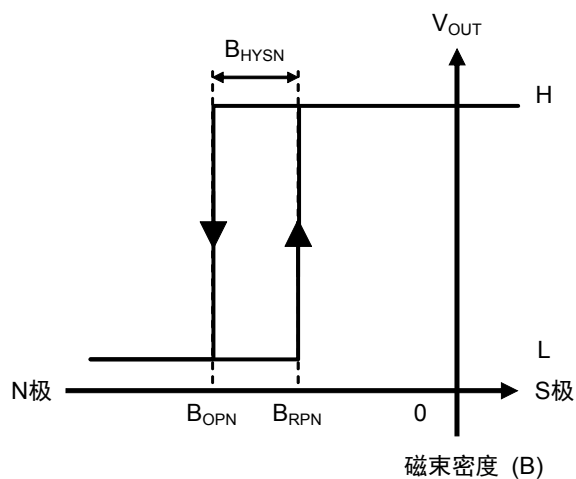


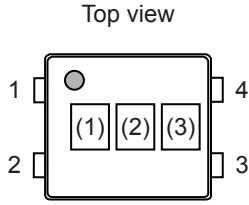
图15

■ 注意事项

- 如果将电源设置为高阻抗状态，有可能因击穿电流等而导致电源电压的下降，从而引发IC的误工作。因此，为降低阻抗，要充分注意接线方式。
- 请注意，如果电源电压发生急剧的变化，有可能导致IC的误工作。
- 本IC虽内置防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 若对此IC施加较大的应力，则可能导致磁特性发生改变。因此，在安装到基板上时，请注意基板不能出现弯曲以及变形，在使用过程中也要注意不要对此IC施加较大的应力。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格，或因进口国等原因，使包括本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

■ 标记规格

1. SNT-4A



(1) ~ (3): 产品简称 (请参阅产品名和产品简称的对照表)

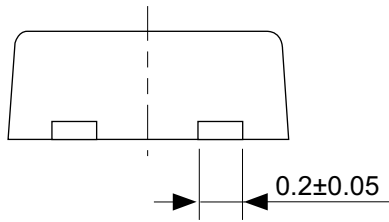
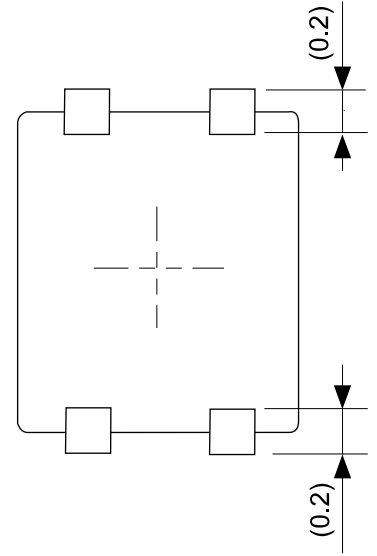
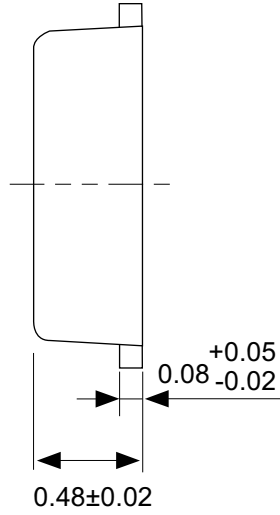
产品名和产品简称的对照表

1.1 N沟道开路漏极输出产品

产品名	产品简称		
	(1)	(2)	(3)
S-5717ANDL8-I4T1U	4	S	A

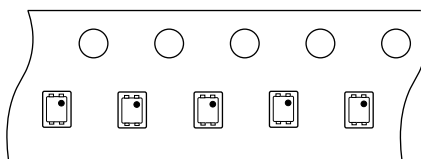
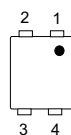
1.2 CMOS输出产品

产品名	产品简称		
	(1)	(2)	(3)
S-5717ACDL8-I4T1U	4	S	B



No. PF004-A-P-SD-6.0

TITLE	SNT-4A-A-PKG Dimensions
No.	PF004-A-P-SD-6.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Feed direction →

No. PF004-A-C-SD-2.0

TITLE	SNT-4A-A-Carrier Tape
No.	PF004-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PF004-A-R-SD-1.0

TITLE	SNT-4A-A-Reel		
No.	PF004-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).

※2. パッケージ中央にランドパターンを広げないでください (1.10 mm ~ 1.20 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).

※2. Do not widen the land pattern to the center of the package (1.10 mm to 1.20 mm).

Caution 1. Do not do silkscreen printing and solder printing under the mold resin of the package.

2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.

3. Match the mask aperture size and aperture position with the land pattern.

4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).

※2. 请勿向封装中间扩展焊盘模式 (1.10 mm ~ 1.20 mm)。

注意 1. 请勿在树脂型封装的下面印刷丝网、焊锡。

2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。

3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。

4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PF004-A-L-SD-4.1

TITLE	SNT-4A-A -Land Recommendation
No.	PF004-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07



ABLIC

艾普凌科有限公司
www.ablic.com