

S-8216A系列内置高精度电压检测电路和延迟电路，是用于锂离子 / 锂聚合物可充电电池的二次保护IC。
S-8216A系列备有过充电检测功能和放电过电流检测功能。

■ 特点

- 高精度电压检测电路
 - 过充电检测电压 4.000 V ~ 5.000 V (5 mV进阶) 精度±15 mV
 - 过充电解除电压 3.600 V ~ 4.950 V*1 精度±50 mV
 - 放电过电流检测电压 0.003 V ~ 0.100 V (0.5 mV进阶) 精度±1.5 mV
- 检测延迟时间仅通过内置电路即可实现 (不需要外接电容)
- 可选择输出逻辑： 动态 "H"、动态 "L"
- 输出方式： CMOS输出
- 工作温度范围广： Ta = -40°C ~ +85°C
- 消耗电流低
 - 工作时： 2.0 μA (典型值)、4.0 μA (最大值) (Ta = +25°C)
- 无铅 (Sn 100%)、无卤素

*1. 过充电解除电压 = 过充电检测电压 - 过充电滞后电压
(过充电滞后电压为可在0.05 V ~ 0.4 V的范围内以50 mV为进阶单位进行选择)

■ 用途

- 锂离子可充电电池组
- 锂聚合物可充电电池组

■ 封装

- SNT-6A

■ 框图

1. 动态 "H"

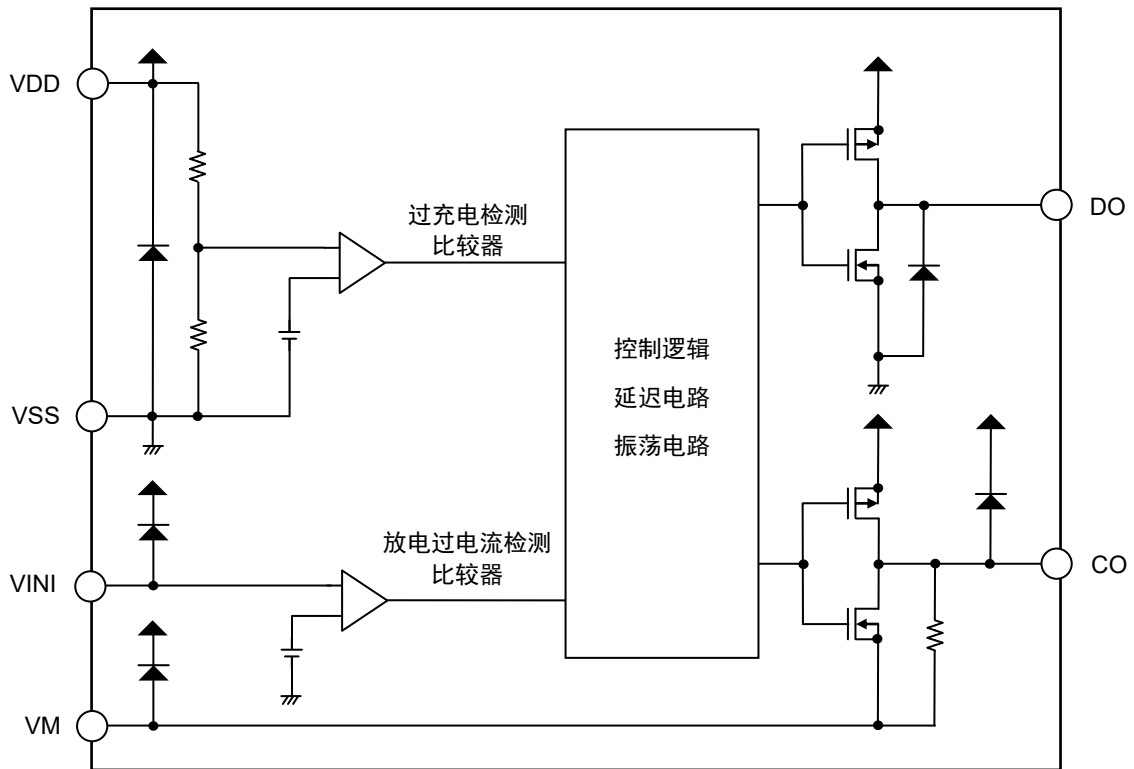


图1

2. 动态 "L"

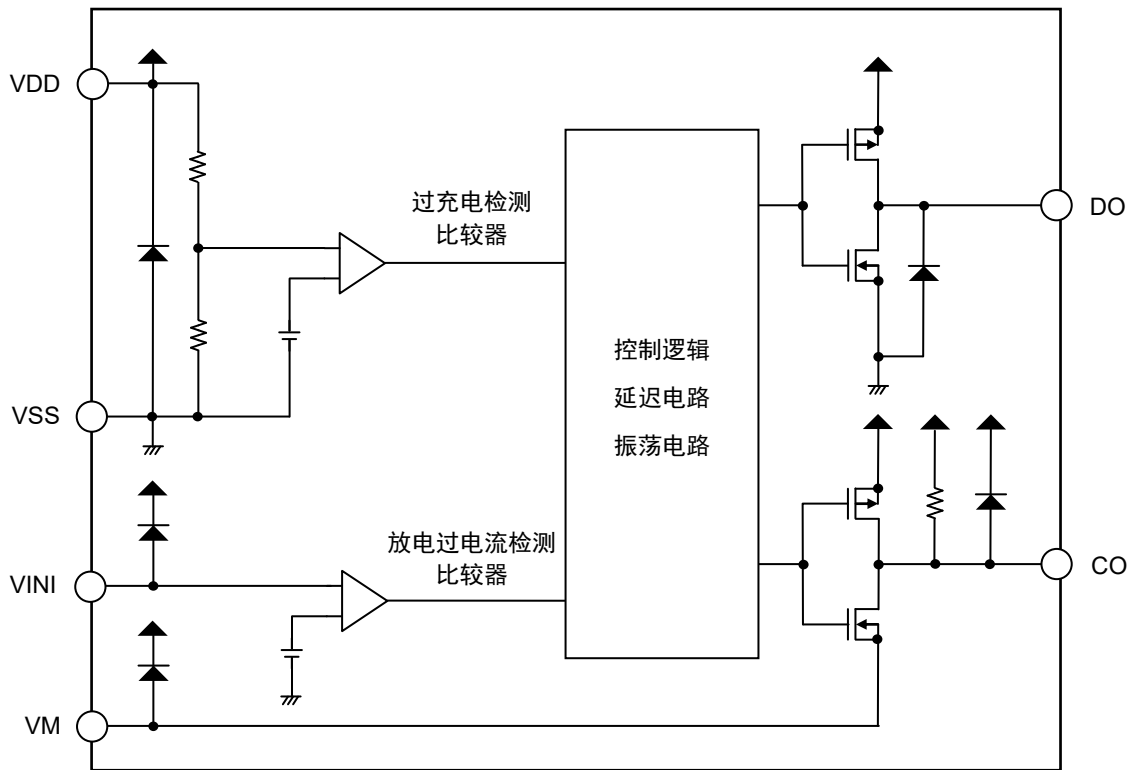
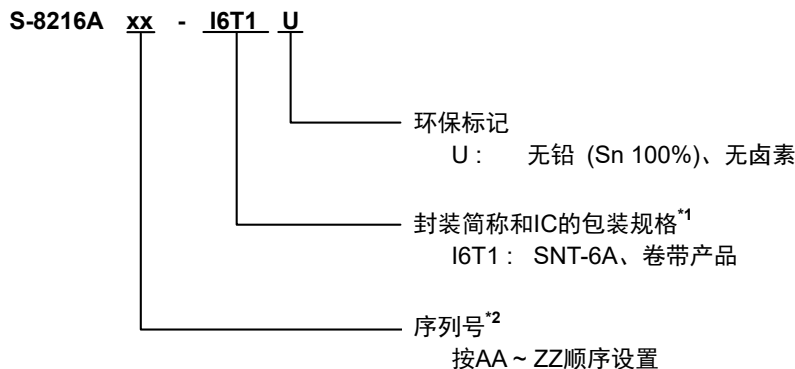


图2

■ 产品型号的构成

1. 产品名



*1. 请参阅卷带图。

*2. 请参阅 "3. 产品名目录"。

2. 封装

表1 封装图纸号码

封装名	外形尺寸图	卷带图	带卷图	焊盘图
SNT-6A	PG006-A-P-SD	PG006-A-C-SD	PG006-A-R-SD	PG006-A-L-SD

3. 产品名目录

表2

产品名	过充电 检测电压 [V _{cu}]	过充电 解除电压 [V _{cl}]	放电过电流 检测电压 [V _{diov}]	过充电检测 延迟时间 ^{*1} [t _{cu}]	放电过电流检测 延迟时间 ^{*2} [t _{diov}]	输出逻辑 ^{*3}
S-8216AAA-I6T1U	4.550 V	4.200 V	0.0105 V	2 s	4 s	动态 "H"

*1. 可选择过充电检测延迟时间1 s, 2 s, 4 s

*2. 可选择放电过电流检测延迟时间1 s, 2 s, 3.75 s, 4 s

*3. 可选择输出逻辑动态 "H"、动态 "L"

备注 如果需要上述以外的产品时, 请向本公司营业部咨询。

■ 引脚排列图

1. SNT-6A

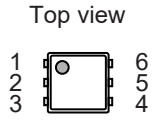


图3

表3

引脚号	符号	描述
1	VM	CO端子侧负极电源端子
2	CO	充电控制用FET门极连接端子 (CMOS输出)
3	DO	测试信号输入端子
4	VSS	负电源输入端子
5	VDD	正电源输入端子
6	VINI	放电过电流检测端子

■ 绝对最大额定值

表4

(除特殊注明以外 : Ta = +25°C)

项目	符号	适用端子	绝对最大额定值	单位
VDD端子 - VSS端子间输入电压	V_{DS}	VDD	$V_{SS} - 0.3 \sim V_{SS} + 6$	V
VM输入端子电压	V_{VM}	VM	$V_{DD} - 28 \sim V_{DD} + 0.3$	V
VINI输入端子电压	V_{VINI}	VINI	$V_{DD} - 6 \sim V_{DD} + 0.3$	V
DO输入端子电压	V_{DO}	DO	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
CO输出端子电压	V_{CO}	CO	$V_{DD} - 28 \sim V_{DD} + 0.3$	V
工作环境温度	T_{opr}	-	-40 ~ +85	°C
保存温度	T_{stg}	-	-55 ~ +125	°C

注意 绝对最大额定值是指无论在任何条件下都不能超过的额定值。万一超过此额定值,有可能造成产品劣化等物理性的损伤。

■ 热敏电阻值

表5

项目	符号	条件	最小值	典型值	最大值	单位	
结至环境热阻*1	θ_{JA}	SNT-6A	Board A	-	224	-	°C/W
			Board B	-	176	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 测定环境 : 遵循JEDEC STANDARD JESD51-2A标准

备注 关于详情,请参阅 "■ Power Dissipation" 和 "Test Board"。

■ 电气特性

1. Ta = +25°C

表6

(除特殊注明以外 : Ta = +25°C)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路
检测电压							
过充电检测电压	V _{CU}	-	V _{CU} - 0.015	V _{CU}	V _{CU} + 0.015	V	1
过充电解除电压	V _{CL}	-	V _{CL} - 0.050	V _{CL}	V _{CL} + 0.050	V	1
放电过电流检测电压	V _{DIOV}	-	V _{DIOV} - 0.0015	V _{DIOV}	V _{DIOV} + 0.0015	V	2
输入电压							
VDD端子 - VSS端子间 工作电压	V _{DSOP}	-	1.5	-	6.0	V	-
输入电流							
工作时消耗电流	I _{OP}	V _{DD} = 3.4 V, V _{VM} = 0 V	-	2.0	4.0	μA	3
输出电阻							
CO端子电阻 "H" 1	R _{COH1}	-	5	10	20	kΩ	4
CO端子电阻 "L" 1	R _{COL1}	-	5	10	20	kΩ	4
DO端子电阻 "H"	R _{DOH}	-	5	10	20	kΩ	4
DO端子电阻 "L"	R _{DOL}	-	1	2	4	kΩ	4
CO端子电阻 "H" 2	R _{COH2}	动态 "L"	1	4	-	MΩ	4
CO端子电阻 "L" 2	R _{COL2}	动态 "H"	1	4	-	MΩ	4
延迟时间							
过充电检测延迟时间	t _{CU}	-	t _{CU} × 0.7	t _{CU}	t _{CU} × 1.3	-	5
放电过电流检测延迟时间	t _{DIOV}	-	t _{DIOV} × 0.75	t _{DIOV}	t _{DIOV} × 1.25	-	5

2. $T_a = -20^{\circ}\text{C} \sim +60^{\circ}\text{C}^{*1}$

表7

(除特殊注明以外： $T_a = -20^{\circ}\text{C} \sim +60^{\circ}\text{C}^{*1}$)

项目	符号	条件	最小值	典型值	最大值	单位	测定电路
检测电压							
过充电检测电压	V_{CU}	-	$V_{CU} - 0.020$	V_{CU}	$V_{CU} + 0.020$	V	1
过充电解除电压	V_{CL}	-	$V_{CL} - 0.065$	V_{CL}	$V_{CL} + 0.057$	V	1
放电过电流检测电压	V_{DIOV}	-	$V_{DIOV} - 0.002$	V_{DIOV}	$V_{DIOV} + 0.002$	V	2
输入电压							
VDD端子 - VSS端子间 工作电压	V_{DSOP}	-	1.5	-	6.0	V	-
输入电流							
工作时消耗电流	I_{OPE}	$V_{DD} = 3.4\text{ V}, V_{VM} = 0\text{ V}$	-	2.0	5.0	μA	3
输出电阻							
CO端子电阻 "H" 1	R_{COH1}	-	2.5	10	30	$\text{k}\Omega$	4
CO端子电阻 "L" 1	R_{COL1}	-	2.5	10	30	$\text{k}\Omega$	4
DO端子电阻 "H"	R_{DOH}	-	2.5	10	30	$\text{k}\Omega$	4
DO端子电阻 "L"	R_{DOL}	-	0.5	2	6	$\text{k}\Omega$	4
CO端子电阻 "H" 2	R_{COH2}	动态 "L"	0.25	4	-	$\text{M}\Omega$	4
CO端子电阻 "L" 2	R_{COL2}	动态 "H"	0.25	4	-	$\text{M}\Omega$	4
延迟时间							
过充电检测延迟时间	t_{CU}	-	$t_{CU} \times 0.6$	t_{CU}	$t_{CU} \times 1.4$	-	5
放电过电流检测延迟时间	t_{DIOV}	-	$t_{DIOV} \times 0.65$	t_{DIOV}	$t_{DIOV} \times 1.35$	-	5

*1. 并没有在高温以及低温的条件下进行筛选，因此只保证在此温度范围下的设计规格。

■ 测定电路

注意 在未经特别说明的情况下，CO端子的输出电压 (V_{CO}) 的 "H", "L" 的判定是以N沟道FET的阈值电压 (1.0 V) 为基准。此时，CO端子请以 V_{VM} 为基准进行判定。

1. 过充电检测电压、过充电解除电压 (测定电路1)

1.1 动态 "H"

在 $V1 = 3.4$ V设置后的状态下，将 $V1$ 缓慢提升至 $V_{CO} = "L" \rightarrow "H"$ 时的 $V1$ 的电压即为过充电检测电压 (V_{CU})。之后，将 $V1$ 缓慢降低至 $V_{CO} = "H" \rightarrow "L"$ 时的 $V1$ 的电压即为过充电解除电压 (V_{CL})。 V_{CU} 与 V_{CL} 的差额即为过充电滞后电压 (V_{HC})。

1.2 动态 "L"

在 $V1 = 3.4$ V设置后的状态下，将 $V1$ 缓慢提升至 $V_{CO} = "H" \rightarrow "L"$ 时的 $V1$ 的电压即为过充电检测电压 (V_{CU})。之后，将 $V1$ 缓慢降低至 $V_{CO} = "L" \rightarrow "H"$ 时的 $V1$ 的电压即为过充电解除电压 (V_{CL})。 V_{CU} 与 V_{CL} 的差额即为过充电滞后电压 (V_{HC})。

2. 放电过电流检测电压 (测定电路2)

2.1 动态 "H"

在 $V1 = 3.4$ V, $V4 = 0$ V设置后的状态下，将 $V4$ 提升，从电压提升后开始到 $V_{CO} = "L" \rightarrow "H"$ 为止的延迟时间即为放电过电流检测延迟时间 (t_{DIOV})，此时 $V4$ 的电压即为放电过电流检测电压 (V_{DIOV})。此后，当 $V4$ 降低至 V_{DIOV} (典型值) 以下时， $V_{CO} = "H" \rightarrow "L"$ 。

2.2 动态 "L"

在 $V1 = 3.4$ V, $V4 = 0$ V设置后的状态下，将 $V4$ 提升，从电压提升后开始到 $V_{CO} = "H" \rightarrow "L"$ 为止的延迟时间即为放电过电流检测延迟时间 (t_{DIOV})，此时 $V4$ 的电压即为放电过电流检测电压 (V_{DIOV})。此后，当 $V4$ 降低至 V_{DIOV} (典型值) 以下时， $V_{CO} = "L" \rightarrow "H"$ 。

3. 工作时消耗电流 (测定电路3)

在 $V1 = 3.4$ V设置后的状态下，流经VDD端子的电流 (I_{DD}) 即为工作时消耗电流 (I_{OPE})。

4. CO端子电阻 "H" 1 (测定电路4)

4.1 动态 "H"

在 $V1 = 5.1$ V, $V2 = 4.7$ V设置后的状态下，VDD端子 - CO端子间电阻即为CO端子电阻 "H" 1 (R_{COH1})。

4.2 动态 "L"

在 $V1 = 3.4$ V, $V2 = 3.0$ V设置后的状态下，VDD端子 - CO端子间电阻即为CO端子电阻 "H" 1 (R_{COH1})。

**5. CO端子电阻 "L" 1
(测定电路4)**

5.1 动态 "H"

在 $V_1 = 3.4\text{ V}$, $V_2 = 0.4\text{ V}$ 设置后的状态下, VM端子 – CO端子间电阻即为CO端子电阻 "L" 1 (R_{COL1})。

5.2 动态 "L"

在 $V_1 = 5.1\text{ V}$, $V_2 = 0.4\text{ V}$ 设置后的状态下, VM端子 – CO端子间电阻即为CO端子电阻 "L" 1 (R_{COL1})。

**6. DO端子电阻 "H"
(测定电路4)**

在 $V_1 = 3.4\text{ V}$, $V_3 = 3.0\text{ V}$ 设置后的状态下, VDD端子 – DO端子间电阻即为DO端子电阻 "H" (R_{DOH})。

**7. DO端子电阻 "L"
(测定电路4)**

在 $V_1 = 1.8\text{ V}$, $V_3 = 0.4\text{ V}$ 设置后的状态下, VSS端子 – DO端子间电阻即为DO端子电阻 "L" (R_{DOL})。

**8. CO端子电阻 "H" 2 (动态 "L")
(测定电路4)**

在 $V_1 = 5.1\text{ V}$, $V_2 = 0\text{ V}$ 设置后的状态下, VDD端子 – CO端子间电阻即为CO端子电阻 "H" 2 (R_{COH2})。

**9. CO端子电阻 "L" 2 (动态 "H")
(测定电路4)**

在 $V_1 = 5.1\text{ V}$, $V_2 = 5.1\text{ V}$ 设置后的状态下, VM端子 – CO端子间电阻即为CO端子电阻 "L" 2 (R_{COL2})。

**10. 过充电检测延迟时间
(测定电路5)**

10.1 动态 "H"

在 $V_1 = 3.4\text{ V}$ 设置后的状态下, 将 V_1 提升, 从 V_1 超过 V_{CU} 时开始到 $V_{CO} = \text{"H"}$ 为止的时间即为过充电检测延迟时间 (t_{cu})。

10.2 动态 "L"

在 $V_1 = 3.4\text{ V}$ 设置后的状态下, 将 V_1 提升, 从 V_1 超过 V_{CU} 时开始到 $V_{CO} = \text{"L"}$ 为止的时间即为过充电检测延迟时间 (t_{cu})。

**11. 放电过电流检测延迟时间
(测定电路5)**

11.1 动态 "H"

在 $V_1 = 3.4\text{ V}$, $V_4 = 0\text{ V}$ 设置后的状态下, 将 V_4 提升, 从 V_4 超过 V_{DIOV} 时开始到 $V_{CO} = \text{"H"}$ 为止的时间即为放电过电流检测延迟时间 (t_{DIOV})。

11.2 动态 "L"

在 $V_1 = 3.4\text{ V}$, $V_4 = 0\text{ V}$ 设置后的状态下, 将 V_4 提升, 从 V_4 超过 V_{DIOV} 时开始到 $V_{CO} = \text{"L"}$ 为止的时间即为放电过电流检测延迟时间 (t_{DIOV})。

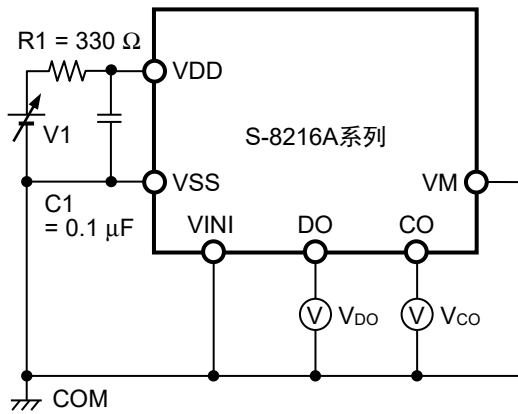


图4 测定电路1

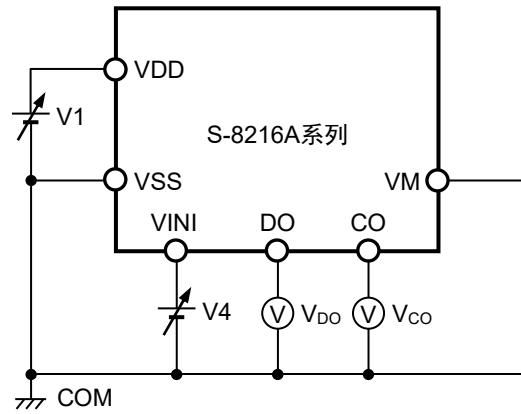


图5 测定电路2

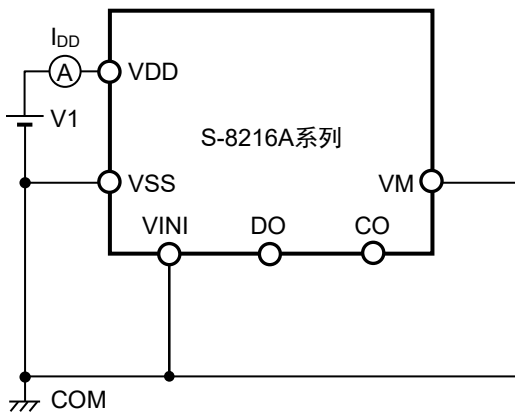


图6 测定电路3

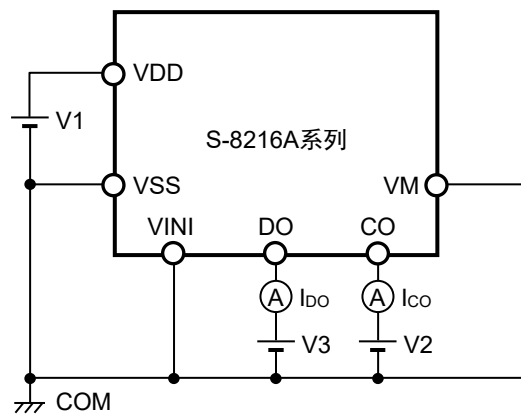


图7 测定电路4

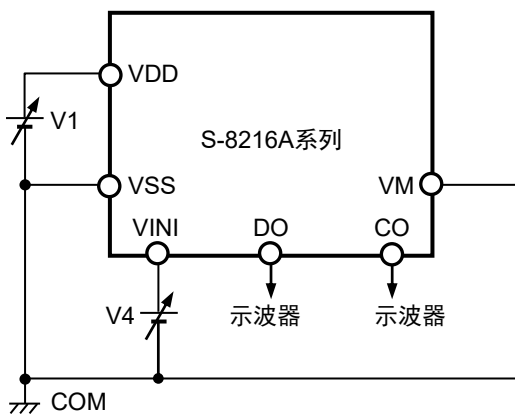


图8 测定电路5

■ 工作说明

备注 请参阅 "■ 电池保护IC的连接例"。

1. 过充电状态

S-8216A系列通过监视连接在VDD端子 – VSS端子间的电池电压来检测过充电。在充电时，通常状态的电池电压若超过过充电检测电压 (V_{CU})，且这种状态保持在过充电检测延迟时间 (t_{CU}) 以上，则从CO端子输出过充电检测信号。这种状态称为过充电状态。通过将FET连接到CO端子，可以进行充电控制及二次保护。

2. 放电过电流状态

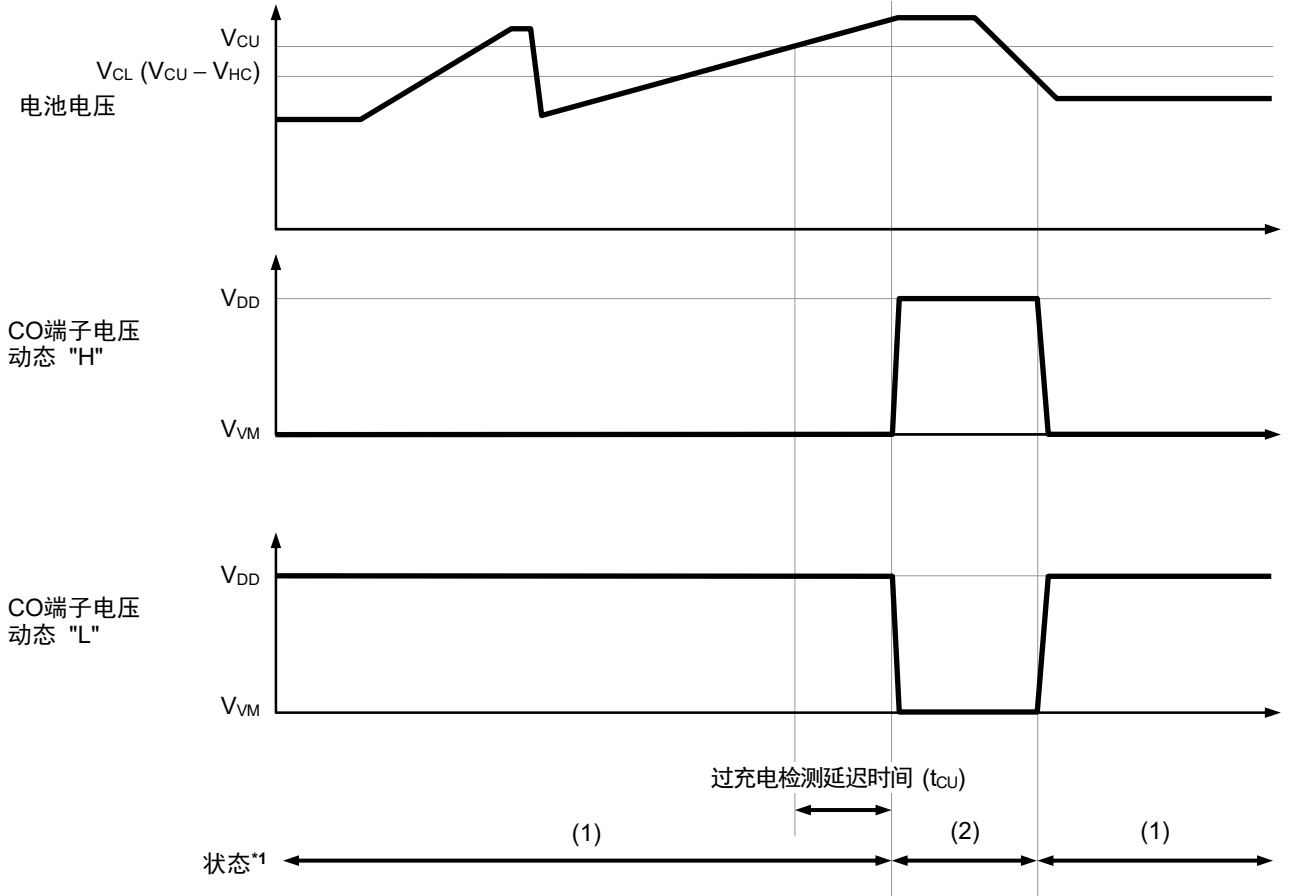
S-8216A系列通过监视VINI端子电压来检测放电过电流。若VINI端子电压超过放电过电流检测电压 (V_{DIOV})，且这种状态保持在放电过电流检测延迟时间 (t_{DIOV}) 以上，则从CO端子输出放电过电流检测信号。这种状态就是放电过电流状态。通过在CO端子上连接FET，可进行放电控制及二次保护。

3. 测试模式

S-8216A系列可通过从外部将DO端子强制设定为 V_{SS} 电位来缩短 t_{CU} 和 t_{DIOV} 。DO端子被从外部强制设定为 V_{SS} 电位时， t_{CU} 和 t_{DIOV} 约缩短至1/64。

■ 工作时序图

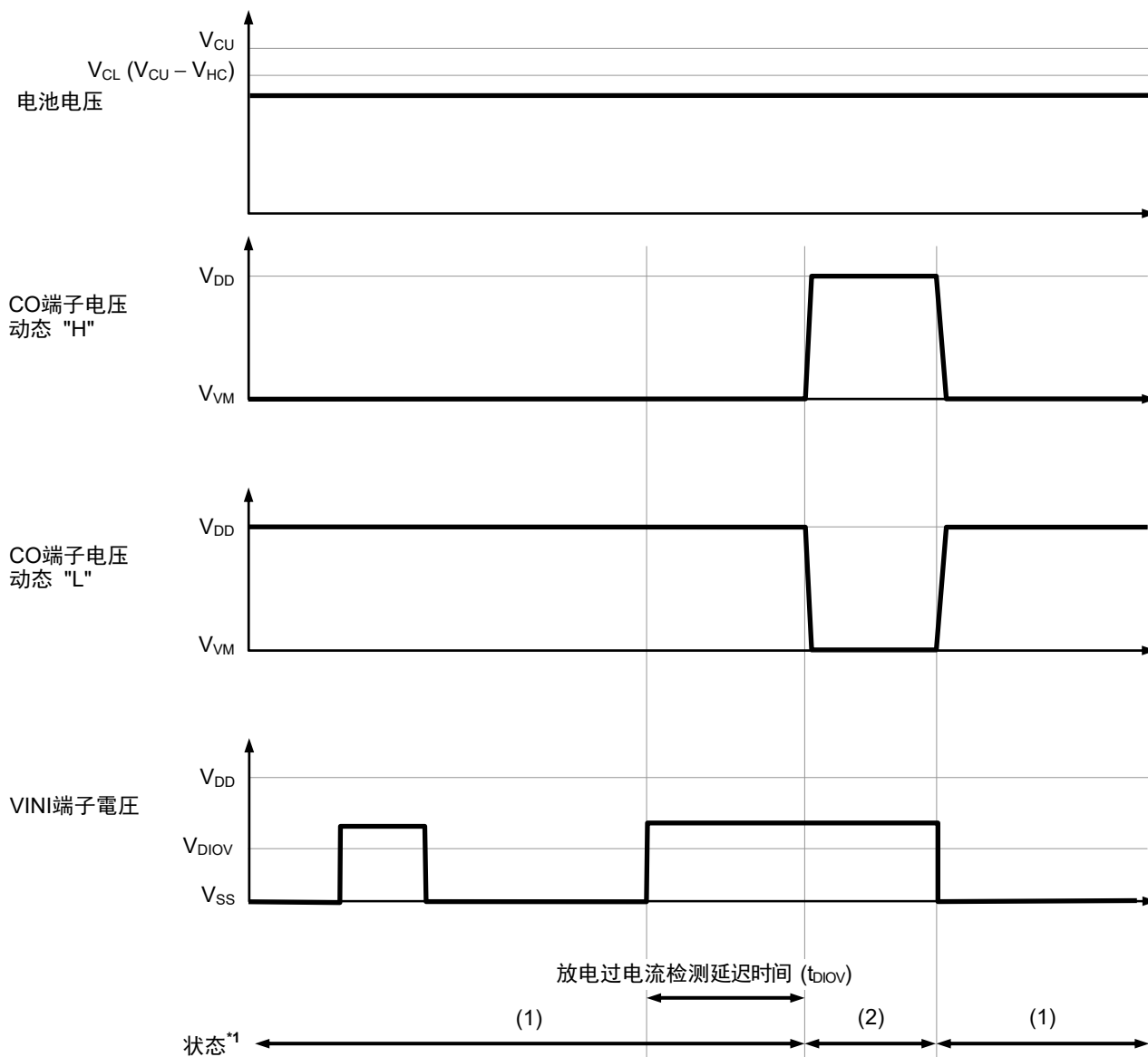
1. 过充电检测



*1. (1): 通常状态
(2): 过充电状态

图9

2. 放电过电流检测



*1. (1): 通常状态
(2): 放电过电流状态

图10

■ 电池保护IC的连接例

使用动态 "H" 产品时的连接例如图11所示。

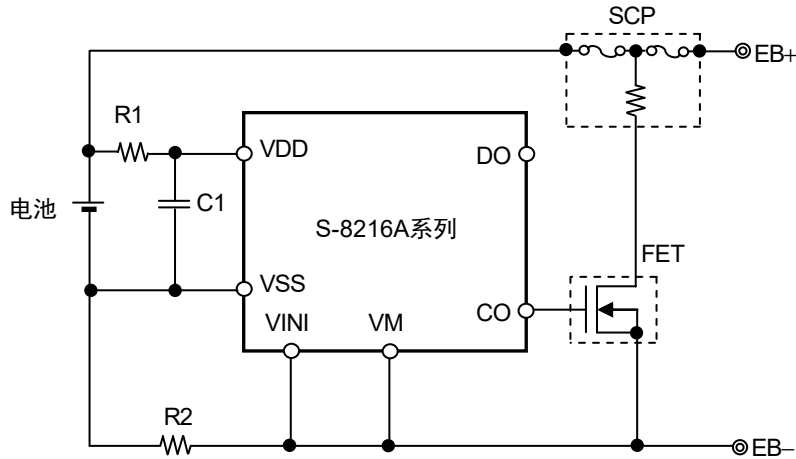


图11

表8 外接元器件参数

符号	元器件	目的	最小值	典型值	最大值	备注
FET	N沟道 MOS FET	充放电控制	-	-	-	-
R1	电阻	ESD对策、 电源变动对策	150 Ω	330 Ω	1.0 kΩ*1	-
C1	电容	电源变动对策	0.068 μF	0.1 μF	1.0 μF	-
R2	电阻	放电过电流检测	-	3 mΩ	-	-

*1. 在R1 = 330 Ω时可保证过充电检测电压精度。连接其他数值的电阻会降低精度。

注意 1. 上述参数有可能不经预告而作更改。

2. 连接示例以及参数不作为保证电路工作的依据。请在实际的应用电路上进行充分的实测后再设定参数。

【有关SCP的咨询处】

Global Sales & Marketing Division, Dexerials Corporation

Gate City Osaki East Tower 8F, 1-11-2

Osaki, Shinagawa-ku, Tokyo, 141-0032, Japan

TEL +81-3-5435-3946

Contact Us: <http://www.dexerials.jp/en/>

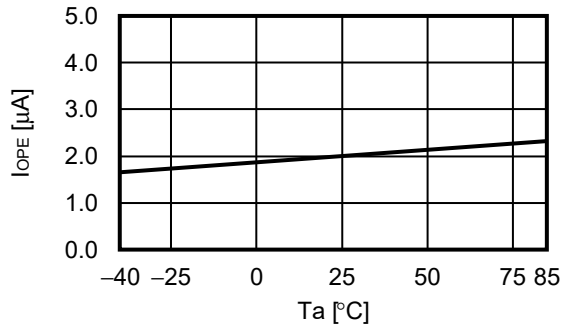
■ 注意事项

- 请注意输入输出电压、负载电流的使用条件，使IC内的功耗不超过容许功耗。
- 本IC虽内置防静电保护电路，但请不要对IC施加超过保护电路性能的过大静电。
- 使用本公司的IC生产产品时，如因其产品中对该IC的使用方法或产品的规格，或因进口国等原因，包含本IC产品在内的制品发生专利纠纷时，本公司概不承担相应责任。

■ 各种特性数据 (典型数据)

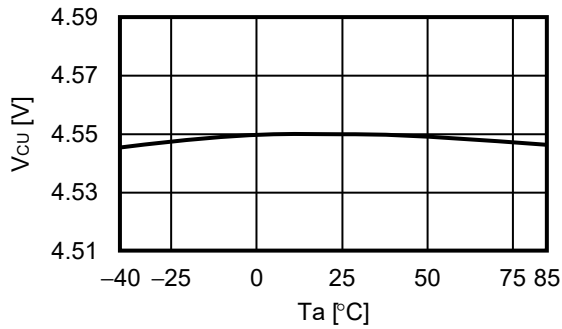
1. 消耗电流

1.1 $I_{OPE} - T_a$

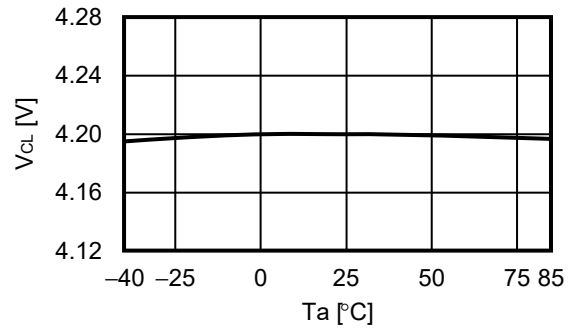


2. 检测电压

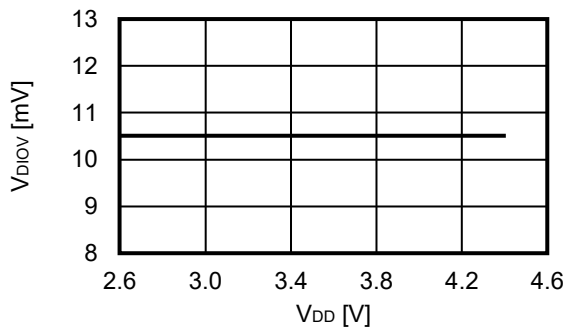
2.1 $V_{CU} - T_a$



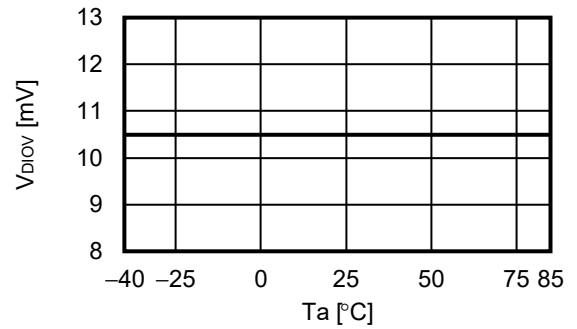
2.2 $V_{CL} - T_a$



2.3 $V_{DIOV} - V_{DD}$

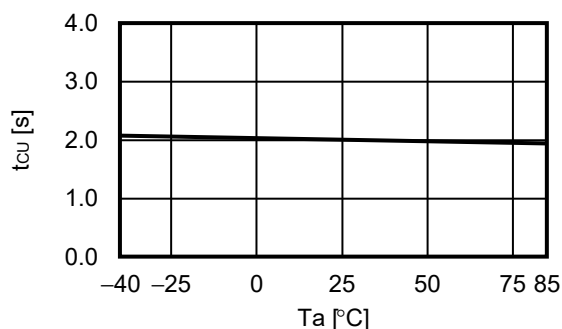


2.4 $V_{DIOV} - T_a$

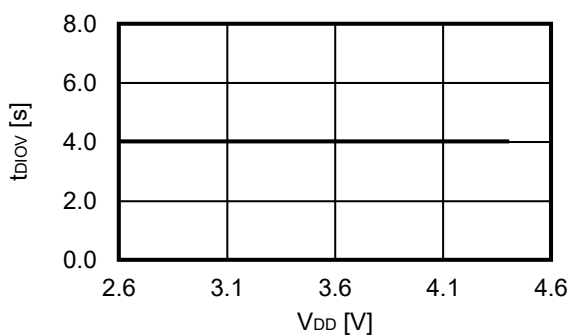


3. 延迟时间

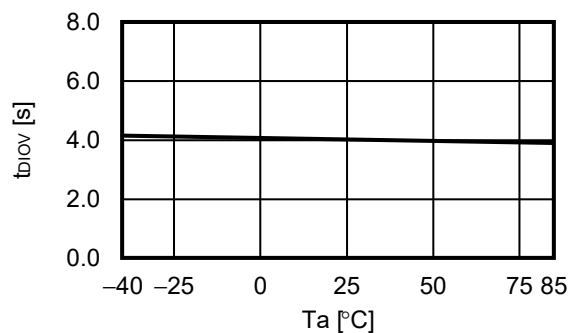
3.1 $t_{cu} - T_a$



3.2 $t_{DI0V} - V_{DD}$

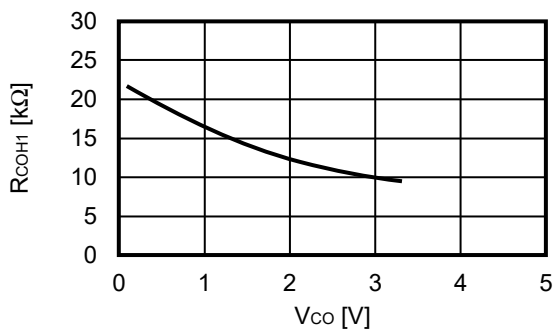


3.3 $t_{DI0V} - T_a$

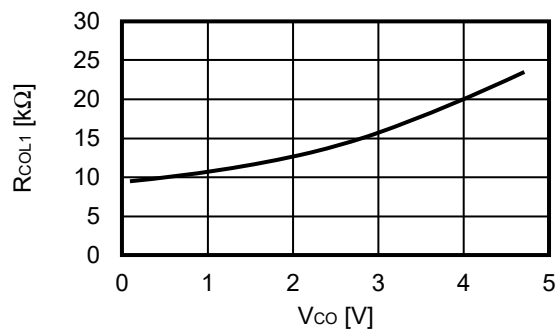


4. 输出电阻

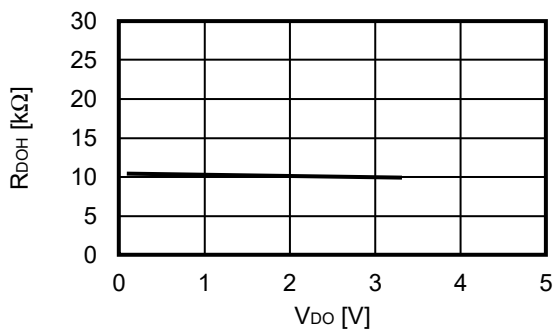
4.1 $R_{COH1} - V_{CO}$



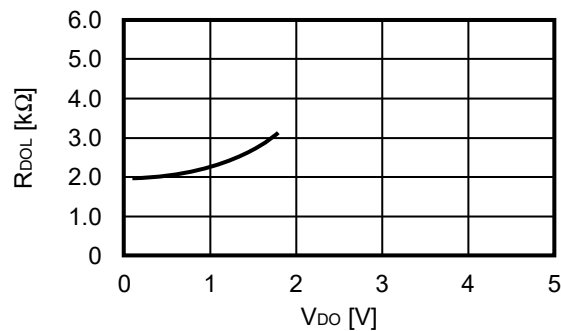
4.2 $R_{COL1} - V_{CO}$



4.3 $R_{DOH} - V_{DO}$

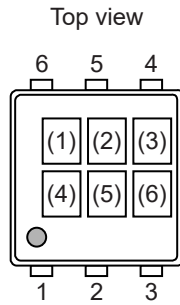


4.4 $R_{DOL} - V_{DO}$



■ 标记规格

1. SNT-6A



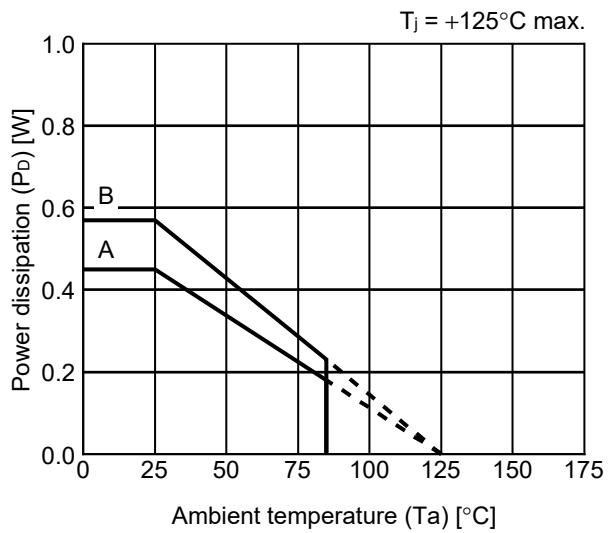
(1) ~ (3): 产品简称 (请参照产品名和产品简称的对照表)
(4) ~ (6): 批号

产品名和产品简称的对照表

产品名	产品简称		
	(1)	(2)	(3)
S-8216AAA-I6T1U	6	9	A

■ Power Dissipation

SNT-6A

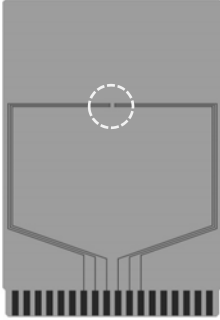


Board	Power Dissipation (P_D)
A	0.45 W
B	0.57 W
C	—
D	—
E	—

SNT-6A Test Board

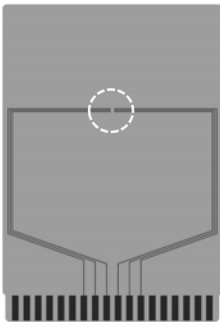
(1) Board A

 IC Mount Area



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

No. SNT6A-A-Board-SD-1.0



No. PG006-A-P-SD-2.1

TITLE	SNT-6A-A-PKG Dimensions
No.	PG006-A-P-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



No. PG006-A-C-SD-2.0

TITLE	SNT-6A-A-Carrier Tape
No.	PG006-A-C-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. PG006-A-R-SD-1.0

TITLE	SNT-6A-A-Reel		
No.	PG006-A-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



※1. ランドパターンの幅に注意してください (0.25 mm min. / 0.30 mm typ.).
 ※2. パッケージ中央にランドパターンを広げないでください (1.30 mm ~ 1.40 mm)。

- 注意
1. パッケージのモールド樹脂下にシルク印刷やハンダ印刷などしないでください。
 2. パッケージ下の配線上のソルダーレジストなどの厚みをランドパターン表面から0.03 mm以下にしてください。
 3. マスク開口サイズと開口位置はランドパターンと合わせてください。
 4. 詳細は“SNTパッケージ活用の手引き”を参照してください。

※1. Pay attention to the land pattern width (0.25 mm min. / 0.30 mm typ.).
 ※2. Do not widen the land pattern to the center of the package (1.30 mm ~ 1.40 mm).

- Caution**
1. Do not do silkscreen printing and solder printing under the mold resin of the package.
 2. The thickness of the solder resist on the wire pattern under the package should be 0.03 mm or less from the land pattern surface.
 3. Match the mask aperture size and aperture position with the land pattern.
 4. Refer to "SNT Package User's Guide" for details.

※1. 请注意焊盘模式的宽度 (0.25 mm min. / 0.30 mm typ.).
 ※2. 请勿向封装中间扩展焊盘模式 (1.30 mm ~ 1.40 mm)。

- 注意
1. 请勿在树脂型封装的下面印刷丝网、焊锡。
 2. 在封装下、布线上的阻焊膜厚度 (从焊盘模式表面起) 请控制在 0.03 mm 以下。
 3. 钢网的开口尺寸和开口位置请与焊盘模式对齐。
 4. 详细内容请参阅 "SNT 封装的应用指南"。

No. PG006-A-L-SD-4.1

TITLE	SNT-6A-A -Land Recommendation
No.	PG006-A-L-SD-4.1
ANGLE	
UNIT	mm
ABLIC Inc.	

免责声明 (使用注意事项)

1. 本资料记载的所有信息 (产品数据、规格、图、表、程序、算法、应用电路示例等) 是本资料公开时的最新信息, 有可能未经预告而更改。
2. 本资料记载的电路示例和使用方法仅供参考, 并非保证批量生产的设计。使用本资料的信息后, 发生并非因本资料记载的产品 (以下称本产品) 而造成的损害, 或是发生对第三方知识产权等权利侵犯情况, 本公司对此概不承担任何责任。
3. 因本资料记载错误而导致的损害, 本公司对此概不承担任何责任。
4. 请注意在本资料记载的条件范围内使用产品, 特别请注意绝对最大额定值、工作电压范围和电气特性等。因在本资料记载的条件范围外使用产品而造成的故障和 (或) 事故等的损害, 本公司对此概不承担任何责任。
5. 在使用本产品时, 请确认使用国家、地区以及用途的法律、法规, 测试产品用途的满足能力和安全性能。
6. 本产品出口海外时, 请遵守外汇交易及外国贸易法等出口法令, 办理必要的相关手续。
7. 严禁将本产品用于以及提供 (出口) 于开发大规模杀伤性武器或军事用途。对于如提供 (出口) 给开发、制造、使用或储藏核武器、生物武器、化学武器及导弹, 或有其他军事目的者的情况, 本公司对此概不承担任何责任。
8. 本产品并非是设计用于可能对生命、人体造成影响的设备或装置的部件, 也非是设计用于可能对财产造成损害的设备或装置的部件 (医疗设备、防灾设备、安全防范设备、燃料控制设备、基础设施控制设备、车辆设备、交通设备、车载设备、航空设备、太空设备及核能设备等)。请勿将本产品用于上述设备或装置的部件。本公司事先明确标示的车载用途例外。作为上述设备或装置的部件使用本产品时, 或本公司事先明确标示的用途以外使用本产品时, 所导致的损害, 本公司对此概不承担任何责任。
9. 半导体产品可能有一定的概率发生故障或误工作。为了防止因本产品的故障或误工作而导致的人身事故、火灾事故、社会性损害等, 请客户自行负责进行冗长设计、防止火势蔓延措施、防止误工作等安全设计。并请对整个系统进行充分的评价, 客户自行判断适用的可否。
10. 本产品非耐放射线设计产品。请客户根据用途, 在产品设计的过程中采取放射线防护措施。
11. 本产品在一般的使用条件下, 不会影响人体健康, 但因含有化学物质和重金属, 所以请不要将其放入口中。另外, 晶元和芯片的破裂面可能比较尖锐, 徒手接触时请注意防护, 以免受伤等。
12. 废弃本产品时, 请遵守使用国家和地区的法令, 合理地处理。
13. 本资料中也包含了与本公司的著作权和专有知识有关的内容。本资料记载的内容并非是对本公司或第三方的知识产权、其它权利的实施及使用的承诺或保证。严禁在未经本公司许可的情况下转载、复制或向第三方公开本资料的一部分或全部。
14. 有关本资料的详细内容等如有不明之处, 请向代理商咨询。
15. 本免责声明以日语版为正本。即使有英语版或中文版的翻译件, 仍以日语版的正本为准。

2.4-2019.07