

S-19104/19106シリーズは、CMOS技術を使用して開発した、高精度電圧検出ICです。検出電圧は内部で固定され、精度は $\pm 3.5\%$ ($-V_{DET(S)} \geq 2.2\text{ V}$) です。消費電流は500 nA typ.で動作します。

電源端子とは別に検出電圧入力端子 (SENSE端子) を備えているため、SENSE端子電圧が0 Vまで低下しても出力が不定になりません。

また、コンデンサを外付けすることで解除信号を遅延させることができ、解除遅延時間の精度は $\pm 34\%$ ($C_D = 4.7\text{ nF}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$) です。

出力形態はNchオープンドレイン出力とCMOS出力が揃っています。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。

FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・ 検出電圧 : 1.0 V ~ 5.0 V (0.1 Vステップ)
- ・ 検出電圧精度 : $\pm 3.5\%$ ($2.2\text{ V} \leq -V_{DET(S)} \leq 5.0\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
: $\pm(2.5\% + 22\text{ mV})$ ($1.0\text{ V} \leq -V_{DET(S)} < 2.2\text{ V}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- ・ 消費電流 : 500 nA typ.
- ・ 動作電圧範囲 : 0.95 V ~ 10.0 V
- ・ ヒステリシス幅 : $5\% \pm 2\%$ ($T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- ・ 解除遅延時間精度 : $\pm 34\%$ ($C_D = 4.7\text{ nF}$, $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$)
- ・ 出力形態 : Nchオープンドレイン出力 (アクティブ "L")
CMOS出力 (アクティブ "L")
- ・ 動作温度範囲 : $T_a = -40^\circ\text{C} \sim +105^\circ\text{C}$
- ・ 鉛フリー (Sn 100%)、ハロゲンフリー
- ・ AEC-Q100対応*1

*1. 詳細は、販売窓口までお問い合わせください。

■ 用途

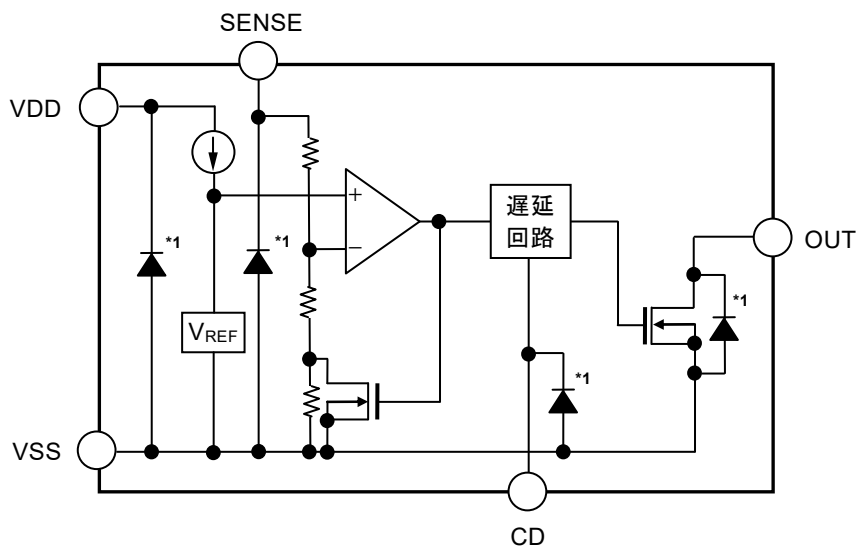
- ・ 車載用 (アクセサリ、カーナビゲーション、カーオーディオ等)

■ パッケージ

- ・ SOT-23-5

■ ブロック図

1. S-19104/19106シリーズNタイプ (Nchオープンドレイン出力)

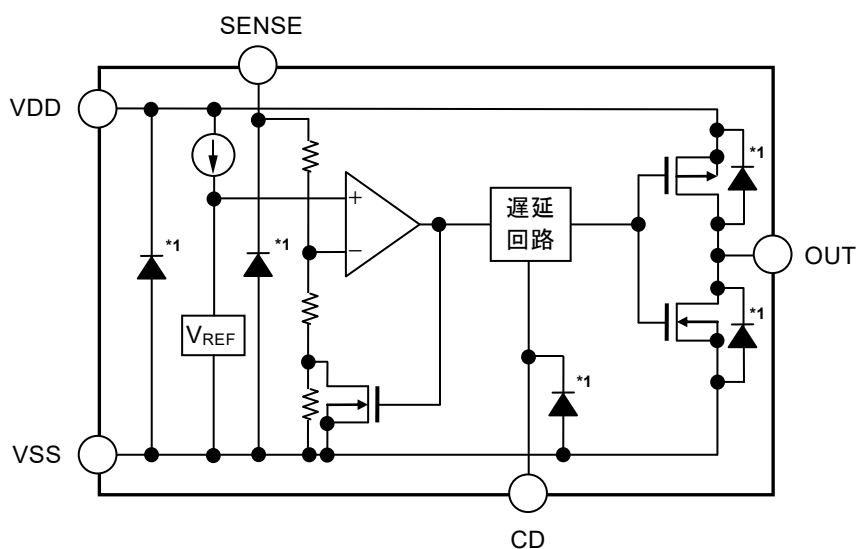


機能	状態
出力論理	アクティブ "L"

*1. 寄生ダイオード

図1

2. S-19104/19106シリーズCタイプ (CMOS出力)



機能	状態
出力論理	アクティブ "L"

*1. 寄生ダイオード

図2

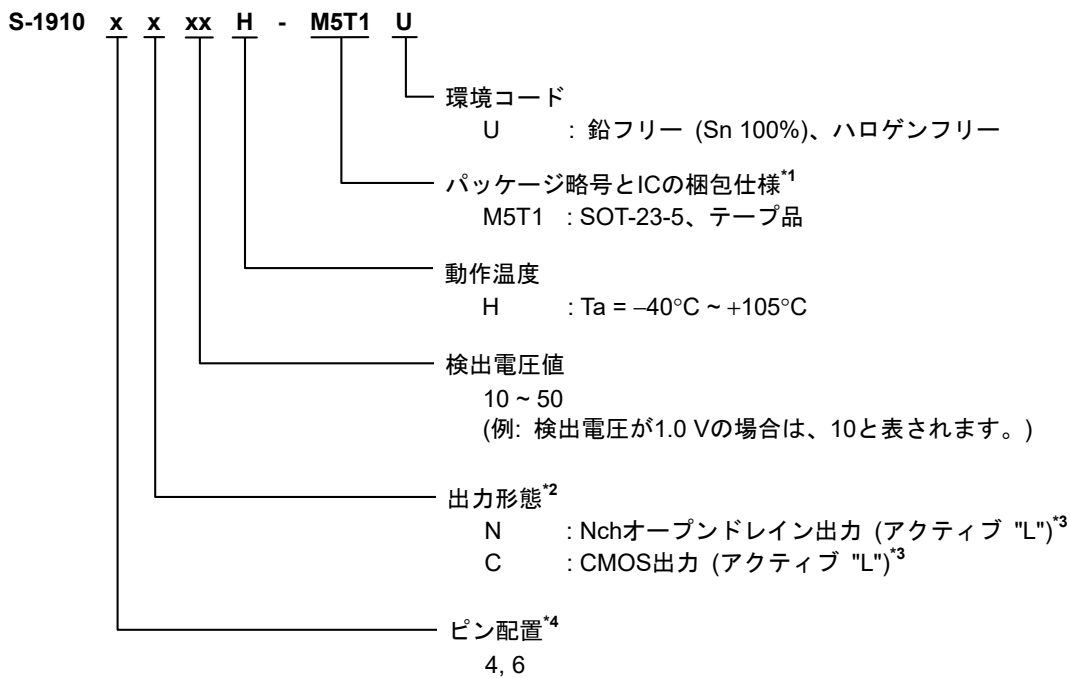
■ AEC-Q100対応

本ICはAEC-Q100の動作温度グレード2に対応しています。
 AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

S-19104/19106シリーズは、出力形態、検出電圧値を用途により選択指定することができます。
 製品名における文字列が示す内容は "1. 製品名" を、製品タイプは "2. 製品タイプ機能別一覧" を、パッケージ図面は "3. パッケージ" を、詳しい製品名は "4. 製品名リスト" を参照してください。

1. 製品名



- *1. テープ図面を参照してください。
- *2. "2. 製品タイプ機能別一覧" を参照してください。
- *3. 出力論理アクティブ "H" 品をご希望のときは、販売窓口までお問い合わせください。
- *4. "■ ピン配置図" を参照してください。

2. 製品タイプ機能別一覧

表1

製品タイプ	出力形態	出力論理	パッケージ
N	Nchオープンドレイン出力	アクティブ "L"	SOT-23-5
C	CMOS出力	アクティブ "L"	SOT-23-5

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面
SOT-23-5	MP005-A-P-SD	MP005-A-C-SD	MP005-A-R-SD

4. 製品名リスト

4.1 S-19104シリーズNタイプ

出力形態 : Nchオープンドレイン出力 (アクティブ "L")

表3

検出電圧	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19104N10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19104N11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19104N12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19104N13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19104N14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19104N15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19104N16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19104N17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19104N18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19104N19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19104N20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19104N21H-M5T1U
2.2 V ± 3.5%	S-19104N22H-M5T1U
2.3 V ± 3.5%	S-19104N23H-M5T1U
2.4 V ± 3.5%	S-19104N24H-M5T1U
2.5 V ± 3.5%	S-19104N25H-M5T1U
2.6 V ± 3.5%	S-19104N26H-M5T1U
2.7 V ± 3.5%	S-19104N27H-M5T1U
2.8 V ± 3.5%	S-19104N28H-M5T1U
2.9 V ± 3.5%	S-19104N29H-M5T1U
3.0 V ± 3.5%	S-19104N30H-M5T1U
3.1 V ± 3.5%	S-19104N31H-M5T1U
3.2 V ± 3.5%	S-19104N32H-M5T1U
3.3 V ± 3.5%	S-19104N33H-M5T1U
3.4 V ± 3.5%	S-19104N34H-M5T1U
3.5 V ± 3.5%	S-19104N35H-M5T1U
3.6 V ± 3.5%	S-19104N36H-M5T1U
3.7 V ± 3.5%	S-19104N37H-M5T1U
3.8 V ± 3.5%	S-19104N38H-M5T1U
3.9 V ± 3.5%	S-19104N39H-M5T1U
4.0 V ± 3.5%	S-19104N40H-M5T1U
4.1 V ± 3.5%	S-19104N41H-M5T1U
4.2 V ± 3.5%	S-19104N42H-M5T1U
4.3 V ± 3.5%	S-19104N43H-M5T1U
4.4 V ± 3.5%	S-19104N44H-M5T1U
4.5 V ± 3.5%	S-19104N45H-M5T1U
4.6 V ± 3.5%	S-19104N46H-M5T1U
4.7 V ± 3.5%	S-19104N47H-M5T1U
4.8 V ± 3.5%	S-19104N48H-M5T1U
4.9 V ± 3.5%	S-19104N49H-M5T1U
5.0 V ± 3.5%	S-19104N50H-M5T1U

4.2 S-19104シリーズCタイプ

出力形態 : CMOS出力 (アクティブ "L")

表4

検出電圧	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19104C10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19104C11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19104C12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19104C13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19104C14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19104C15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19104C16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19104C17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19104C18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19104C19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19104C20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19104C21H-M5T1U
2.2 V ± 3.5%	S-19104C22H-M5T1U
2.3 V ± 3.5%	S-19104C23H-M5T1U
2.4 V ± 3.5%	S-19104C24H-M5T1U
2.5 V ± 3.5%	S-19104C25H-M5T1U
2.6 V ± 3.5%	S-19104C26H-M5T1U
2.7 V ± 3.5%	S-19104C27H-M5T1U
2.8 V ± 3.5%	S-19104C28H-M5T1U
2.9 V ± 3.5%	S-19104C29H-M5T1U
3.0 V ± 3.5%	S-19104C30H-M5T1U
3.1 V ± 3.5%	S-19104C31H-M5T1U
3.2 V ± 3.5%	S-19104C32H-M5T1U
3.3 V ± 3.5%	S-19104C33H-M5T1U
3.4 V ± 3.5%	S-19104C34H-M5T1U
3.5 V ± 3.5%	S-19104C35H-M5T1U
3.6 V ± 3.5%	S-19104C36H-M5T1U
3.7 V ± 3.5%	S-19104C37H-M5T1U
3.8 V ± 3.5%	S-19104C38H-M5T1U
3.9 V ± 3.5%	S-19104C39H-M5T1U
4.0 V ± 3.5%	S-19104C40H-M5T1U
4.1 V ± 3.5%	S-19104C41H-M5T1U
4.2 V ± 3.5%	S-19104C42H-M5T1U
4.3 V ± 3.5%	S-19104C43H-M5T1U
4.4 V ± 3.5%	S-19104C44H-M5T1U
4.5 V ± 3.5%	S-19104C45H-M5T1U
4.6 V ± 3.5%	S-19104C46H-M5T1U
4.7 V ± 3.5%	S-19104C47H-M5T1U
4.8 V ± 3.5%	S-19104C48H-M5T1U
4.9 V ± 3.5%	S-19104C49H-M5T1U
5.0 V ± 3.5%	S-19104C50H-M5T1U

4.3 S-19106シリーズNタイプ

出力形態 : Nchオープンドレイン出力 (アクティブ "L")

表5

検出電圧	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19106N10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19106N11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19106N12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19106N13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19106N14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19106N15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19106N16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19106N17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19106N18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19106N19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19106N20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19106N21H-M5T1U
2.2 V ± 3.5%	S-19106N22H-M5T1U
2.3 V ± 3.5%	S-19106N23H-M5T1U
2.4 V ± 3.5%	S-19106N24H-M5T1U
2.5 V ± 3.5%	S-19106N25H-M5T1U
2.6 V ± 3.5%	S-19106N26H-M5T1U
2.7 V ± 3.5%	S-19106N27H-M5T1U
2.8 V ± 3.5%	S-19106N28H-M5T1U
2.9 V ± 3.5%	S-19106N29H-M5T1U
3.0 V ± 3.5%	S-19106N30H-M5T1U
3.1 V ± 3.5%	S-19106N31H-M5T1U
3.2 V ± 3.5%	S-19106N32H-M5T1U
3.3 V ± 3.5%	S-19106N33H-M5T1U
3.4 V ± 3.5%	S-19106N34H-M5T1U
3.5 V ± 3.5%	S-19106N35H-M5T1U
3.6 V ± 3.5%	S-19106N36H-M5T1U
3.7 V ± 3.5%	S-19106N37H-M5T1U
3.8 V ± 3.5%	S-19106N38H-M5T1U
3.9 V ± 3.5%	S-19106N39H-M5T1U
4.0 V ± 3.5%	S-19106N40H-M5T1U
4.1 V ± 3.5%	S-19106N41H-M5T1U
4.2 V ± 3.5%	S-19106N42H-M5T1U
4.3 V ± 3.5%	S-19106N43H-M5T1U
4.4 V ± 3.5%	S-19106N44H-M5T1U
4.5 V ± 3.5%	S-19106N45H-M5T1U
4.6 V ± 3.5%	S-19106N46H-M5T1U
4.7 V ± 3.5%	S-19106N47H-M5T1U
4.8 V ± 3.5%	S-19106N48H-M5T1U
4.9 V ± 3.5%	S-19106N49H-M5T1U
5.0 V ± 3.5%	S-19106N50H-M5T1U

4.4 S-19106シリーズCタイプ

出力形態 : CMOS出力 (アクティブ "L")

表6

検出電圧	SOT-23-5
1.0 V ± (2.5% + 22 mV)	S-19106C10H-M5T1U
1.1 V ± (2.5% + 22 mV)	S-19106C11H-M5T1U
1.2 V ± (2.5% + 22 mV)	S-19106C12H-M5T1U
1.3 V ± (2.5% + 22 mV)	S-19106C13H-M5T1U
1.4 V ± (2.5% + 22 mV)	S-19106C14H-M5T1U
1.5 V ± (2.5% + 22 mV)	S-19106C15H-M5T1U
1.6 V ± (2.5% + 22 mV)	S-19106C16H-M5T1U
1.7 V ± (2.5% + 22 mV)	S-19106C17H-M5T1U
1.8 V ± (2.5% + 22 mV)	S-19106C18H-M5T1U
1.9 V ± (2.5% + 22 mV)	S-19106C19H-M5T1U
2.0 V ± (2.5% + 22 mV)	S-19106C20H-M5T1U
2.1 V ± (2.5% + 22 mV)	S-19106C21H-M5T1U
2.2 V ± 3.5%	S-19106C22H-M5T1U
2.3 V ± 3.5%	S-19106C23H-M5T1U
2.4 V ± 3.5%	S-19106C24H-M5T1U
2.5 V ± 3.5%	S-19106C25H-M5T1U
2.6 V ± 3.5%	S-19106C26H-M5T1U
2.7 V ± 3.5%	S-19106C27H-M5T1U
2.8 V ± 3.5%	S-19106C28H-M5T1U
2.9 V ± 3.5%	S-19106C29H-M5T1U
3.0 V ± 3.5%	S-19106C30H-M5T1U
3.1 V ± 3.5%	S-19106C31H-M5T1U
3.2 V ± 3.5%	S-19106C32H-M5T1U
3.3 V ± 3.5%	S-19106C33H-M5T1U
3.4 V ± 3.5%	S-19106C34H-M5T1U
3.5 V ± 3.5%	S-19106C35H-M5T1U
3.6 V ± 3.5%	S-19106C36H-M5T1U
3.7 V ± 3.5%	S-19106C37H-M5T1U
3.8 V ± 3.5%	S-19106C38H-M5T1U
3.9 V ± 3.5%	S-19106C39H-M5T1U
4.0 V ± 3.5%	S-19106C40H-M5T1U
4.1 V ± 3.5%	S-19106C41H-M5T1U
4.2 V ± 3.5%	S-19106C42H-M5T1U
4.3 V ± 3.5%	S-19106C43H-M5T1U
4.4 V ± 3.5%	S-19106C44H-M5T1U
4.5 V ± 3.5%	S-19106C45H-M5T1U
4.6 V ± 3.5%	S-19106C46H-M5T1U
4.7 V ± 3.5%	S-19106C47H-M5T1U
4.8 V ± 3.5%	S-19106C48H-M5T1U
4.9 V ± 3.5%	S-19106C49H-M5T1U
5.0 V ± 3.5%	S-19106C50H-M5T1U

■ ピン配置図

1. S-19104シリーズ

1.1 SOT-23-5

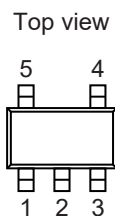


図3

表7

端子番号	端子記号	端子内容
1	OUT	電圧検出出力端子
2	VDD	電源端子
3	VSS	GND端子
4	CD	遅延用コンデンサ接続端子
5	SENSE	検出電圧入力端子

2. S-19106シリーズ

2.1 SOT-23-5

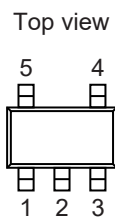


図4

表8

端子番号	端子記号	端子内容
1	OUT	電圧検出出力端子
2	VSS	GND端子
3	VDD	電源端子
4	SENSE	検出電圧入力端子
5	CD	遅延用コンデンサ接続端子

■ 絶対最大定格

表9

(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	絶対最大定格	単位
電源電圧	$V_{DD} - V_{SS}$	12.0	V
CD端子入力電圧	V_{CD}	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
SENSE端子入力電圧	V_{SENSE}	$V_{SS} - 0.3 \sim 12.0$	V
出力電圧	Nchオープンドレイン出力品	$V_{SS} - 0.3 \sim 12.0$	V
	CMOS出力品	$V_{SS} - 0.3 \sim V_{DD} + 0.3$	V
出力電流	I_{OUT}	50	mA
動作周囲温度	T_{opr}	-40 ~ +105	°C
保存温度	T_{stg}	-40 ~ +125	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表10

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ_{JA}	SOT-23-5	Board A	-	192	-	°C/W
			Board B	-	160	-	°C/W
			Board C	-	-	-	°C/W
			Board D	-	-	-	°C/W
			Board E	-	-	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

1. Nchオープンドレイン出力品

表11

(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧*1	-V _{DET}	0.95 V ≤ V _{DD} ≤ 10.0 V	1.0 V ≤ -V _{DET(S)} < 2.2 V	-V _{DET(S)} × 0.975 - 0.022	-V _{DET(S)} × 1.025 + 0.022	V	1	
			2.2 V ≤ -V _{DET(S)} ≤ 5.0 V	-V _{DET(S)} × 0.965	-V _{DET(S)} × 1.035	V	1	
ヒステリシス幅	V _{HYS}	-	-V _{DET} × 0.03	-V _{DET} × 0.05	-V _{DET} × 0.07	V	1	
消費電流*2	I _{SS}	V _{DD} = 10.0 V, V _{SENSE} = -V _{DET(S)} + 1.0 V	-	0.50	0.90	μA	2	
動作電圧	V _{DD}	-	0.95	-	10.0	V	1	
出力電流	I _{OUT}	出カトランジスタ Nch V _{DS} *3 = 0.5 V V _{SENSE} = 0.0 V	V _{DD} = 0.95 V	0.50	1.00	-	mA	3
			V _{DD} = 1.2 V	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V	1.17	2.39	-	mA	3
			V _{DD} = 4.8 V	1.49	2.50	-	mA	3
リーク電流	I _{LEAK}	出カトランジスタ Nch V _{DD} = 10.0 V, V _{DS} *3 = 10.0 V, V _{SENSE} = 10.0 V	-	-	1.2	μA	3	
検出遅延時間*4	t _{DET}	V _{DD} = 5.0 V	-	40	-	μs	4	
解除遅延時間*5	t _{RESET}	V _{DD} = -V _{DET(S)} + 1.0 V, C _D = 4.7 nF	8.38	12.69	17.00	ms	4	
SENSE端子抵抗	R _{SENSE}	1.0 V ≤ -V _{DET(S)} < 1.2 V	4.0	19.0	72.0	MΩ	2	
		1.2 V ≤ -V _{DET(S)} ≤ 5.0 V	4.8	30.0	189.0	MΩ	2	

*1. -V_{DET}: 実際の検出電圧値、-V_{DET(S)}: 設定検出電圧値 (表3、表5の検出電圧範囲の中心値)

*2. SENSE端子抵抗に流れる電流は含みません。

*3. V_{DS}: 出カトランジスタのドレイン - ソース間電圧

*4. 出力端子を470 kΩの抵抗で5.0 Vにプルアップし、SENSE端子に6.0 V → -V_{DET(S)} - 2.0 Vまたは0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD}/2に達するまでの時間です。

*5. 出力端子を100 kΩの抵抗でV_{DD}にプルアップし、SENSE端子に0.95 V → 10.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} × 90%に達するまでの時間です。

2. CMOS出力品

表12

(特記なき場合 : Ta = -40°C ~ +105°C)

項目	記号	条件	Min.	Typ.	Max.	単位	測定回路	
検出電圧 ^{*1}	-V _{DET}	0.95 V ≤ V _{DD} ≤ 10.0 V	1.0 V ≤ -V _{DET(S)} < 2.2 V	-V _{DET(S)} × 0.975 - 0.022	-V _{DET(S)}	-V _{DET(S)} × 1.025 + 0.022	V	1
			2.2 V ≤ -V _{DET(S)} ≤ 5.0 V	-V _{DET(S)} × 0.965	-V _{DET(S)}	-V _{DET(S)} × 1.035	V	1
ヒステリシス幅	V _{HYS}	-	-V _{DET} × 0.03	-V _{DET} × 0.05	-V _{DET} × 0.07	V	1	
消費電流 ^{*2}	I _{SS}	V _{DD} = 10.0 V, V _{SENSE} = -V _{DET(S)} + 1.0 V	-	0.50	2.10	μA	2	
動作電圧	V _{DD}	-	0.95	-	10.0	V	1	
出力電流	I _{OUT}	出力トランジスタ Nch V _{DS} ^{*3} = 0.5 V V _{SENSE} = 0.0 V	V _{DD} = 0.95 V	0.50	1.00	-	mA	3
			V _{DD} = 1.2 V	0.73	1.33	-	mA	3
			V _{DD} = 2.4 V	1.17	2.39	-	mA	3
			V _{DD} = 4.8 V	1.49	2.50	-	mA	3
		出力トランジスタ Pch V _{DS} ^{*3} = 0.5 V V _{SENSE} = 10.0 V	V _{DD} = 4.8 V	1.62	2.60	-	mA	5
			V _{DD} = 6.0 V	1.78	2.86	-	mA	5
検出遅延時間 ^{*4}	t _{DET}	V _{DD} = 5.0 V	-	40	-	μs	4	
解除遅延時間 ^{*5}	t _{RESET}	V _{DD} = -V _{DET(S)} + 1.0 V, C _D = 4.7 nF	8.38	12.69	17.00	ms	4	
SENSE端子抵抗	R _{SENSE}	1.0 V ≤ -V _{DET(S)} < 1.2 V	4.0	19.0	72.0	MΩ	2	
		1.2 V ≤ -V _{DET(S)} ≤ 5.0 V	4.8	30.0	189.0	MΩ	2	

*1. -V_{DET}: 実際の検出電圧値、-V_{DET(S)}: 設定検出電圧値 (表4、表6の検出電圧範囲の中心値)

*2. SENSE端子抵抗に流れる電流は含みません。

*3. V_{DS}: 出力トランジスタのドレイン - ソース間電圧

*4. SENSE端子に6.0 V → -V_{DET(S)} - 2.0 Vまたは0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} / 2に達するまでの時間です。

*5. SENSE端子に0.95 V → 10.0 Vのパルス電圧を印加してから、V_{OUT}がV_{DD} × 90%に達するまでの時間です。

■ 測定回路

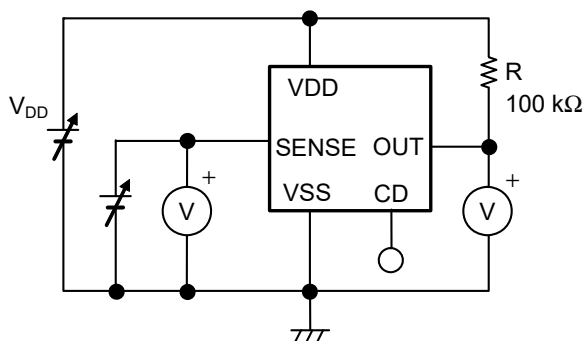


図5 測定回路1 (Nchオープンドレイン出力品)

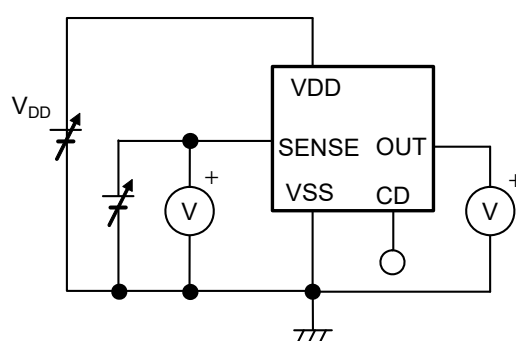


図6 測定回路1 (CMOS出力品)

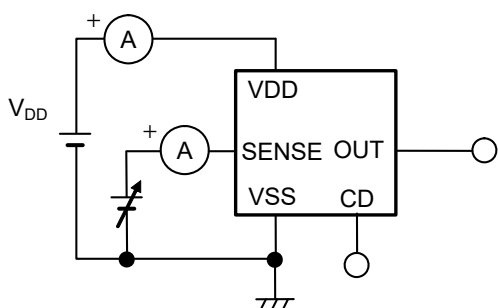


図7 測定回路2

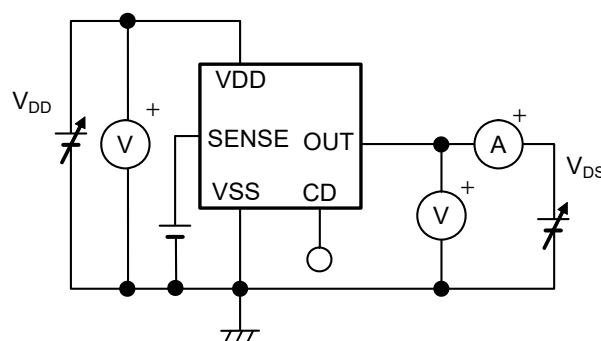


図8 測定回路3

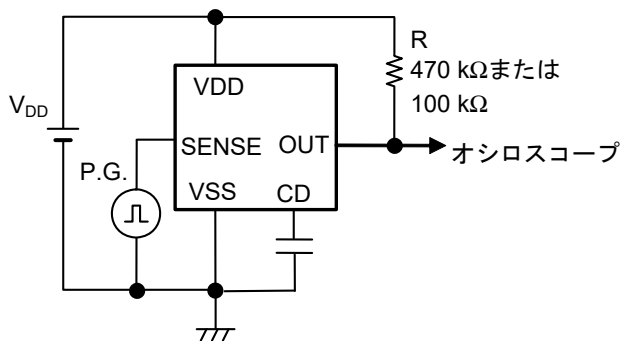


図9 測定回路4 (Nchオープンドレイン出力品)

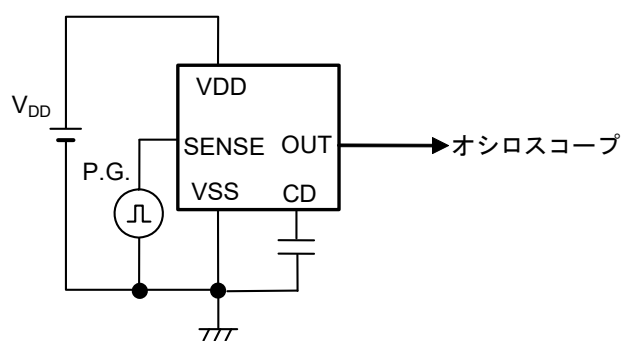


図10 測定回路4 (CMOS出力品)

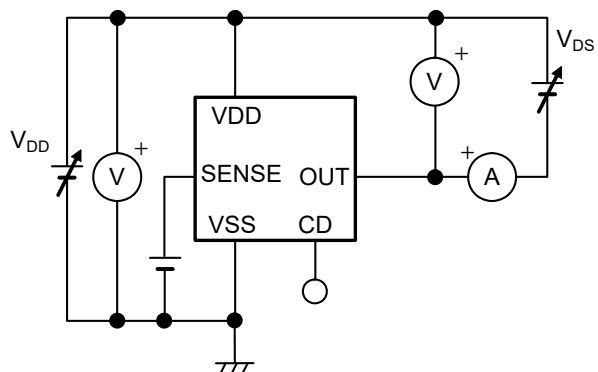
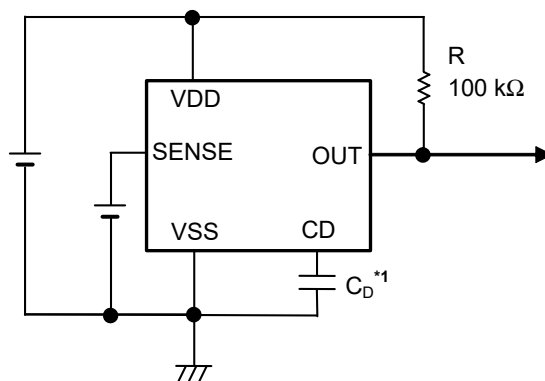


図11 測定回路5

■ 標準回路

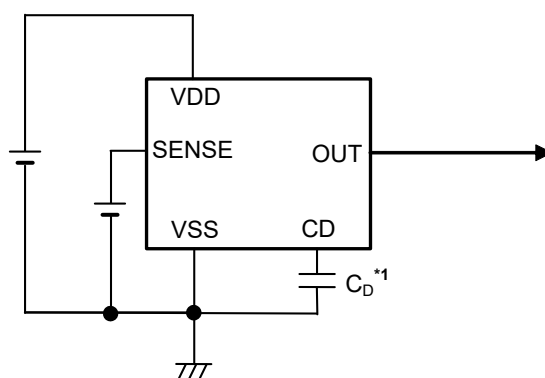
1. Nchオープンドレイン出力品



*1. 遅延用コンデンサ (C_D) は、CD端子とVSS端子に直接接続してください。

図12

2. CMOS出力品



*1. 遅延用コンデンサ (C_D) は、CD端子とVSS端子に直接接続してください。

図13

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 用語の説明

1. 検出電圧 ($-V_{DET}$)

検出電圧とは、**図16**、**図17**の出力が "L" に切り換わる電圧です。この検出電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる検出電圧の最小値 ($-V_{DET \text{ min.}}$) から最大値 ($-V_{DET \text{ max.}}$) までを検出電圧範囲といいます (**図14**参照)。

例：S-19104C18の場合、検出電圧は $1.733 \text{ V} \leq -V_{DET} \leq 1.867 \text{ V}$ の範囲内の一点です。
つまり $-V_{DET} = 1.733 \text{ V}$ の製品もあれば、 $-V_{DET} = 1.867 \text{ V}$ の製品も存在します。

2. 解除電圧 ($+V_{DET}$)

解除電圧とは、**図16**、**図17**の出力が "H" に切り換わる電圧です。この解除電圧は同じ製品であっても多少のバラツキがあり、そのバラツキによる解除電圧の最小値 ($+V_{DET \text{ min.}}$) から最大値 ($+V_{DET \text{ max.}}$) までを解除電圧範囲といいます (**図15**参照)。この値は製品の実際の検出電圧 ($-V_{DET}$) からとめられ、 $-V_{DET} \times 1.03 \leq +V_{DET} \leq -V_{DET} \times 1.07$ の範囲内となります。

例：S-19104C18の場合、解除電圧は $1.785 \text{ V} \leq +V_{DET} \leq 1.997 \text{ V}$ の範囲内の一点です。
つまり $+V_{DET} = 1.785 \text{ V}$ の製品もあれば、 $+V_{DET} = 1.997 \text{ V}$ の製品も存在します。

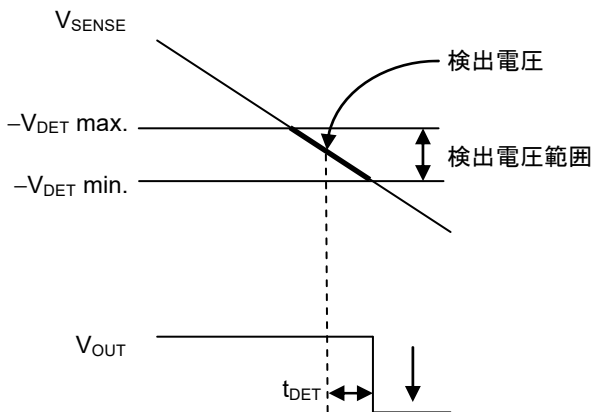


図14 検出電圧

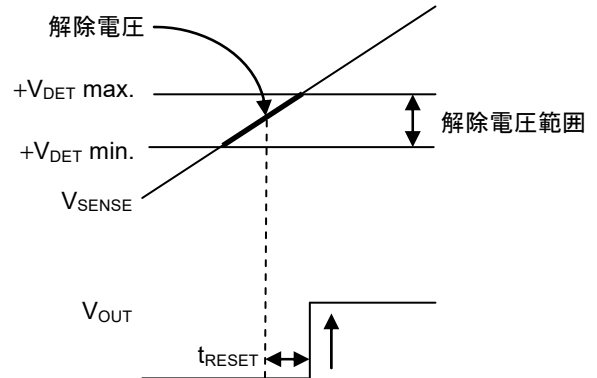


図15 解除電圧

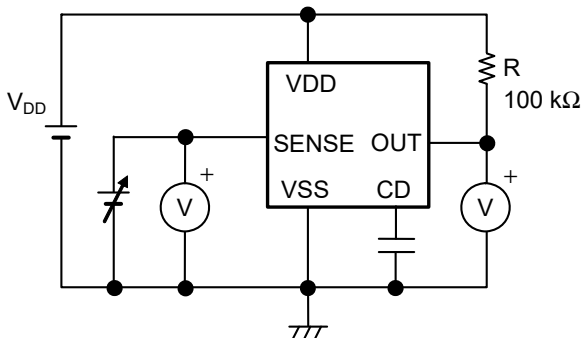


図16 検出電圧、解除電圧の測定回路
(Nchオープンドレイン出力品)

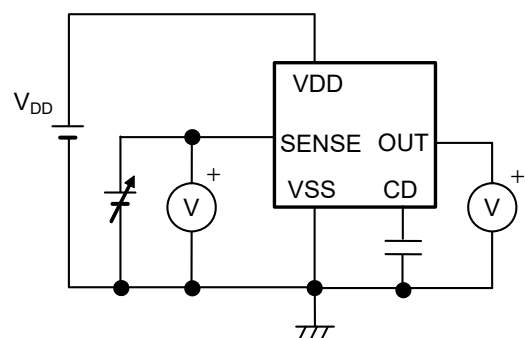


図17 検出電圧、解除電圧の測定回路
(CMOS出力品)

3. ヒステリシス幅 (V_{HYS})

ヒステリシス幅とは、検出電圧と解除電圧との電圧差 ("図21 S-19104/19106シリーズNタイプのタイミングチャート"、"図23 S-19104/19106シリーズCタイプのタイミングチャート" におけるB点の電圧 - A点の電圧 = V_{HYS}) を表しています。検出電圧と解除電圧との間にヒステリシス幅をもたせることにより、入力電圧にノイズ等が乗るときに生じる誤動作を防止できます。

4. 解除遅延時間 (t_{RESET})

SENSE端子への入力電圧 (V_{SENSE}) が、解除電圧値 (+V_{DET}) を越えてから実際にOUT端子の出力が反転するまでの時間を解除遅延時間と言い、この値は遅延用コンデンサ (C_D) の容量値で変更可能です。

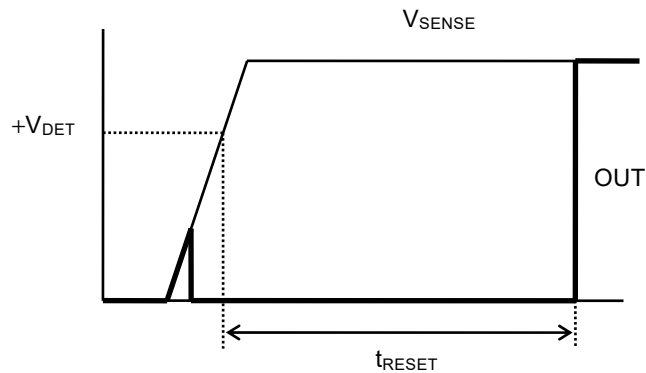


図18 解除遅延時間

5. 貫通電流

貫通電流とは、電圧検出器の検出および解除時にVDD端子に瞬間的に流れる電流です。この貫通電流は、出力形態がCMOS出力品で大きく、Nchオープンドレイン出力品でも若干流れます。

6. 発振

入力抵抗を接続するアプリケーション (図19) では、たとえばCMOS出力 (アクティブ "L") 品の場合、出力が "L" → "H" に切り換わる時 (解除時) に流れる貫通電流により、[貫通電流] × [入力抵抗] の分だけ電圧降下が生じます。図19ではVDD端子とSENSE端子をショートしているため、解除時にSENSE端子電圧が低下します。その後SENSE端子電圧が検出電圧を下回ると、出力は "H" → "L" に切り換わり、出力が "L" になると、貫通電流が流れていないため、電圧降下がなくなり、出力が "L" → "H" に切り換わりますが、出力が "H" になると再び貫通電流が流れ、電圧降下が生じます。これを繰り返したのが発振です。

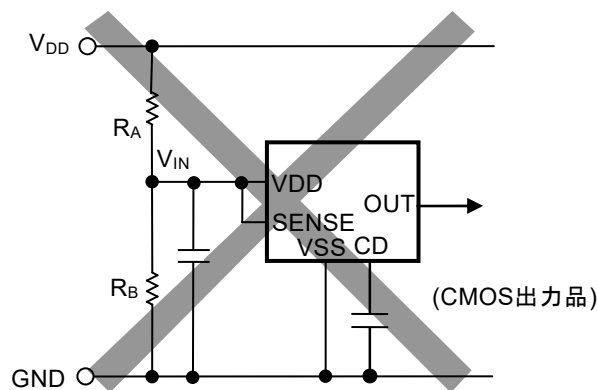


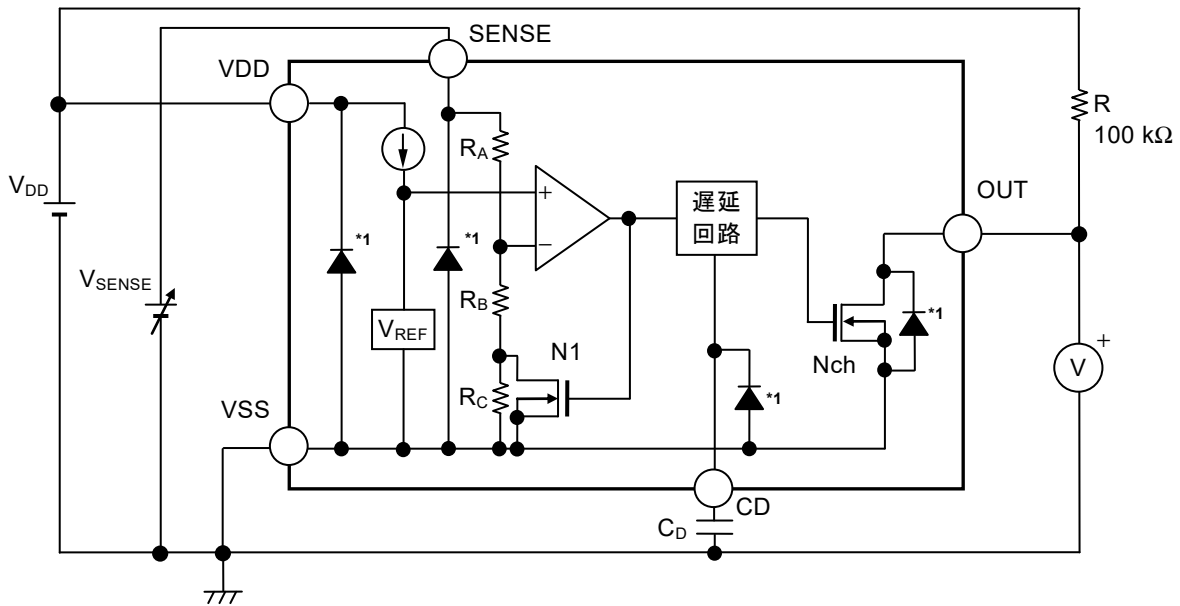
図19 検出電圧変更回路不良事例

■ 動作説明

1. 基本動作

1.1 S-19104/19106シリーズNタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 ($+V_{DET}$) 以上でNchトランジスタはオフになり、出力がプルアップされている場合、 V_{DD} が出力 ("H" が出力) されます。
このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE} が低下し $+V_{DET}$ 以下になっても、検出電圧 ($-V_{DET}$) より高ければ V_{DD} が出力されます。
 V_{SENSE} が $-V_{DET}$ (図21のA点) 以下になると出力段のNchトランジスタはオンになり、検出遅延時間 (t_{DET}) が経過した後、OUT端子から V_{SS} が出力 ("L" が出力) されます。
このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ になります。
- (3) V_{SENSE} がさらに低下し、ICの最低動作電圧以下になっても、 V_{DD} が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE} が $-V_{DET}$ を越えても $+V_{DET}$ 未満の場合、 V_{SS} が出力されます。
- (5) さらに V_{SENSE} を上昇させ $+V_{DET}$ (図21のB点) 以上になるとNchトランジスタはオフになり、出力がプルアップされている場合、解除遅延時間 (t_{RESET}) が経過した後、OUT端子から V_{DD} が出力されます。



*1. 寄生ダイオード

図20 S-19104/19106シリーズNタイプの動作説明図

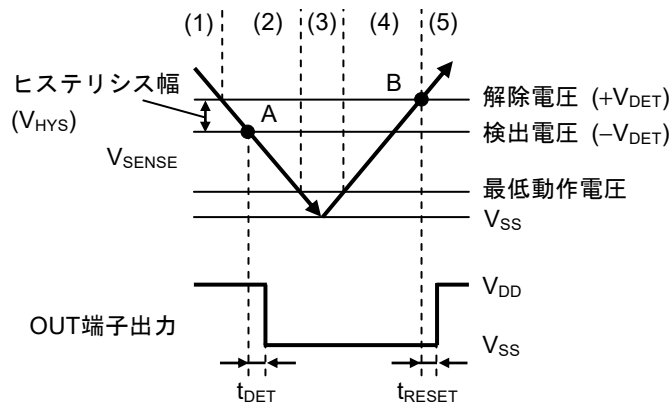
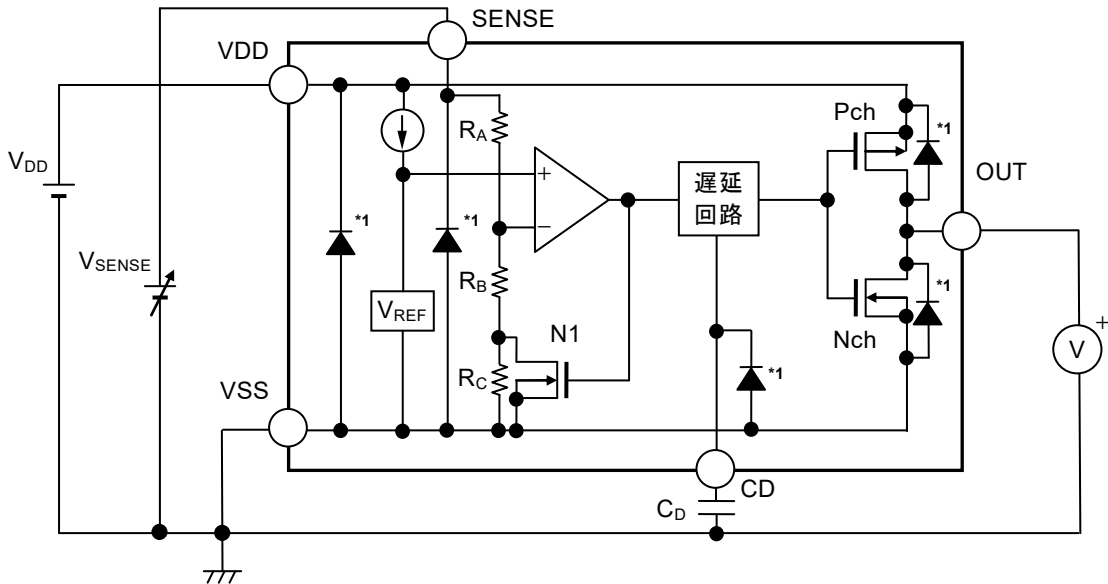


図21 S-19104/19106シリーズNタイプのタイミングチャート

1.2 S-19104/19106シリーズCタイプ

- (1) 電源電圧 (V_{DD}) が最低動作電圧以上、SENSE端子電圧 (V_{SENSE}) が解除電圧 (+V_{DET}) 以上でNchトランジスタはオフ、Pchトランジスタはオンになり、V_{DD}が出力 ("H" が出力) されます。
 このときNchトランジスタ (N1) はオフ状態で、コンパレータへの入力電圧は $\frac{(R_B + R_C) \cdot V_{SENSE}}{R_A + R_B + R_C}$ になります。
- (2) V_{SENSE}が低下し+V_{DET}以下になっても、検出電圧 (-V_{DET}) より高ければV_{DD}が出力されます。
 V_{SENSE}が-V_{DET} (図23のA点) 以下になると出力段のNchトランジスタはオン、Pchトランジスタはオフになり、検出遅延時間 (t_{DET}) が経過した後、OUT端子からV_{SS}が出力 ("L" が出力) されます。
 このときN1はオンになり、コンパレータへの入力電圧は $\frac{R_B \cdot V_{SENSE}}{R_A + R_B}$ になります。
- (3) V_{SENSE}がさらに低下し、ICの最低動作電圧以下になっても、V_{DD}が最低動作電圧以上であれば、OUT端子出力は不定になりません。
- (4) V_{SENSE}が-V_{DET}を越えても+V_{DET}未満の場合、V_{SS}が出力されます。
- (5) さらにV_{SENSE}を上昇させ+V_{DET} (図23のB点) 以上になるとNchトランジスタはオフ、Pchトランジスタはオンになり、解除遅延時間 (t_{RESET}) が経過した後、OUT端子からV_{DD}が出力されます。



*1. 寄生ダイオード

図22 S-19104/19106シリーズCタイプの動作説明図

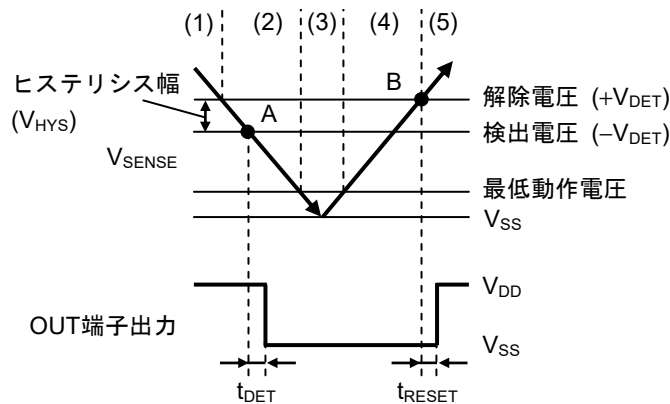


図23 S-19104/19106シリーズCタイプのタイミングチャート

2. SENSE端子

2.1 検出電圧外部設定時の誤差

図24のように抵抗 (RA) と抵抗 (RB) で分圧したノードをSENSE端子に接続することにより、検出電圧を外部設定できます。

SENSE端子がない従来の製品では、分圧ノードをVDD端子に接続する必要があるため、RAをあまり大きくできません。VDD端子には検出 / 解除の切り換え時に貫通電流が流れ、RAが大きい場合、発振するまたはヒステリシス幅の誤差が大きくなるなどの問題が発生しやすいためです。

S-19104/19106シリーズでは、貫通電流が流れないSENSE端子に分圧ノードを接続できるため、RA、RBを大きくしやすくなっています。ただし、内部の抵抗 (RSENSE) に流れる電流分の誤差は生じますので注意してください。

S-19104/19106シリーズはこの誤差も小さくなるようにRSENSEを大きく (4 MΩ min.) していますが、許容範囲内の誤差に収まるようにRA、RBを選定してください。

2.2 RA、RBの選定

図24において、外部設定検出電圧 (VDX) と実際の検出電圧 (-VDET) の関係式は、理想的には下式のようにになります。

$$V_{DX} = -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (1)$$

しかし実際には、RSENSEに流れる電流分の誤差が生じます。

この誤差を考慮した場合、VDXと-VDETの関係式は下式のようにになります。

$$\begin{aligned} V_{DX} &= -V_{DET} \times \left(1 + \frac{R_A}{R_B \parallel R_{SENSE}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{\frac{R_B \times R_{SENSE}}{R_B + R_{SENSE}}}\right) \\ &= -V_{DET} \times \left(1 + \frac{R_A}{R_B}\right) + \frac{R_A}{R_{SENSE}} \times -V_{DET} \quad \dots (2) \end{aligned}$$

(1)、(2) の式から、誤差は $-V_{DET} \times \frac{R_A}{R_{SENSE}}$ となります。

誤差を (1) の式の右辺で割った誤差率は、下式のようにになります。

$$\frac{R_A \times R_B}{R_{SENSE} \times (R_A + R_B)} \times 100 [\%] = \frac{R_A \parallel R_B}{R_{SENSE}} \times 100 [\%] \quad \dots (3)$$

(3) の式から、RAとRBの抵抗値がRSENSEに対して小さいほど、誤差率は小さくなります。

また、外部設定ヒステリシス幅 (VHX) とヒステリシス幅 (VHYS) の関係式は下式のようにになります。これにも、検出電圧と同様にRSENSEによる誤差が生じます。

$$V_{HX} = V_{HYS} \times \left(1 + \frac{R_A}{R_B}\right) \quad \dots (4)$$

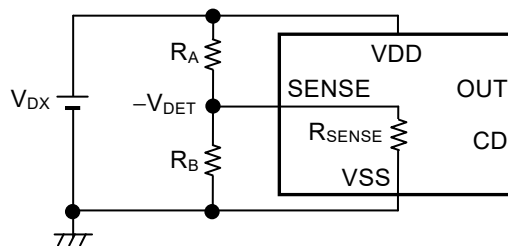


図24 検出電圧外部設定回路

注意 RA、RBが大きいとSENSE端子の入力インピーダンスが高くなり、ノイズによって誤動作する可能性があります。その場合は、SENSE端子 - VSS端子間にコンデンサを接続してください。

2.3 電源投入手順

電源投入は、VDD端子、SENSE端子の順番に行ってください。

図25のように、 $V_{SENSE} \geq +V_{DET}$ となったときにOUT端子出力 (V_{OUT}) が立ち上がり、S-19104/19106シリーズは解除状態になります (正常動作)。

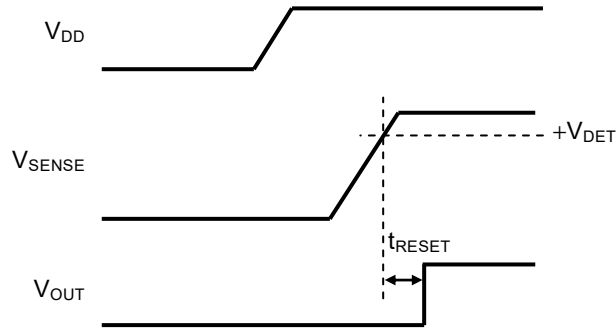


図25

注意 SENSE端子、VDD端子の順番に電源投入した場合、 $V_{SENSE} < +V_{DET}$ であっても、誤って解除されることがあります。

2.4 VDD端子 – SENSE端子間をショートする場合の注意事項

2.4.1 入力抵抗

VDD端子 – SENSE端子間をショートする場合は、入力抵抗 (R_A) を接続しないでください。

VDD端子には、解除時に貫通電流が流れます。図26のように接続すると、VDD端子の貫通電流が R_A に流れることにより、解除時に V_{SENSE} が低下します。

そのとき $V_{SENSE} \leq -V_{DET}$ になると、発振することがあります。

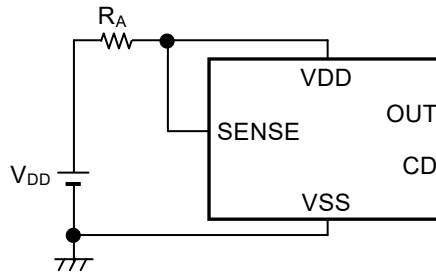


図26

2.4.2 寄生抵抗、寄生容量

VDD端子とSENSE端子の寄生抵抗、寄生容量の違いにより、SENSE端子に先に電源投入されてしまう可能性があります。

その場合は、誤って解除されることがありますので注意してください ("2.3 電源投入手順" を参照してください)。

注意 CMOS出力品では、上記の場合に限らず、VDD端子の入力インピーダンスが高くないように注意してください。貫通電流が大きいため、解除時にVDD端子電圧が大きく変化することにより誤動作することがあります。

2.5 V_{DD}立ち下げ時の誤動作

図27のように、 $-V_{DET} < V_{SENSE} < +V_{DET}$ の状態ではV_{DD}端子電圧 (V_{DD}) を1.2 V未満の低電圧まで急峻に立ち下げた場合、誤って検出することがありますので注意してください。

V_{DD_Low} ≥ 1.2 Vの場合、誤検出しません。

V_{DD_Low} < 1.2 Vの場合、V_{DD}立ち下げ時の振幅が大きいほど、また立ち下げ時間が短いほど誤検出しやすくなります。使用の際には実機にて十分な評価を行ってください。

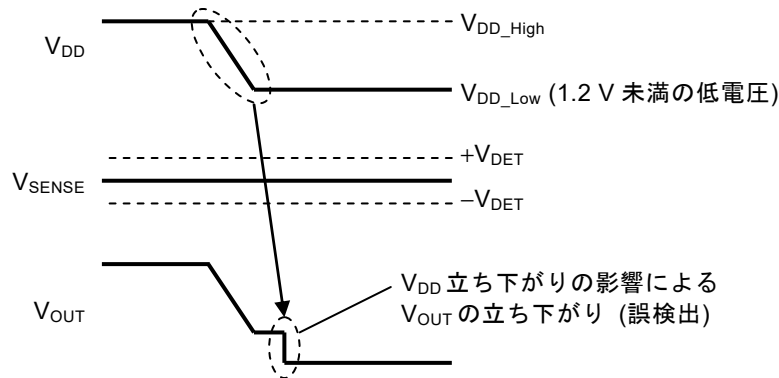


図27

図28にS-19104C50を例に、誤検出境界条件例を示します。

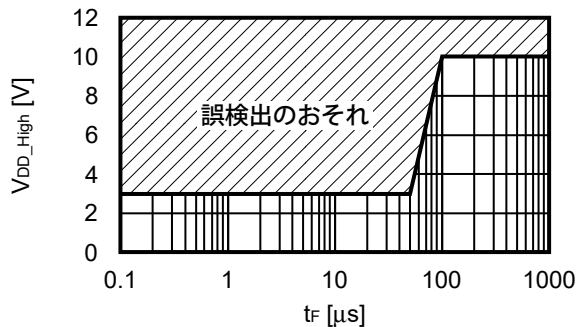


図28

備考 テスト条件

- 製品名 : S-19104C50
- V_{SENSE} : $-V_{DET(S)} + 0.1 \text{ V}$
- V_{DD_High} : 立ち下げ前のV_{DD}端子電圧
- V_{DD_Low} : 立ち下げ後のV_{DD}端子電圧 (0.95 V)
- ΔV_{DD} : $V_{DD_High} - V_{DD_Low}$
- t_F : V_{DD}が $V_{DD_High} - \Delta V_{DD} \times 10\% \rightarrow V_{DD_Low} + \Delta V_{DD} \times 10\%$ に立ち下がる時間

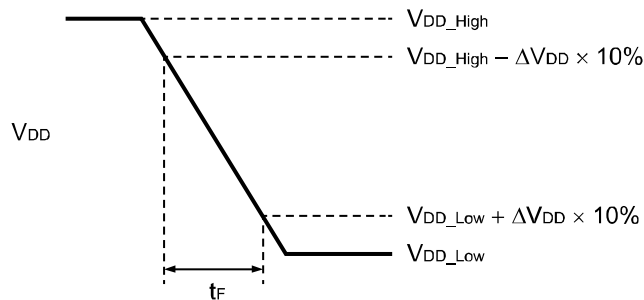


図29

3. 遅延回路

遅延回路は、SENSE端子電圧 (V_{SENSE}) が解除電圧 ($+V_{DET}$) に達してからOUT端子出力が反転するまでの解除遅延時間 (t_{RESET}) を調整する機能を持っています。

t_{RESET} は、遅延係数、遅延用コンデンサ (C_D)、CD端子オープン時解除遅延時間 (t_{RESET0}) で決まり、次式で算出されます。

$$t_{RESET} [ms] = \text{遅延係数} \times C_D [nF] + t_{RESET0} [ms]$$

表13

動作温度	遅延係数		
	Min.	Typ.	Max.
Ta = +105°C	1.78	2.29	3.13
Ta = +25°C	2.30	2.66	3.07
Ta = -40°C	2.68	3.09	3.57

表14

動作温度	CD端子オープン時解除遅延時間 (t_{RESET0})		
	Min.	Typ.	Max.
Ta = +105°C	0.020 ms	0.049 ms	0.130 ms
Ta = +25°C	0.021 ms	0.059 ms	0.164 ms
Ta = -40°C	0.024 ms	0.074 ms	0.202 ms

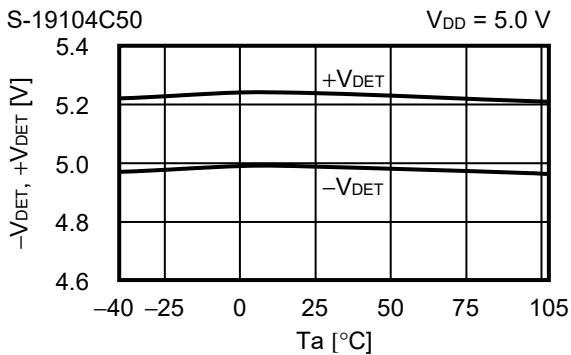
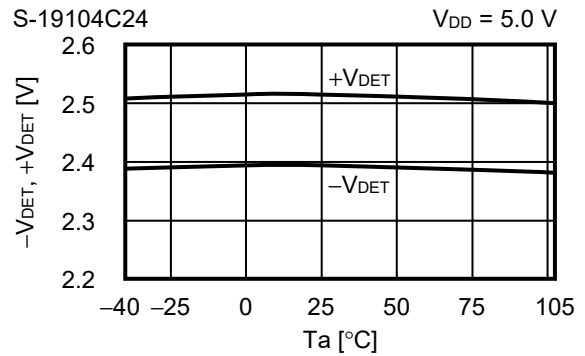
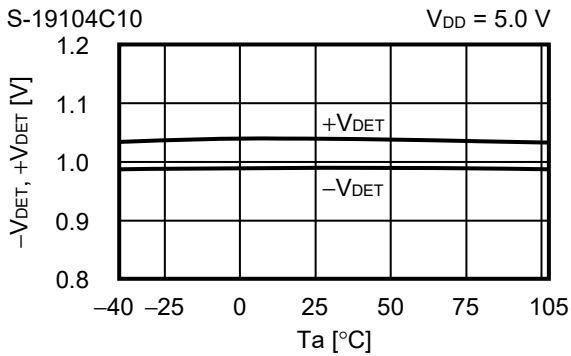
- 注意 1. CD端子のインピーダンスは高いので、この端子に外部より電流が流れ込んだり、また流れ出したりしないように実装基板をレイアウトしてください (正確な遅延時間が得られないことがあります)。
2. C_D はコンデンサ自身のリーク電流が内蔵定電流値 (30 nA ~ 200 nA) に対して無視できるものを選べば容量値に制限はありません。
3. C_D によって 検出遅延時間 (t_{DET}) を調整することはできません。

■ 注意事項

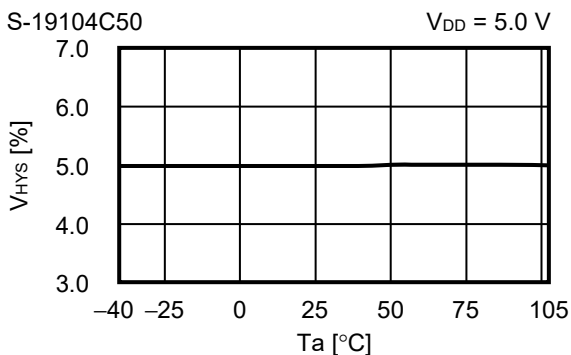
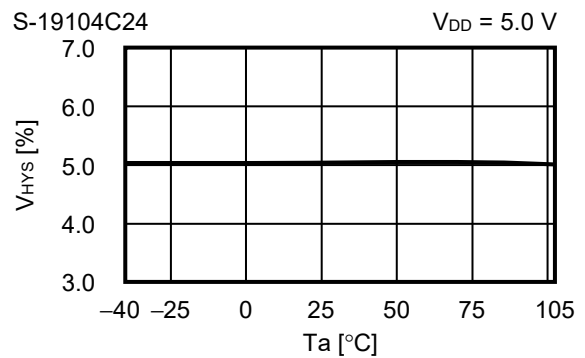
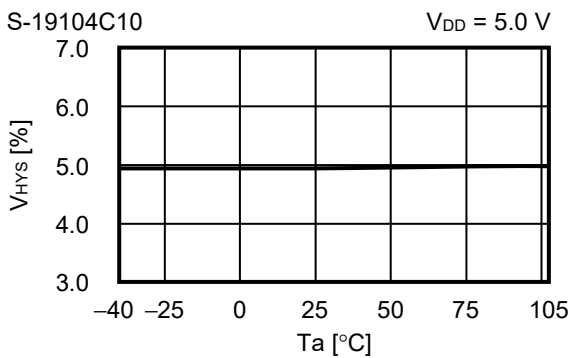
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ CMOS出力品では検出および解除時に貫通電流が流れます。このため、VDD端子の入カインピーダンスが高くなると、解除時の貫通電流による電圧降下によって誤動作することがあります。
- ・ CMOS出力品において、VDD端子 - SENSE端子間をショートするとき、プルダウン抵抗を接続し、かつSENSE端子電圧 (V_{SENSE}) の立ち下がり時間が検出電圧付近において緩やかである場合には、発振する可能性があります。
- ・ 本資料に掲載の応用回路を量産設計に用いる場合は、部品の偏差、温度特性に注意してください。また、掲載回路に関する特許については、弊社ではその責を負いかねます。
- ・ 弊社ICを使用して製品を作る場合には、その製品での当ICの使い方や製品の仕様、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

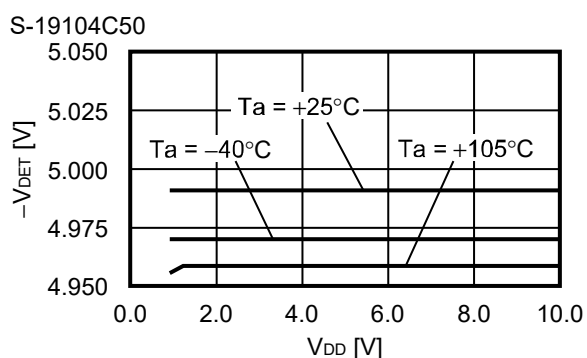
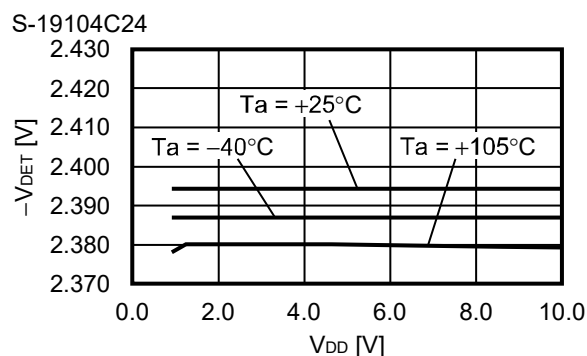
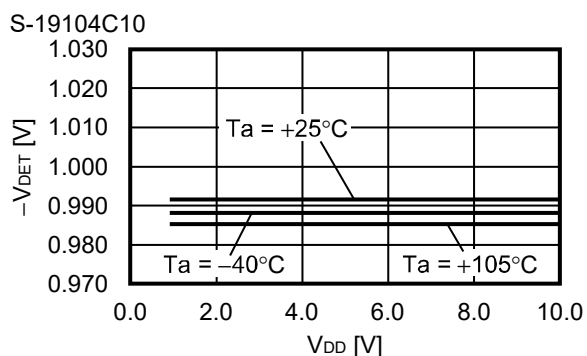
1. 検出電圧 ($-V_{DET}$), 解除電圧 ($+V_{DET}$) - 温度 (T_a)



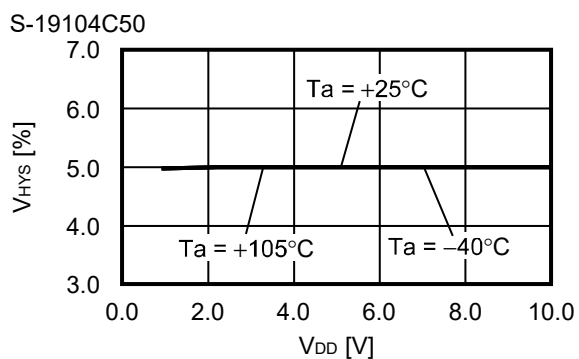
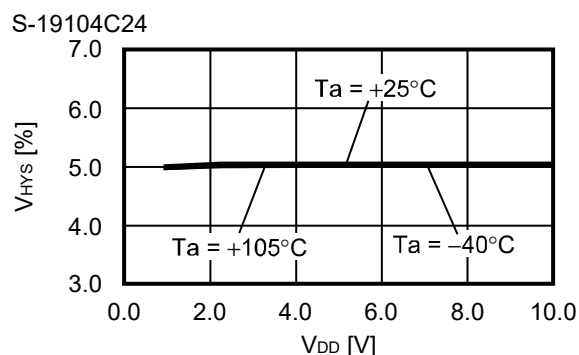
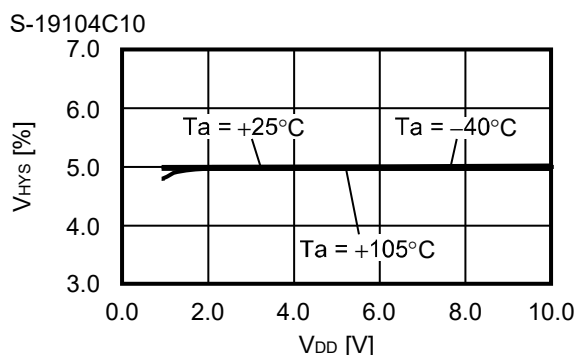
2. ヒステリシス幅 (V_{HYS}) - 温度 (T_a)



3. 検出電圧 (-V_{DET}) - 電源電圧 (V_{DD})

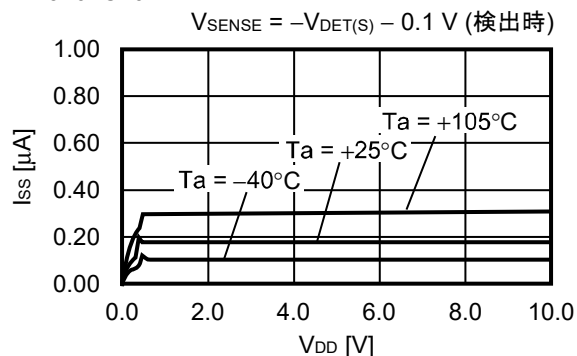


4. ヒステリシス幅 (V_{HYS}) - 電源電圧 (V_{DD})

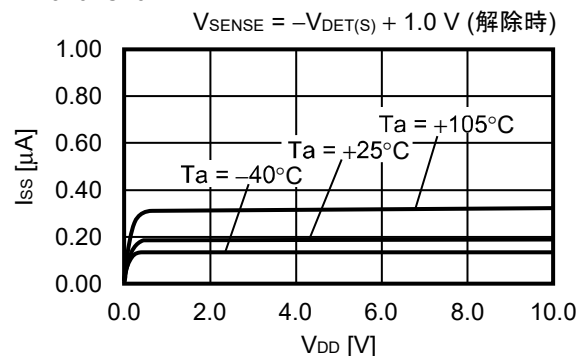


5. 消費電流 (I_{SS}) – 電源電圧 (V_{DD})

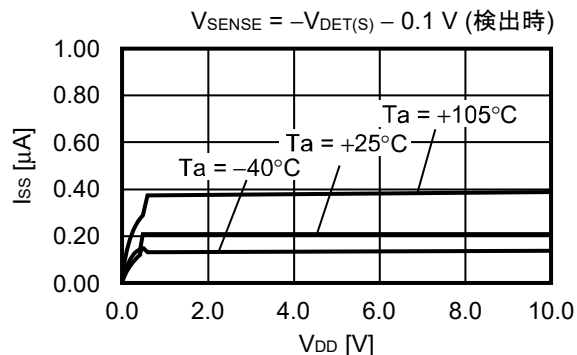
S-19104C10



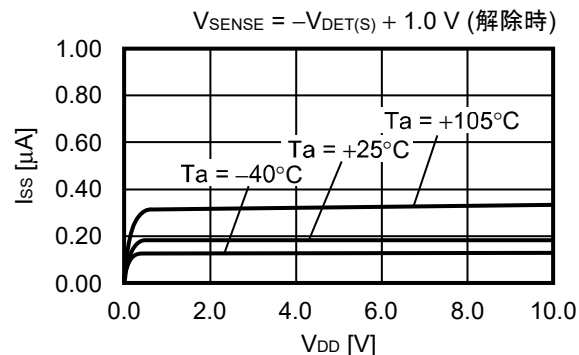
S-19104C10



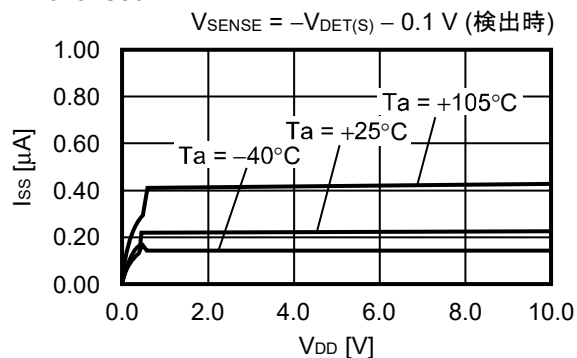
S-19104C24



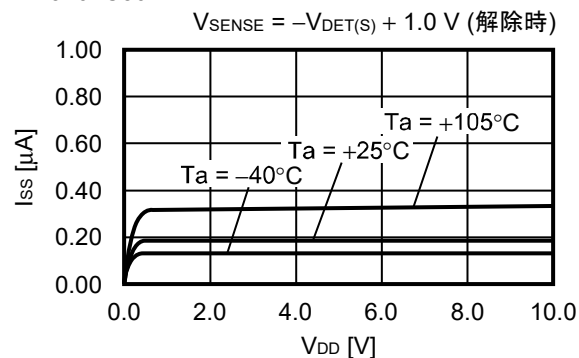
S-19104C24



S-19104C50



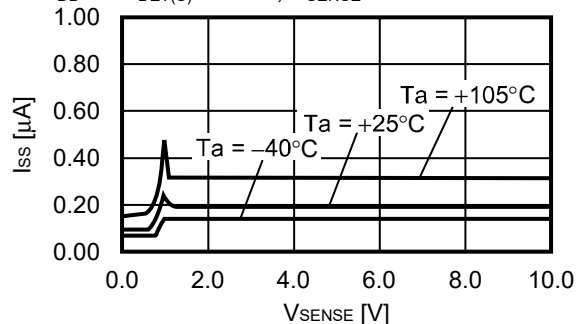
S-19104C50



6. 消費電流 (I_{SS}) – SENSE端子入力電圧 (V_{SENSE})

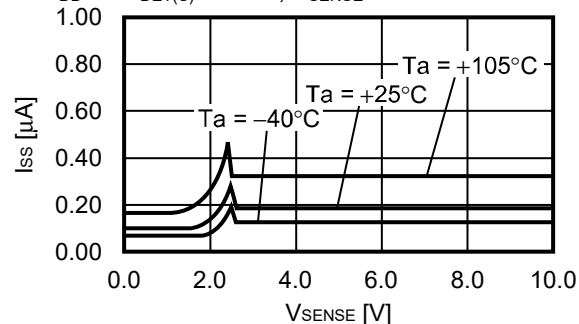
S-19104C10

$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$, $V_{SENSE} = 0.0\text{ V} \rightarrow 10.0\text{ V}$



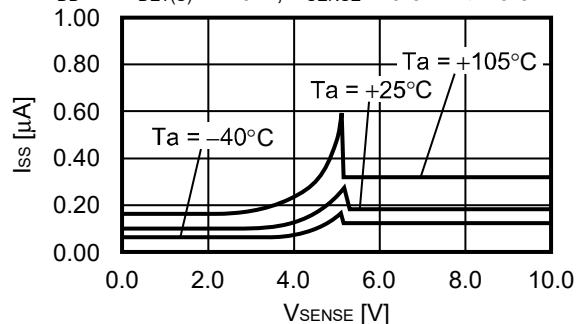
S-19104C24

$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$, $V_{SENSE} = 0.0\text{ V} \rightarrow 10.0\text{ V}$



S-19104C50

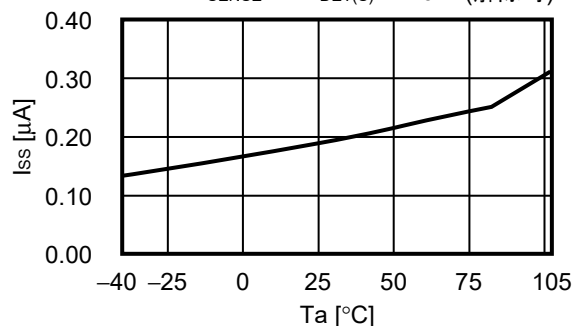
$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$, $V_{SENSE} = 0.0\text{ V} \rightarrow 10.0\text{ V}$



7. 消費電流 (I_{SS}) – 温度 (T_a)

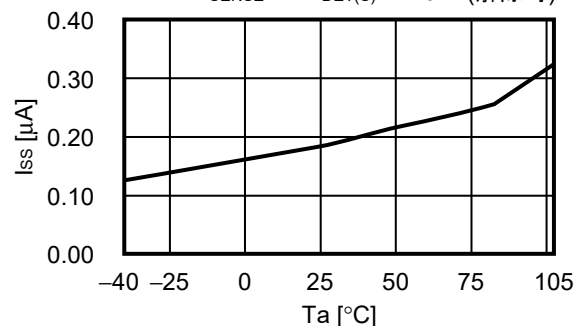
S-19104C10

$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$,
 $V_{SENSE} = -V_{DET(S)} + 1.0\text{ V}$ (解除時)



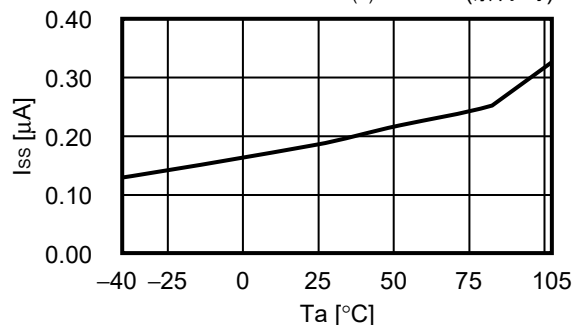
S-19104C24

$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$,
 $V_{SENSE} = -V_{DET(S)} + 1.0\text{ V}$ (解除時)

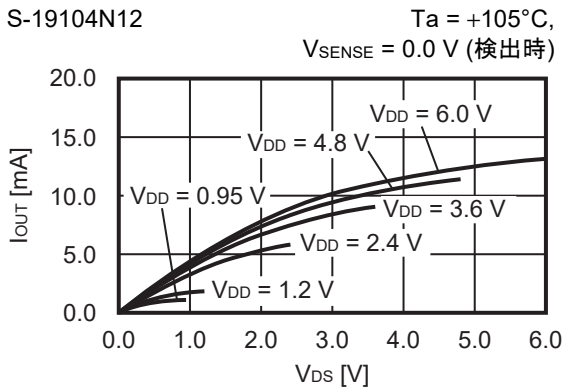
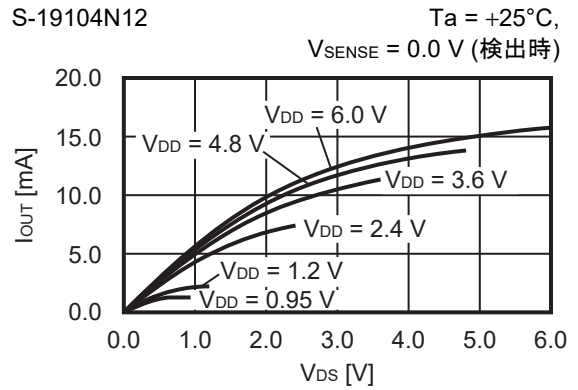
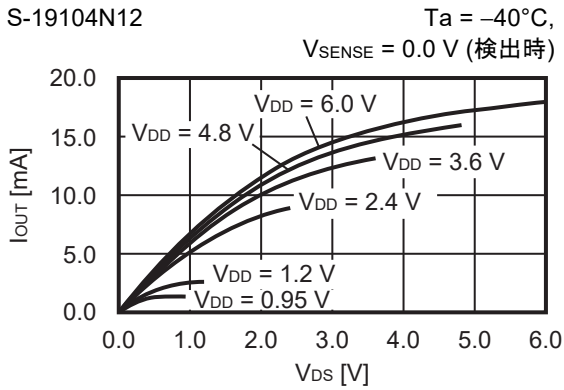


S-19104C50

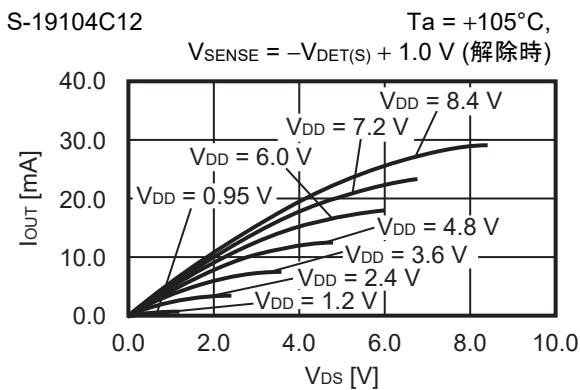
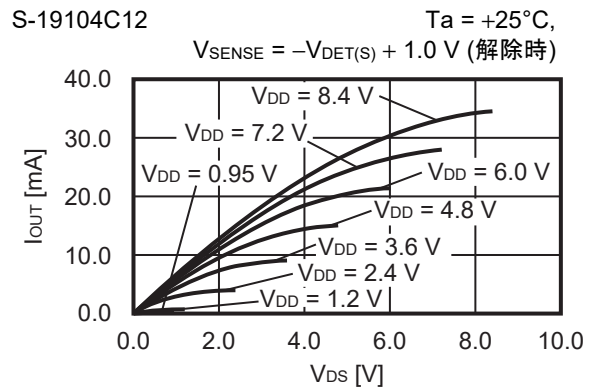
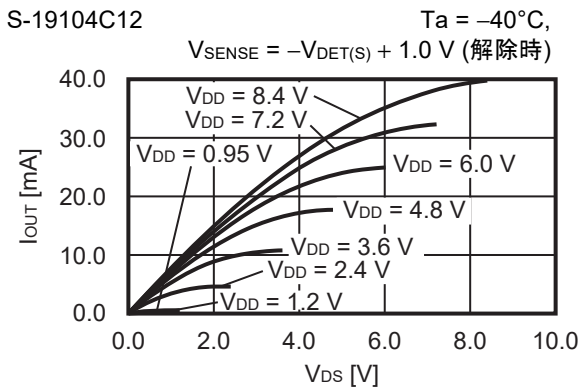
$V_{DD} = -V_{DET(S)} + 1.0\text{ V}$,
 $V_{SENSE} = -V_{DET(S)} + 1.0\text{ V}$ (解除時)



8. Nchトランジスタ出力電流 (I_{OUT}) – V_{DS}

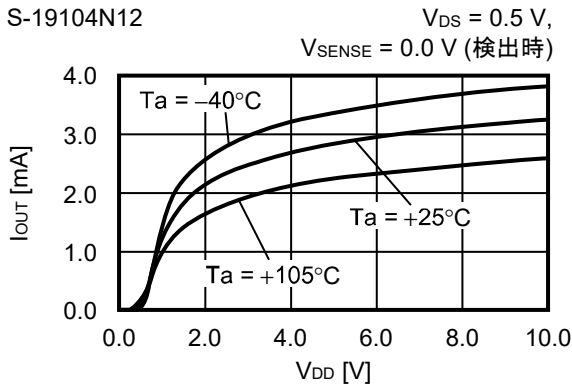


9. Pchトランジスタ出力電流 (I_{OUT}) – V_{DS}

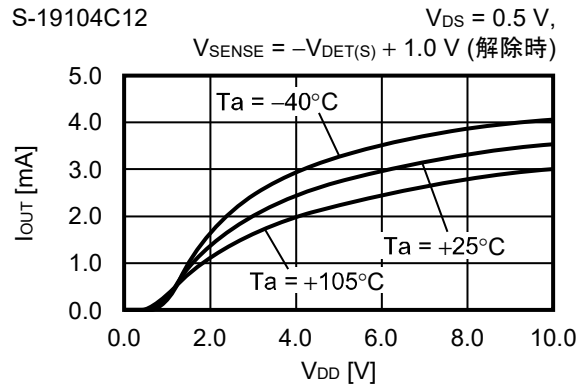


備考 V_{DS}: 出力トランジスタのドレイン-ソース間電圧

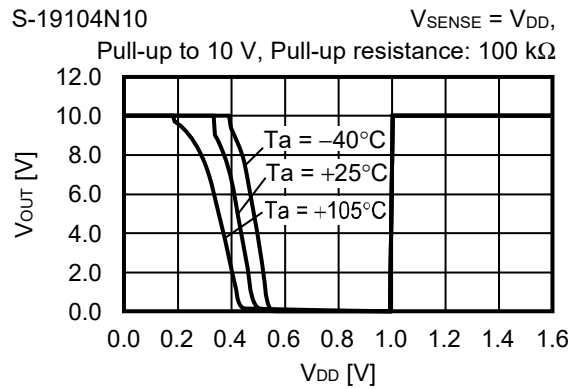
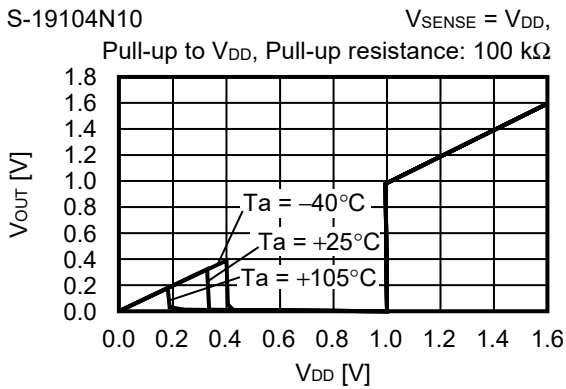
10. Nchトランジスタ出力電流 (I_{OUT}) – 電源電圧 (V_{DD})



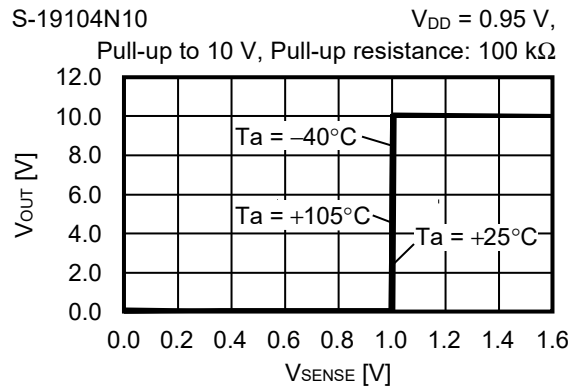
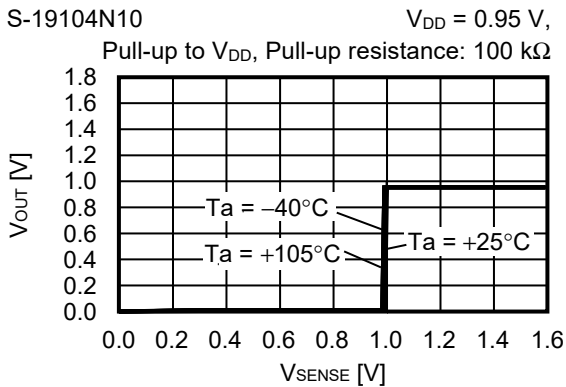
11. Pchトランジスタ出力電流 (I_{OUT}) – 電源電圧 (V_{DD})



12. 最低動作電圧 (V_{OUT}) – 電源電圧 (V_{DD})

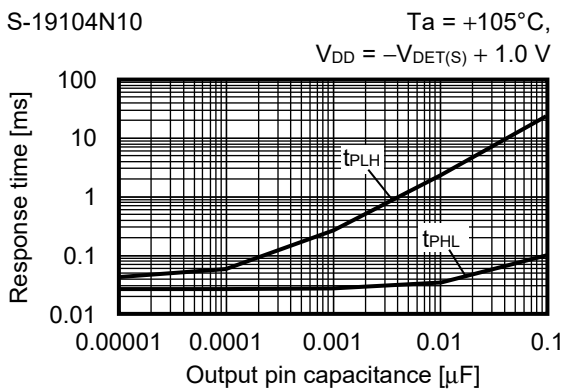
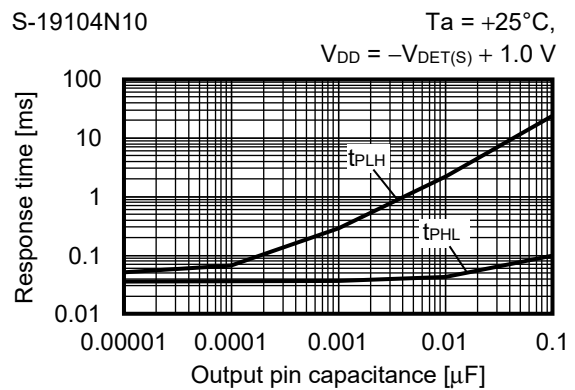
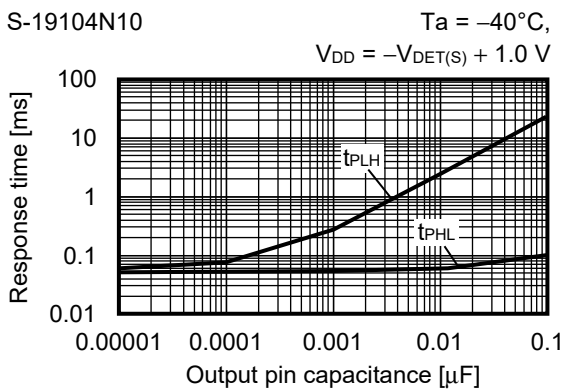
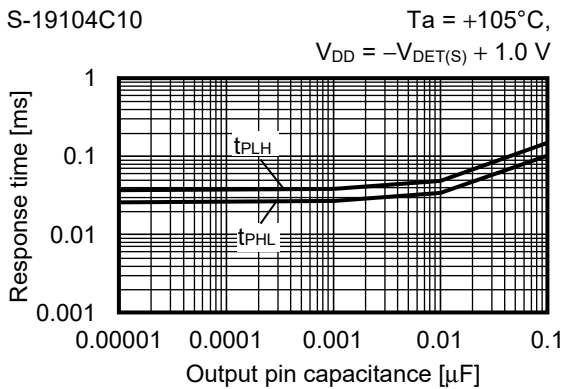
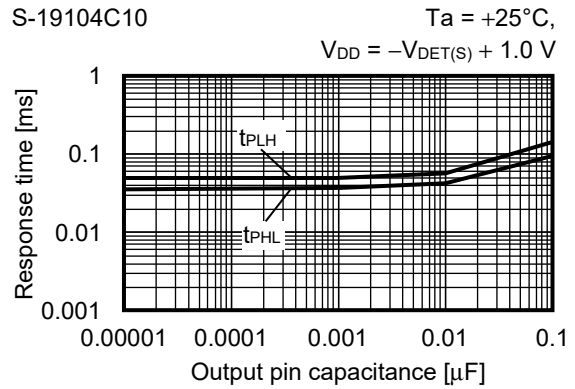
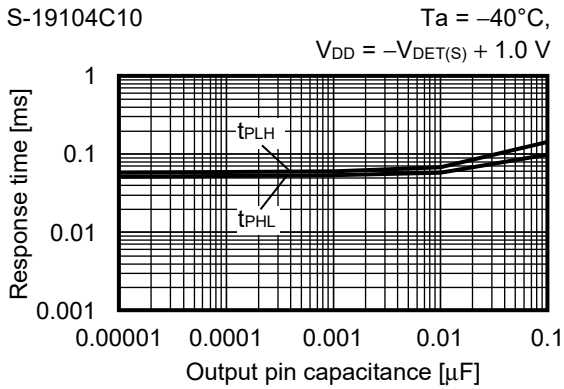


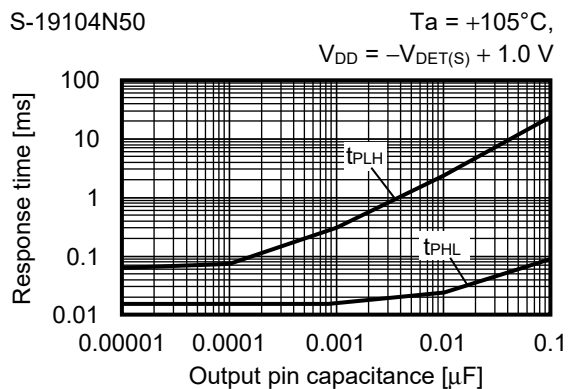
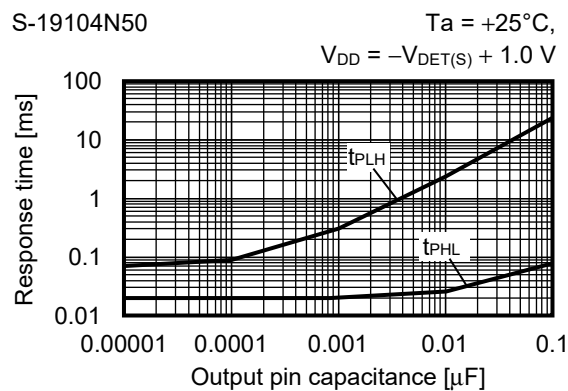
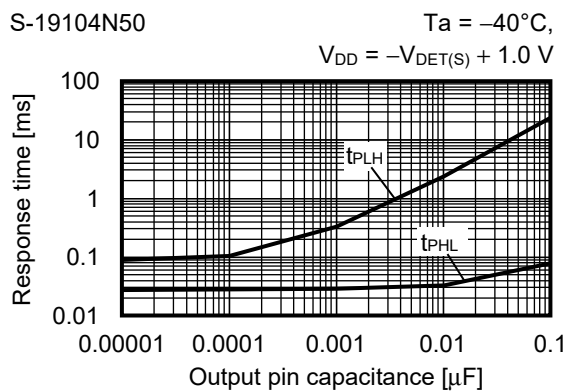
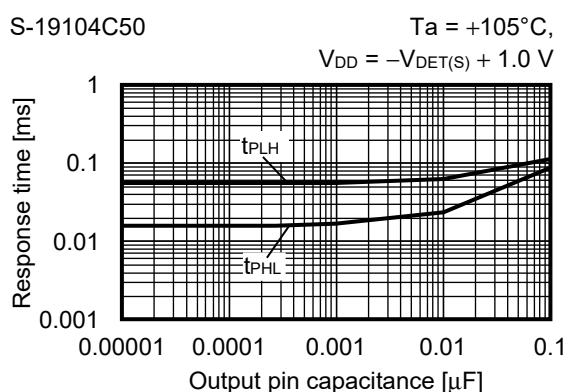
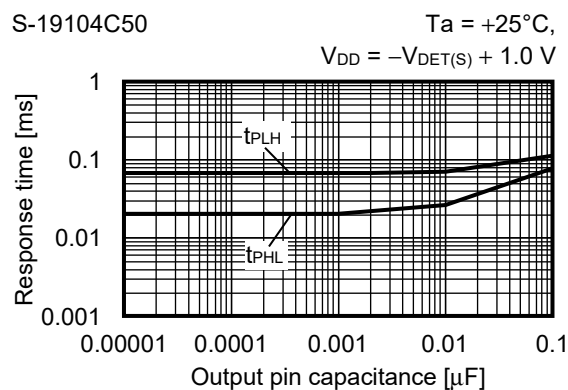
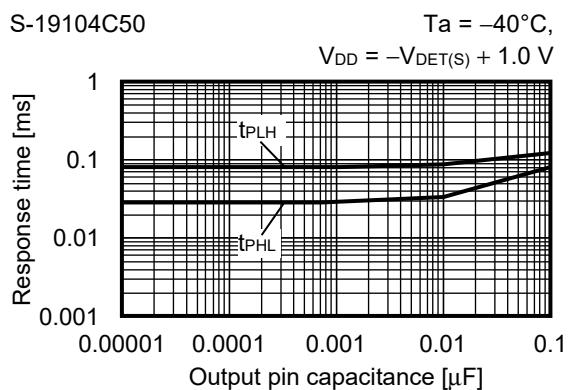
13. 最低動作電圧 (V_{OUT}) – SENSE端子入力電圧 (V_{SENSE})

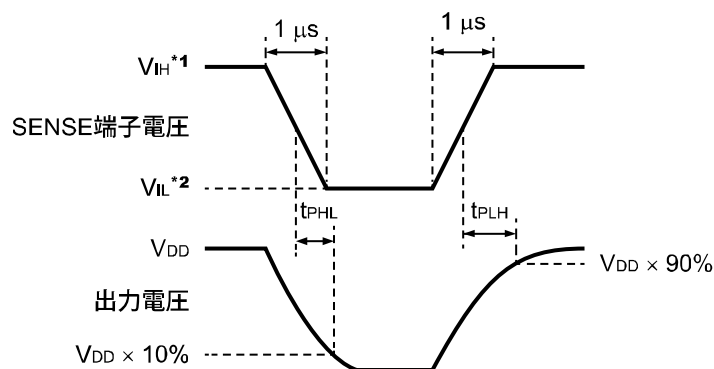


備考 V_{DS} : 出力トランジスタのドレイン-ソース間電圧

14. ダイナミック応答特性 – 出力端子容量 (C_{OUT}) (CD端子オープン)







- *1. $V_{IH} = 10\text{ V}$
- *2. $V_{IL} = 0.95\text{ V}$

図30 応答時間の測定条件

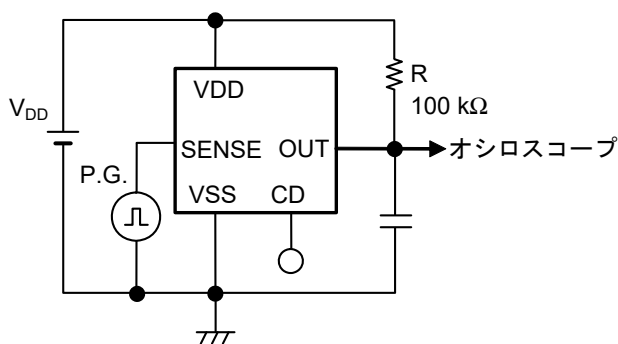


図31 応答時間の測定回路 (Nchオープンドレイン出力品)

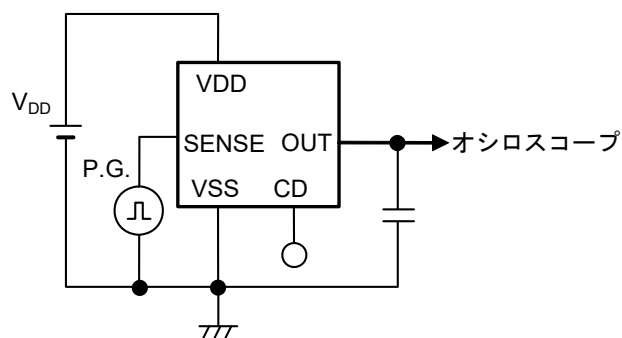
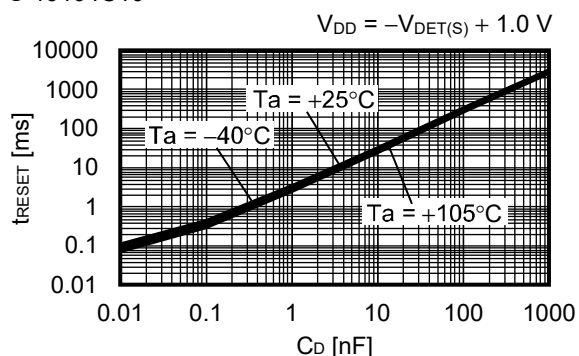


図32 応答時間の測定回路 (CMOS出力品)

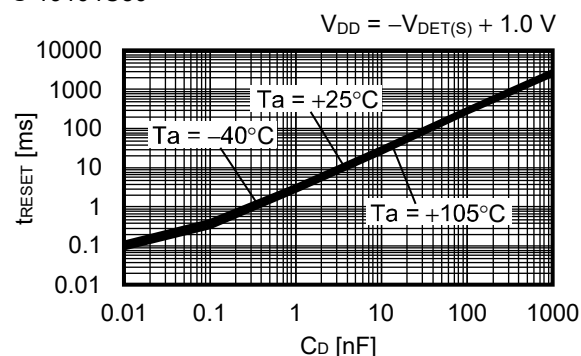
注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

15. 解除遅延時間 (t_{RESET}) – CD端子容量 (C_D) (出力端子容量なし)

S-19104C10

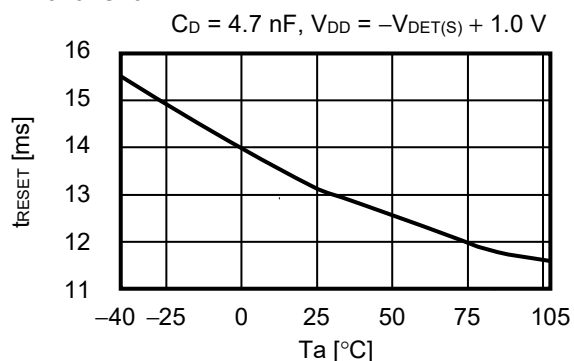


S-19104C50

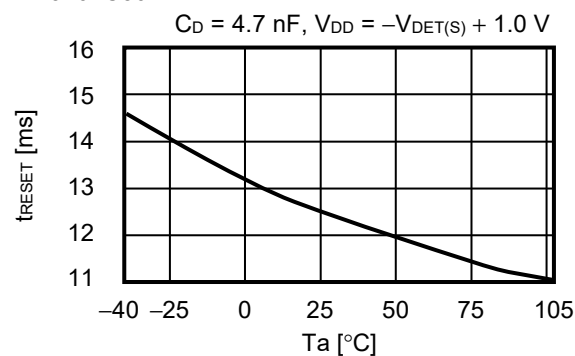


16. 解除遅延時間 (t_{RESET}) – 温度 (T_a)

S-19104C10

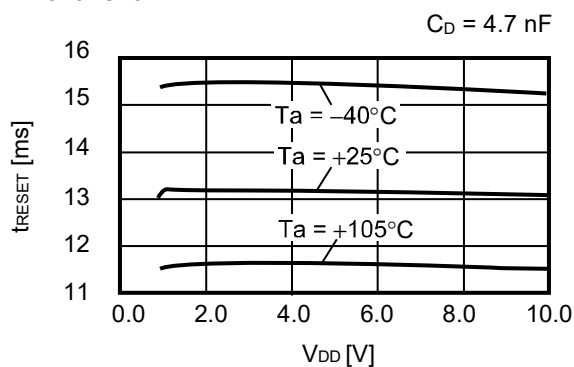


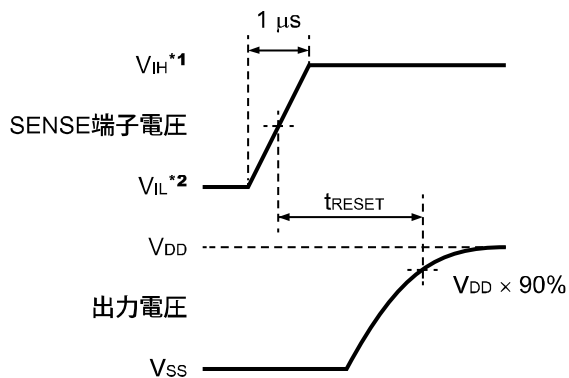
S-19104C50



17. 解除遅延時間 (t_{RESET}) – 電源電圧 (V_{DD})

S-19104C10





- *1. $V_{IH} = 10\text{ V}$
- *2. $V_{IL} = 0.95\text{ V}$

図33 解除遅延時間の測定条件

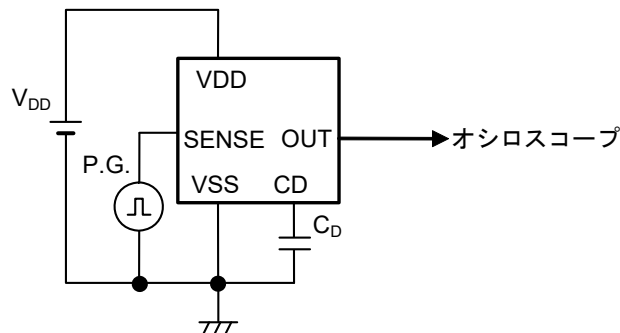
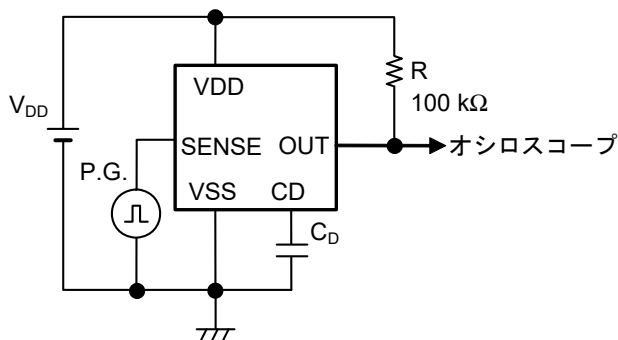


図34 解除遅延時間の測定回路 (Nchオープンドレイン出力品) 図35 解除遅延時間の測定回路 (CMOS出力品)

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 応用回路例

1. マイコン等のリセット回路

マイクロコンピュータでは、電源電圧が最低動作電圧より低い場合、規定されていないオペレーションを実行したり、メモリレジスタの内容が破壊されたりすることがあります。また、電源が正常電位に復帰したとき、マイコンを所定の初期状態に設定しないと以後異常動作をします。このような事故を防ぐため、電源の瞬断、瞬停時にはリセットをかけなければなりません。

S-19104/19106シリーズ電圧検出器は、最低動作電圧が低く、検出電圧精度が高く、ヒステリシス幅があるため、**図36**、**図37**のようにリセット回路を簡単に構成できます。

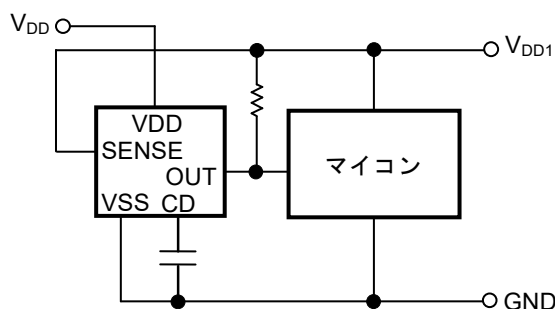


図36 リセット回路例 (Nchオープンドレイン出力品)

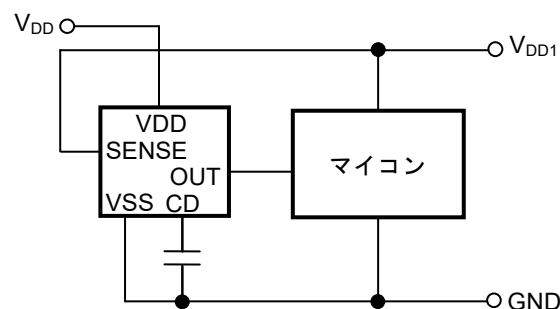


図37 リセット回路例 (CMOS出力品)

注意 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

2. 検出電圧の変更

S-19104/19106シリーズの中にご希望の検出電圧値の製品がない場合、図38～図41のように分割抵抗またはダイオードを用いて検出電圧を変更できます。

図38、図39の場合ヒステリシス幅も同時に変化します。

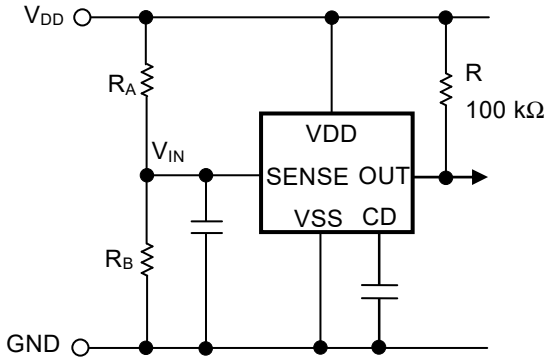


図38 分割抵抗を用いた検出電圧の変更 (Nchオープンドレイン出力品)

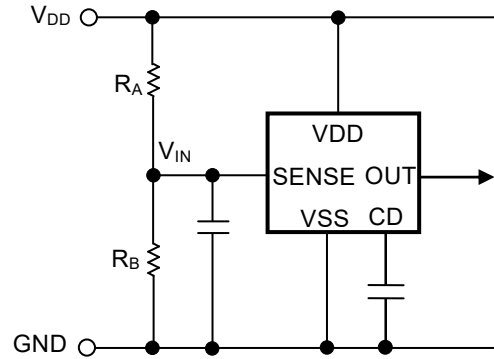


図39 分割抵抗を用いた検出電圧の変更 (CMOS出力品)

備考 検出電圧 = $\frac{R_A + R_B}{R_B} \cdot -V_{DET}$
ヒステリシス幅 = $\frac{R_A + R_B}{R_B} \cdot V_{HYS}$

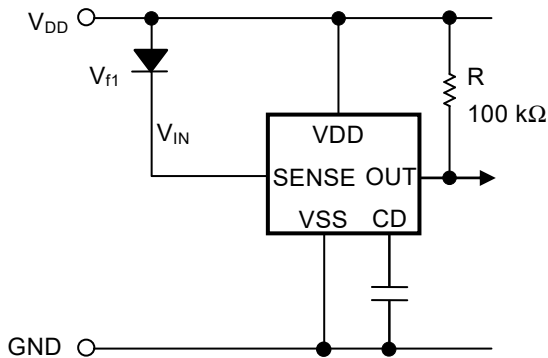


図40 ダイオードを用いた検出電圧の変更 (Nchオープンドレイン出力品)

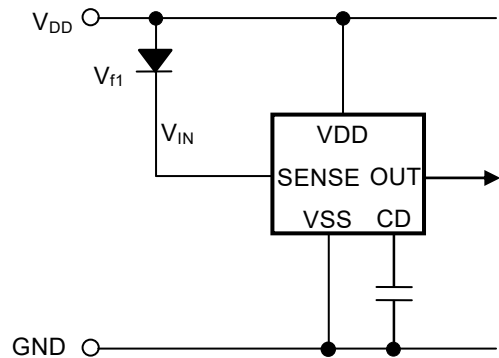


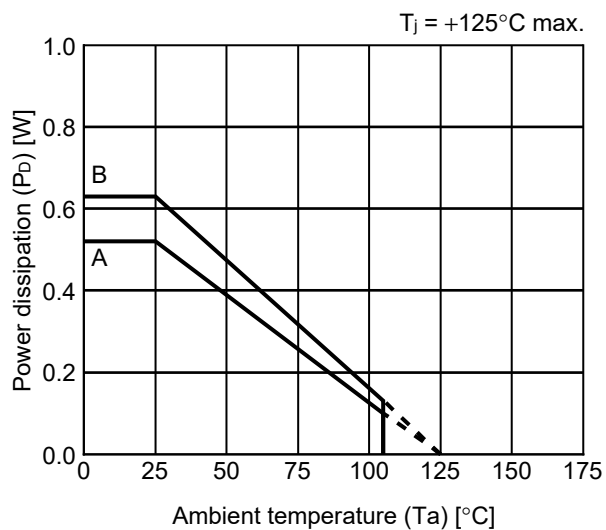
図41 ダイオードを用いた検出電圧の変更 (CMOS出力品)

備考 検出電圧 = $V_{fi} + (-V_{DET})$

- 注意 1. 上記接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。
2. "■ 動作説明"、"2.1 検出電圧外部設定時の誤差" を参照の上、定数を設定してください。

■ Power Dissipation

SOT-23-5



Board	Power Dissipation (P_D)
A	0.52 W
B	0.63 W
C	—
D	—
E	—

SOT-23-3/3S/5/6 Test Board

 IC Mount Area

(1) Board A



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

No. SOT23x-A-Board-SD-2.0



No. MP005-A-P-SD-1.3

TITLE	SOT235-A-PKG Dimensions
No.	MP005-A-P-SD-1.3
ANGLE	
UNIT	mm
ABLIC Inc.	



→ Feed direction

No. MP005-A-C-SD-2.1

TITLE	SOT235-A-Carrier Tape
No.	MP005-A-C-SD-2.1
ANGLE	
UNIT	mm
ABLIC Inc.	



Enlarged drawing in the central part



No. MP005-A-R-SD-1.1

TITLE	SOT235-A-Reel		
No.	MP005-A-R-SD-1.1		
ANGLE		QTY.	3,000
UNIT	mm		
ABLIC Inc.			

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com