

本ICは、高耐圧CMOSプロセス技術を使用して開発した昇圧 / フライバックスイッチングレギュレータコントローラです。入力動作範囲が3.0 V ~ 36 Vと広いため、車載のスタートストップシステム、緊急時のバッテリーバックアップシステムに適しています。本ICを用いて構成されるコンバータの出力電圧 (V_{OUT}) をVIN端子に印加するブートストラップ構成において、起動後は入力電圧を動作入力電圧範囲以下まで拡張することができます。

本ICは、小型のHSNT-8(2030) など高密度実装に適したパッケージを採用しており、非常に高いスイッチング周波数で動作可能なため周辺部品を小型化でき、システムの省スペース化に貢献します。

また、過大な負荷電流からICやコイルを保護する過電流保護回路、発熱による破壊を防止するサーマルシャットダウン回路が内蔵されています。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。

FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・入力電圧 : 3.0 V ~ 36.0 V
- ・起動後に低電圧で動作可能 (ブートストラップ構成)
- ・制御方式 : 電流モード
- ・FB端子電圧精度 : $\pm 1.5\%$
- ・発振周波数 : 2.2 MHz typ.、400 kHz typ.
- ・過電流保護機能 : パルスバイパルス方式
- ・サーマルシャットダウン機能 : 170°C typ. (検出温度)
- ・短絡保護機能 : Hiccup制御、Latch制御
- ・ソフトスタート機能 : 5.8 ms typ.
- ・低電圧誤動作防止機能 (UVLO) : 2.75 V typ. (検出電圧)
- ・入力、出力コンデンサ : セラミックコンデンサ対応
- ・動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・鉛フリー (Sn 100%)、ハロゲンフリー
- ・45 Vロードダンプ耐性あり
- ・AEC-Q100進行中*1

*1. 詳細は、販売窓口までお問い合わせください。

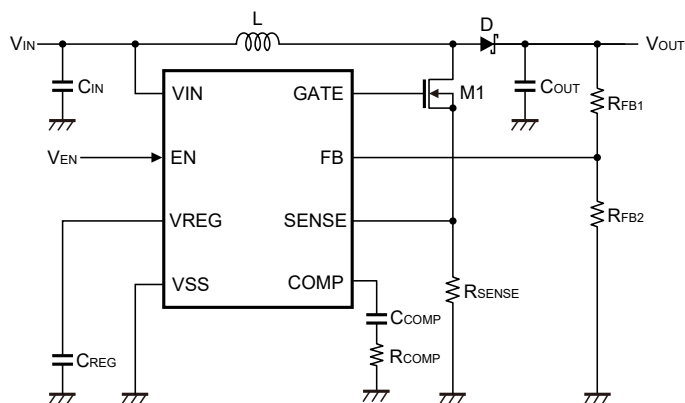
■ 用途

- ・車載および産業用の昇圧、フライバックコンバータ
- ・車載スタートストップシステム
- ・緊急時バッテリーバックアップシステム
- ・車載LEDランプ
- ・車載用 (エンジン、トランスミッション、サスペンション、ABS、EV / HEV / PHEV 関連機器等)

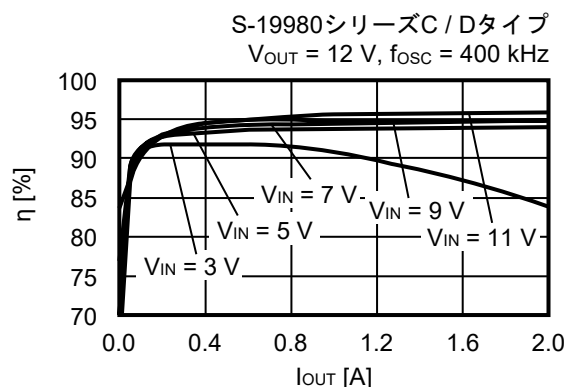
■ パッケージ

- ・HTMSOP-8
(4.0 mm × 2.9 mm × t0.8 mm max.)
- ・HSNT-8(2030)
(3.0 mm × 2.0 mm × t0.5 mm max.)

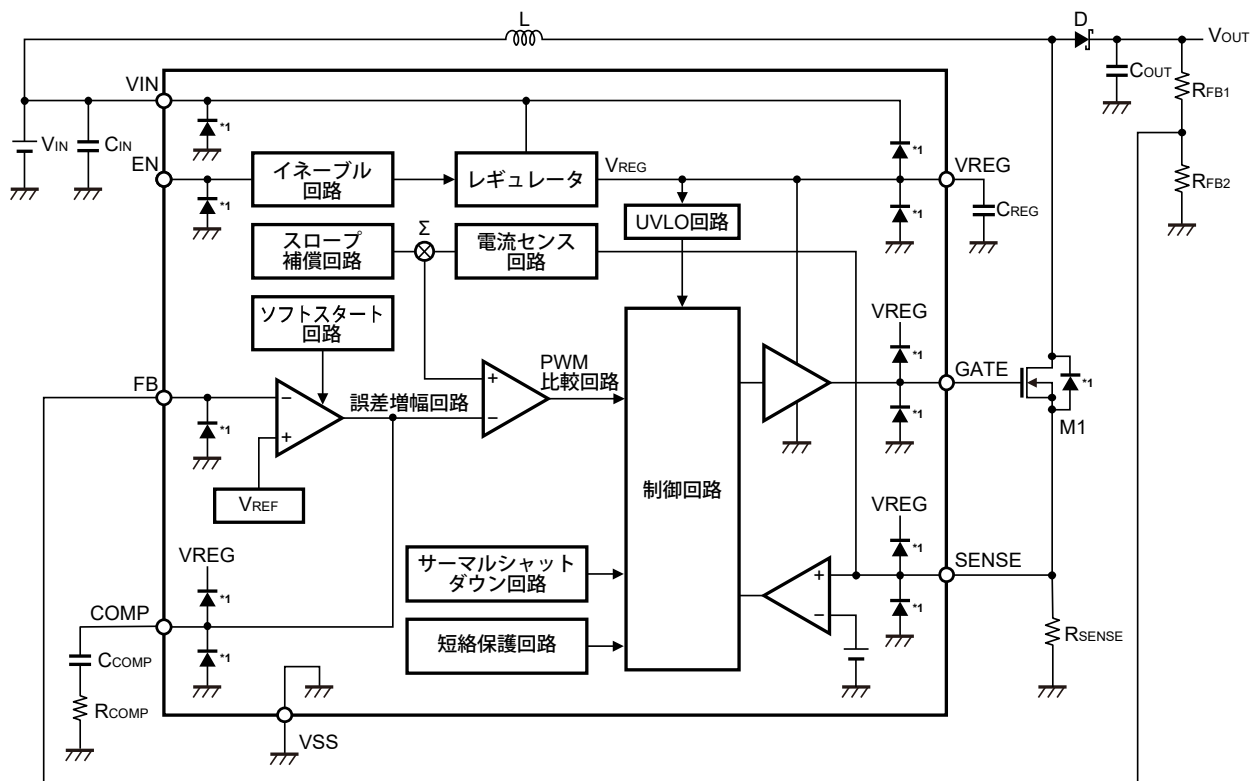
■ 基本アプリケーション回路



■ 効率



■ ブロック図



*1. 寄生ダイオード

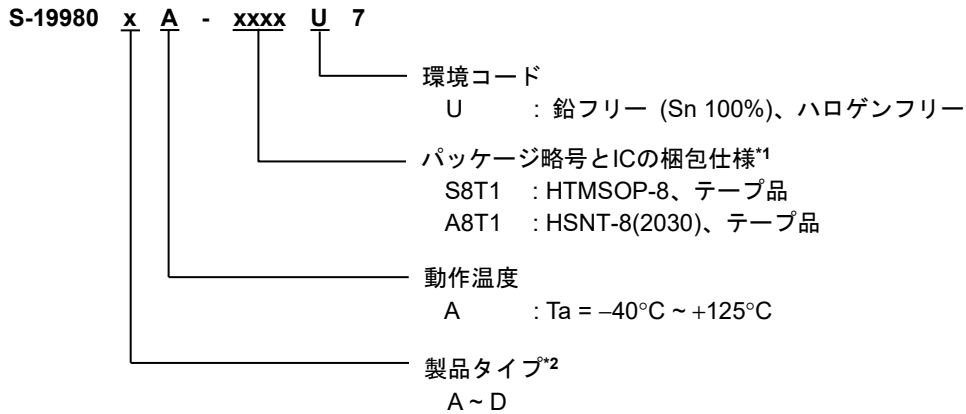
図1

■ AEC-Q100進行中

AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

1. 製品名



- *1. テープ図面を参照してください。
- *2. "2. 製品タイプ一覧" を参照してください。

2. 製品タイプ一覧

表1

製品タイプ	発振周波数	短絡保護機能
A	2.2 MHz	Hiccup制御
B	2.2 MHz	Latch制御
C	400 kHz	Hiccup制御
D	400 kHz	Latch制御

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
HTMSOP-8	FP008-A-P-SD	FP008-A-C-SD	FP008-A-R-SD	FP008-A-L-SD
HSNT-8(2030)	PP008-A-P-SD	PP008-A-C-SD	PP008-A-R-SD	PP008-A-L-SD

■ ピン配置図

1. HTMSOP-8

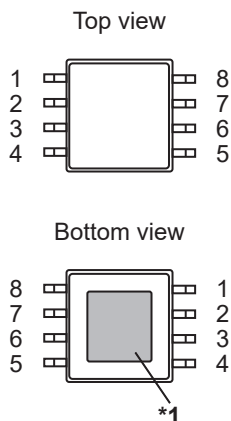


図2

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。
ただし、電極としての機能には使用しないでください。
- *2. 外部に負荷電流を供給することはできません。

表3

端子番号	端子記号	端子内容
1	EN	イネーブル端子
2	COMP	誤差増幅回路出力端子
3	FB	フィードバック端子
4	VIN	電源端子
5	VREG*2	内部電源端子
6	GATE	ゲート駆動出力端子
7	VSS	GND端子
8	SENSE	電流検出入力端子

2. HSNT-8(2030)

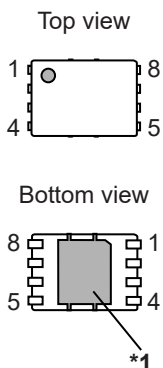


図3

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。
ただし、電極としての機能には使用しないでください。
- *2. 外部に負荷電流を供給することはできません。

表4

端子番号	端子記号	端子内容
1	EN	イネーブル端子
2	COMP	誤差増幅回路出力端子
3	FB	フィードバック端子
4	VIN	電源端子
5	VREG*2	内部電源端子
6	GATE	ゲート駆動出力端子
7	VSS	GND端子
8	SENSE	電流検出入力端子

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C, V_{SS} = 0 V)

項目	記号	絶対最大定格	単位
VIN端子電圧	V _{IN}	V _{SS} - 0.3 ~ V _{SS} + 45	V
EN端子電圧	V _{EN}	V _{SS} - 0.3 ~ V _{SS} + 45	V
FB端子電圧	V _{FB}	V _{SS} - 0.3 ~ V _{REG} + 0.3 ≤ V _{SS} + 6.0	V
VREG端子電圧	V _{REG}	V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 6.0	V
GATE端子電圧	V _{GATE}	V _{SS} - 0.3 ~ V _{REG} + 0.3 ≤ V _{SS} + 6.0	V
COMP端子電圧	V _{COMP}	V _{SS} - 0.3 ~ V _{REG} + 0.3 ≤ V _{SS} + 6.0	V
SENSE端子電圧	V _{SENSE}	V _{SS} - 0.3 ~ V _{REG} + 0.3 ≤ V _{SS} + 6.0	V
ジャンクション温度	T _J	-40 ~ +150	°C
動作周囲温度	T _{opr}	-40 ~ +125	°C
保存温度	T _{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ _{JA}	HTMSOP-8	Board A	-	159	-	°C/W
			Board B	-	113	-	°C/W
			Board C	-	39	-	°C/W
			Board D	-	40	-	°C/W
			Board E	-	30	-	°C/W
		HSNT-8(2030)	Board A	-	181	-	°C/W
			Board B	-	135	-	°C/W
			Board C	-	40	-	°C/W
			Board D	-	42	-	°C/W
			Board E	-	32	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、"■ Power Dissipation"、"Test Board" を参照してください。

■ 電気的特性

表7

(特記なき場合 : $V_{IN} = 12 V$, $T_j = -40^{\circ}C \sim +150^{\circ}C$)

項目	記号	条件	Min.	Typ.	Max.	単位
動作入力電圧	V_{IN}	-	3.0	-	36.0	V
パワーオフ時消費電流	I_{SSS}	$V_{EN} = 0 V$	-	0.1	5.0	μA
静止時消費電流	I_{SS}	$V_{FB} = 0.82 V$	-	60	120	μA
UVLO検出電圧	V_{UVLO-}	VREG端子電圧	2.55	2.75	2.95	V
UVLO解除電圧	V_{UVLO+}	VREG端子電圧	2.65	2.85	3.05	V
FB端子電圧	V_{FB}	-	0.788	0.800	0.812	V
FB端子電流	I_{FB}	$V_{FB} = 1.0 V$	-0.06	-	0.06	μA
誤差増幅回路 トランスコンダクタンス	gm	-	-	220	-	μS
発振周波数	f_{OSC}	A / Bタイプ	1.98	2.2	2.42	MHz
		C / Dタイプ	360	400	440	kHz
最小オン時間	t_{ON_MIN}	-	-	45	-	ns
最大Duty比	MaxDuty	A / Bタイプ	82	88	94	%
		C / Dタイプ	91	95	99	%
ソフトスタートウェイト 時間	t_{SSW}	V_{OUT} が上昇を開始するまでの時間, $C_{REG} = 1 \mu F$	0.15	0.37	0.70	ms
ソフトスタート時間	t_{SS}	V_{FB} 上昇開始から90%に到達するまでの時間	3.0	5.8	8.5	ms
GATE端子オン抵抗	R_{ONH}	"H" 出力時、 $I_{GATE} = 50 mA$	-	1.5	3.0	Ω
	R_{ONL}	"L" 出力時、 $I_{GATE} = -50 mA$	-	1.0	2.0	Ω
過電流保護検出電圧	V_{LIM}	-	0.128	0.14	0.152	V
VREG端子出力電圧	V_{REG}	-	-	5.0	-	V
サーマルシャットダウン 検出温度	T_{SD}	ジャンクション温度	-	170	-	$^{\circ}C$
サーマルシャットダウン 解除温度	T_{SR}	ジャンクション温度	-	150	-	$^{\circ}C$
高レベル入力電圧	V_{SH}	EN端子	2.0	-	-	V
低レベル入力電圧	V_{SL}	EN端子	-	-	0.8	V
高レベル入力電流	I_{SH}	EN端子, $V_{EN} = 2.0 V$	-	-	1	μA
低レベル入力電流	I_{SL}	EN端子, $V_{EN} = 0 V$	-0.5	-	0.5	μA

■ 動作説明

1. 動作概要

本ICは、電流モード制御を採用しています。SENSE抵抗に流れる電流にスロープ補償を加算した電流帰還信号と誤差増幅回路の出力信号を比較することによって、GATE端子のDuty比が決まります。誤差増幅回路の出力信号は、構成された負帰還ループによって、V_{REF}とFB端子電圧 (V_{FB}) が等しくなる値に維持されます。

2. インダクタ電流の動作モード

整流素子としてダイオードを使用するコンバータは、負荷電流 (I_{OUT}) に応じてインダクタ電流 (I_L) が不連続モード (DCM: Discontinuous Current Mode) と連続モード (CCM: Continuous Current Mode) の間を移行します。スイッチング周期でインダクタ電流がちょうどゼロとなる時のI_{OUT}が不連続モードと連続モードの境界モードとなります。この時のI_{OUT}を下式に示します。詳細については、**図4** ~ **図6**を参照してください。

$$I_{OUT} = \frac{V_{IN}^2}{2 \times L \times V_{OUT}} \left(1 - \frac{V_{IN}}{V_{OUT}}\right) T$$

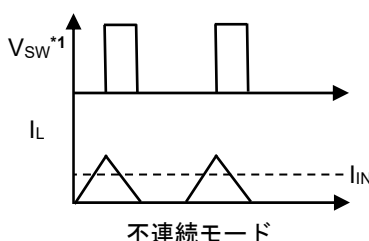


図4

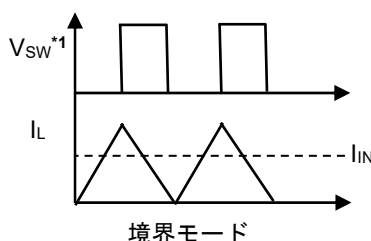


図5

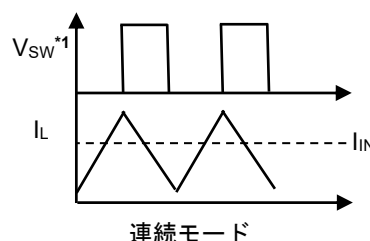


図6

- *1. V_{SW}とは昇圧スイッチングレギュレータ回路とFETとダイオードが接続されるポイント (スイッチングノード) の電圧で、矩形波となります。

不連続モードで動作している場合のデューティサイクル (D_{dcm}) を、下式に示します。D_{dcm}は負荷の変化に応じて大幅に変化します。

$$D_{dcm} = \frac{\sqrt{2 \times L \times I_{OUT} \times (V_{OUT} + V_F - V_{IN}) \times f_{osc}}}{V_{IN}}$$

一方連続モードでのデューティサイクル (D_{ccm}) を下式に示します。D_{ccm}は入力電圧と出力電圧によって決まります。

$$D_{ccm} = 1 - \frac{V_{IN}}{V_{OUT} + V_F}$$

備考	L	: インダクタンス [H]
	I _{OUT}	: 負荷電流 [A]
	V _{IN}	: 入力電圧 [V]
	V _{OUT}	: 出力電圧 [V]
	V _F	: ダイオードの順方向電圧 [V]
	f _{OSC}	: 発振周波数 [Hz]

3. 最小オン時間

「**■ ブロック図**」、**図1**の外付けFET M1がオンする際、本ICは高速にスイッチするため、インダクタ電流検出抵抗 (R_{SENSE}) に高周波のスパイクノイズが発生します。通常SENSE端子にはインダクタ電流値に比例するスロープ電圧が入力され、所望の電圧値でIC内部のラッチ回路をリセットします。スパイクノイズが存在する場合にはこのノイズのタイミングでラッチが誤ってリセットしてしまいます。このような誤動作を防ぐためにM1がオンしてもリセットがかからないようブランク時間を設定してあります。このブランク時間を最小オン時間 (t_{ON_MIN}) とします。

4. PWM / PFM切り換え制御

本ICは、負荷電流によってPWM制御（パルス幅変調制御）とPFM制御（パルス周波数変調制御）を自動的に切り換えます。軽負荷時はPFM制御が選択され、負荷電流に応じてパルスがスキップされます。パルススキップは下式の条件が満たされる場合に起こります。

$$D_{dcm} < t_{ON_MIN} \times f_{osc}$$

パルススキップにより自己消費電流が抑えられるため、軽負荷時の効率を向上させることができます。

5. 低電圧誤動作防止機能 (UVLO)

本ICは、電源投入時の過渡状態や電源電圧の瞬時低下によるICの誤動作を防止するために、UVLO回路を内蔵しています。UVLO状態が検出されるとGATE端子はプルダウンされます。これにより、スイッチング動作は停止します。また、ソフトスタート機能は、一度UVLO状態が検出されるとリセットされ、UVLO状態が解除されると再開します。ただし、その他の内部回路は通常に動作をしておリディスエーブル状態とは異なりますので、ご注意ください。また、入力電圧にノイズ等が発生することによる誤動作を防止するために、ヒステリシス幅があります。

6. 出力電圧設定

出力電圧 (V_{OUT}) はFB端子に電圧設定抵抗R_{FB1}、R_{FB2}を接続して下式のように設定します。

$$V_{OUT} = V_{FB} \times \frac{R_{FB1} + R_{FB2}}{R_{FB2}}$$

7. EN端子

スイッチング動作の停止または起動を行います。EN端子を "L" にすると、内部回路はすべての動作を停止し、消費電流を抑えます。EN端子を使用しない場合には、VIN端子に接続してください。EN端子は内部でプルアップもプルダウンもされていないため、フローティング状態では使用しないでください。EN端子は図7の構造になっており、内部にクランプ回路が接続されています。

表8

EN端子	内部回路	GATE
"H"	イネーブル (通常動作)	スイッチング動作
"L"	ディスエーブル (スタンバイ)	V _{SS} にプルダウン

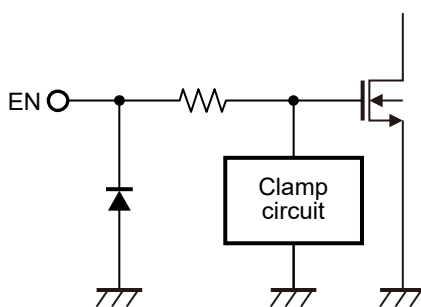


図7

8. サーマルシャットダウン機能

本ICは、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。ジャンクション温度が170°C typ.に上昇すると、サーマルシャットダウン回路が検出状態となり、スイッチング動作は停止されます。ジャンクション温度が150°C typ.に低下すると、サーマルシャットダウン回路が解除状態となり、スイッチング動作は再開されます。自己発熱によりサーマルシャットダウン回路が検出状態になると、スイッチング動作は停止され、出力電圧 (V_{OUT}) が低下します。このことにより、自己発熱が制限されICの温度が低下します。ICの温度が低下すると、サーマルシャットダウン回路が解除状態となり、スイッチング動作は再開され、再び自己発熱が発生します。この繰り返し動作が行われることにより、V_{OUT}の波形がパルス状になります。この現象が継続すると、製品の劣化などの物理的な損傷が起る可能性がありますので、注意してください。EN端子を "L" にするか、出力電流 (I_{OUT}) を下げて内部消費電力を少なくするか、あるいは周囲温度を下げることにより、スイッチング動作の停止、再開動作を止めることができます。

表9

サーマルシャットダウン回路	GATE
解除 : 150°C typ.*1	スイッチング動作
検出 : 170°C typ.*1	V _{SS} にプルダウン

*1. ジャンクション温度

9. 過電流保護機能

過電流保護回路は、過負荷やインダクタの磁気飽和などによるICの熱破壊を防止する目的で、外付けFETの電流を監視し過電流保護を行います。

外付けFETに過電流が流れ、SENSE端子 - GNDの電位差が過電流保護検出電圧 (V_{LIM}) (0.14 V typ.) 以上になると、外付けFETがオフされます。次のスイッチングサイクルが開始すると外付けFETがオンされます。SENSE端子 - GNDの電位差が継続してV_{LIM}以上である場合、再び外付けFETがオフされ、この一連の動作が繰り返されます。

一方、外付けFETに流れる電流が減少し、SENSE端子 - GNDの電位差がV_{LIM}以下になると、本ICは通常動作へ復帰します。

インダクタ電流の傾きが大きい場合、過電流保護回路の遅延時間によってSENSE端子 - GNDの電位差が見かけ上、上昇する場合があります。これは低インダクタンスのインダクタを使用した場合、またはV_{IN}が大きい場合に発生する傾向があります。

10. 周波数フォールドバック機能

周波数フォールドバック機能は、FB端子電圧 (V_{FB}) が0.7 V typ.以下の場合、V_{FB}と発振周波数 (f_{OSC}) に比例関係を持たせる機能です。

本ICの周波数フォールドバック機能は、起動時、無効に設定されています。

11. 短絡保護機能

11.1 Hiccup制御

本ICのA/Cタイプは、Hiccup制御の短絡保護機能を内蔵しています。

Hiccup制御とは、ICが過電流を検出してスイッチング動作が停止した場合、定期的に自動復帰を試みる方式です。

11.1.1 過負荷状態が解除される場合

<1> 過電流検出

<2> FB端子電圧 (V_{FB}) < 0.7 V typ. 検出後、周波数フォールドバック機能が有効

<3> V_{FB} < 0.5 V typ. 検出

<4> 0.3 ms経過

<5> スイッチング動作停止 (21 ms typ.間) (短絡保護検出状態)

<6> 過負荷状態解除

<7> IC再起動、ソフトスタート機能が開始

この場合、再起動のためのリセット信号を外部から入力する必要はありません

<8> 5.8 ms typ. 経過後、 V_{FB} が0.72 V typ.に到達

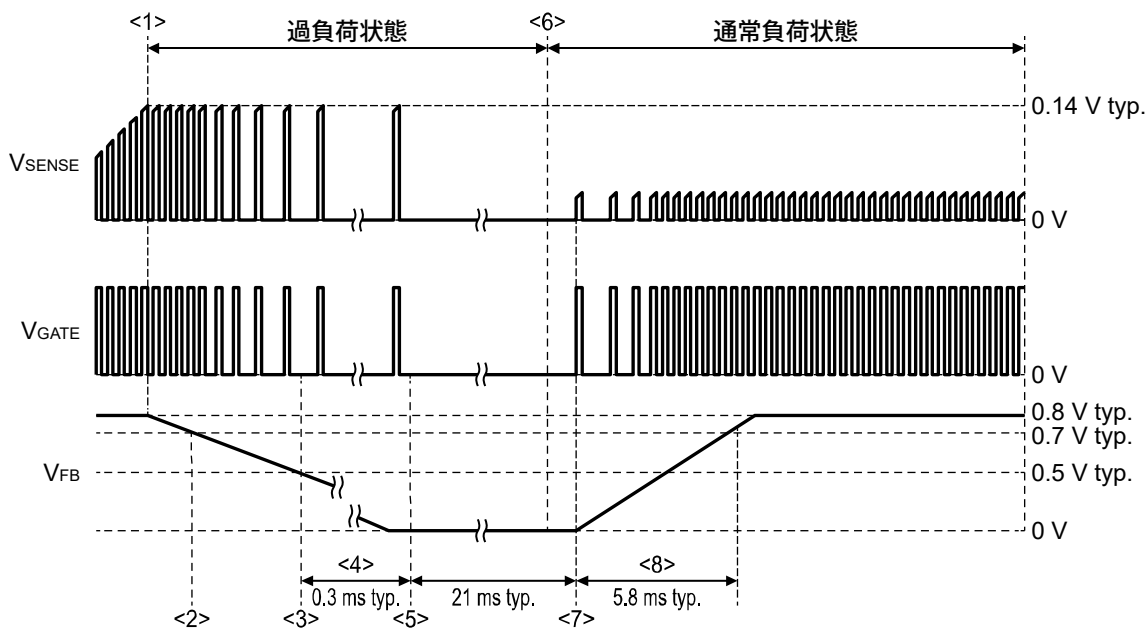


図8

11.1.2 過負荷状態が継続する場合

- <1> 過電流検出
- <2> $V_{FB} < 0.7 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効
- <3> $V_{FB} < 0.5 \text{ V typ.}$ 検出
- <4> 0.3 ms経過
- <5> スイッチング動作停止 (21 ms typ.間) (短絡保護検出状態)
- <6> IC再起動、ソフトスタート機能が開始
- <7> 8.6 ms typ.経過後、過負荷状態が継続している場合<3>に戻る

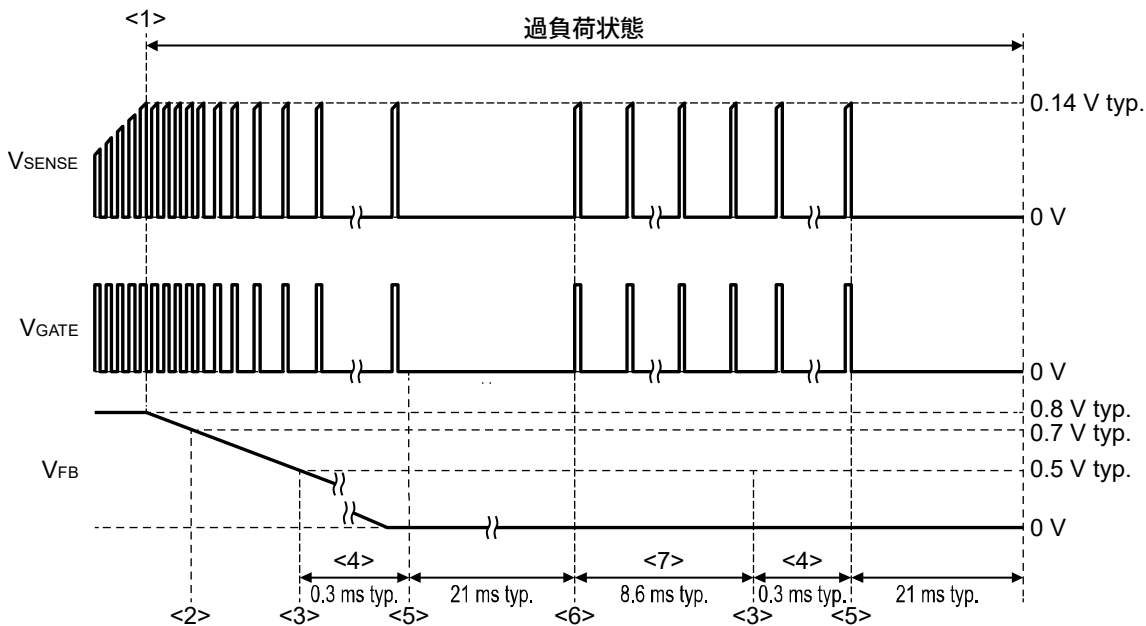


図9

11.2 Latch制御

本ICのB/Dタイプは、Latch制御の短絡保護機能を内蔵しています。

Latch制御とは、ICが過電流を検出してスイッチング動作が停止した場合、Latch状態（スイッチング停止状態）を保持する方式です。

- <1> 過電流検出
- <2> $V_{FB} < 0.7 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効
- <3> $V_{FB} < 0.5 \text{ V typ.}$ 検出
- <4> 0.3 ms経過
- <5> スイッチング動作停止（短絡保護検出状態）

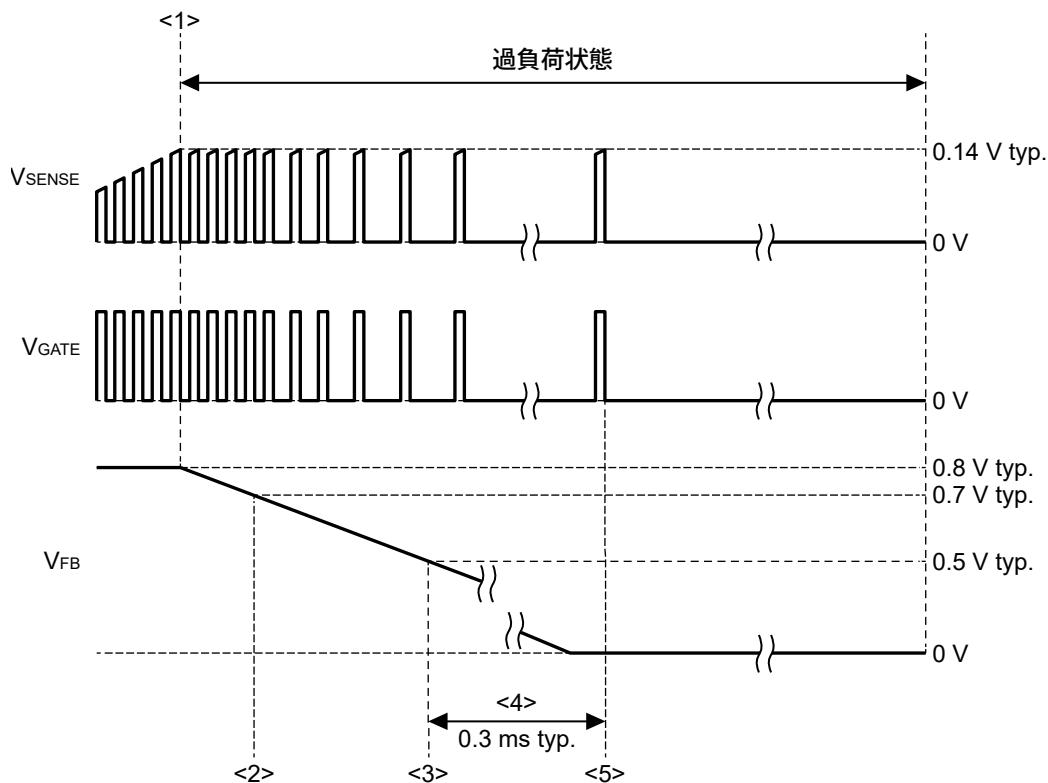


図10

また、以下の条件でLatch状態はリセットされます。

- ・ UVLO検出時
- ・ EN端子が "H" から "L" に変化するとき

12. プリバイアス対応ソフトスタート機能

本ICは、プリバイアス対応ソフトスタート回路を内蔵しています。

プリバイアス対応ソフトスタート回路を電源の再起動などにより出力電圧 (V_{OUT}) に電荷が残っている状態、もしくは V_{OUT} があらかじめバイアスされている状態 (プリバイアス状態) で起動したとき、ソフトスタート電圧がFB端子電圧 (V_{FB}) を越えるまでスイッチング動作は停止し、 V_{OUT} は保持されます。ソフトスタート電圧が V_{FB} を越えるとスイッチング動作が再開し、 V_{OUT} は出力電圧設定値へ上昇します。そのため、プリバイアスされた V_{OUT} は低下することなく出力電圧設定値に到達します。

本ICでは、ソフトスタート回路により V_{OUT} が徐々に出力電圧設定値へ到達します。以下の場合、ラッシュカレントおよび V_{OUT} のオーバーシュートが抑制されます。

- ・ EN端子が "L" から "H" に変化するとき
- ・ UVLO動作解除時^{*1}
- ・ サーマルシャットダウン動作解除時^{*1}
- ・ 短絡保護検出状態からの復帰時^{*1}

^{*1}. この場合、ソフトスタートウェイト時間は省略されます。

EN端子に "H" を入力し、ソフトスタートウェイト時間 (t_{SSW}) = 0.37 ms typ. 経過後、ソフトスタート回路が動作を開始します。ソフトスタート時間 (t_{SS}) は5.8 ms typ. に設定されています。

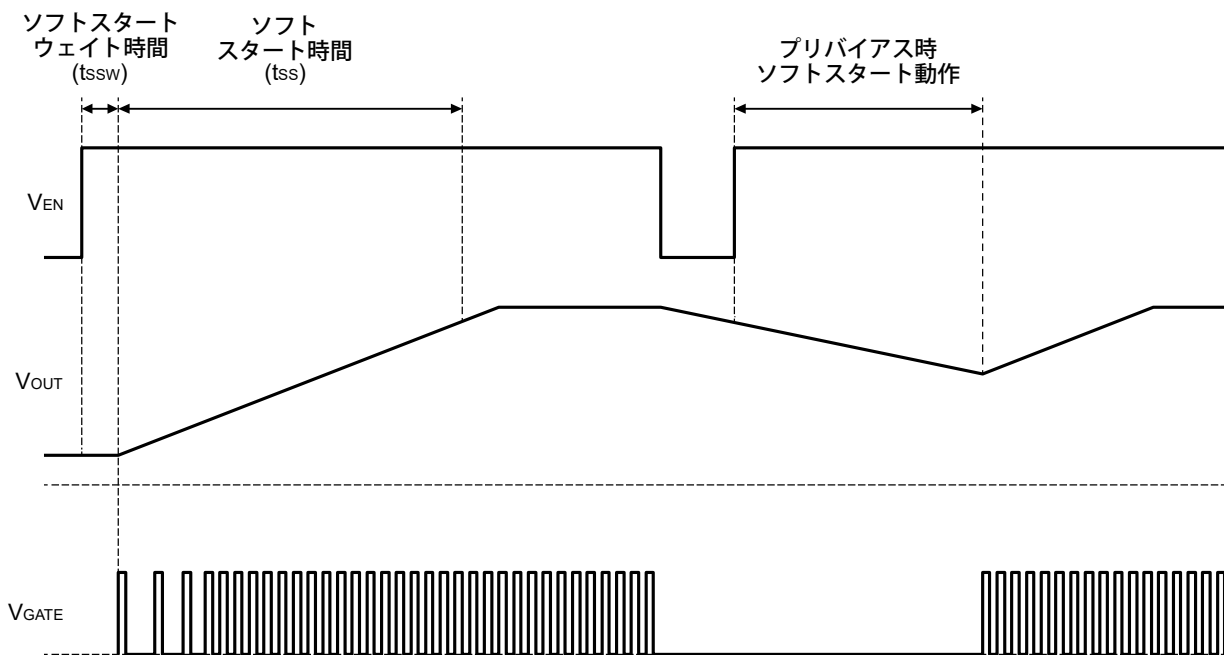


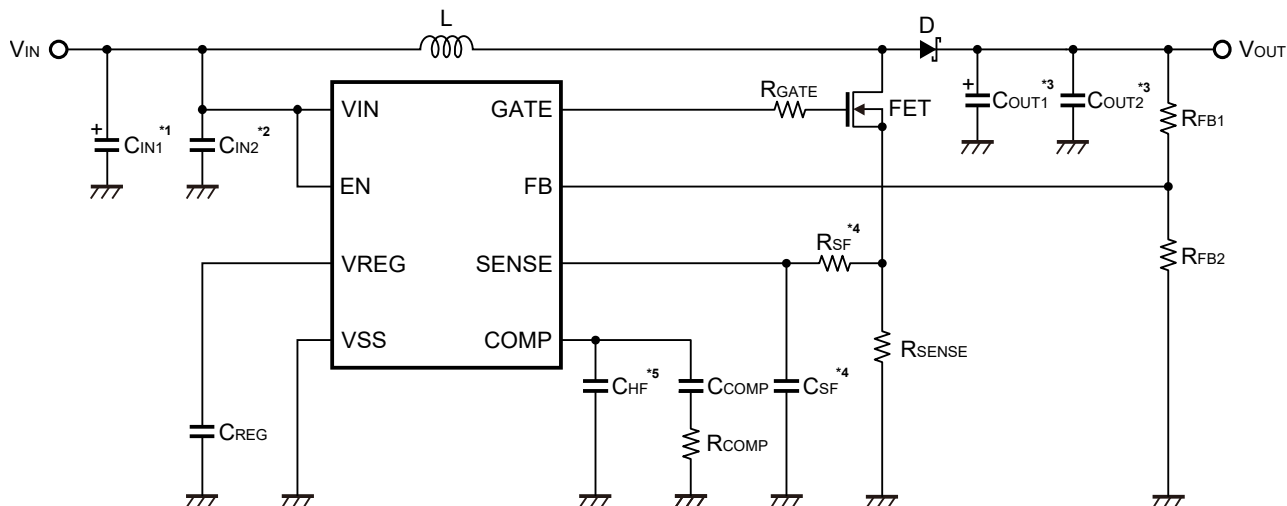
図11

13. 内部電源 (V_{REG})

IC内部の一部の回路は、 V_{REG} 端子電圧 (V_{REG}) を電源として動作しています。この内部電源を安定化させるために V_{REG} 端子と V_{SS} 端子の間に1 μ Fのセラミックコンデンサを接続する必要があります。低インピーダンスを実現するため、このコンデンサはできるだけICの近くに配置することを推奨します。また、 V_{REG} 端子には、 C_{REG} 以外の外付け部品、または負荷を接続しないでください。

■ 標準回路

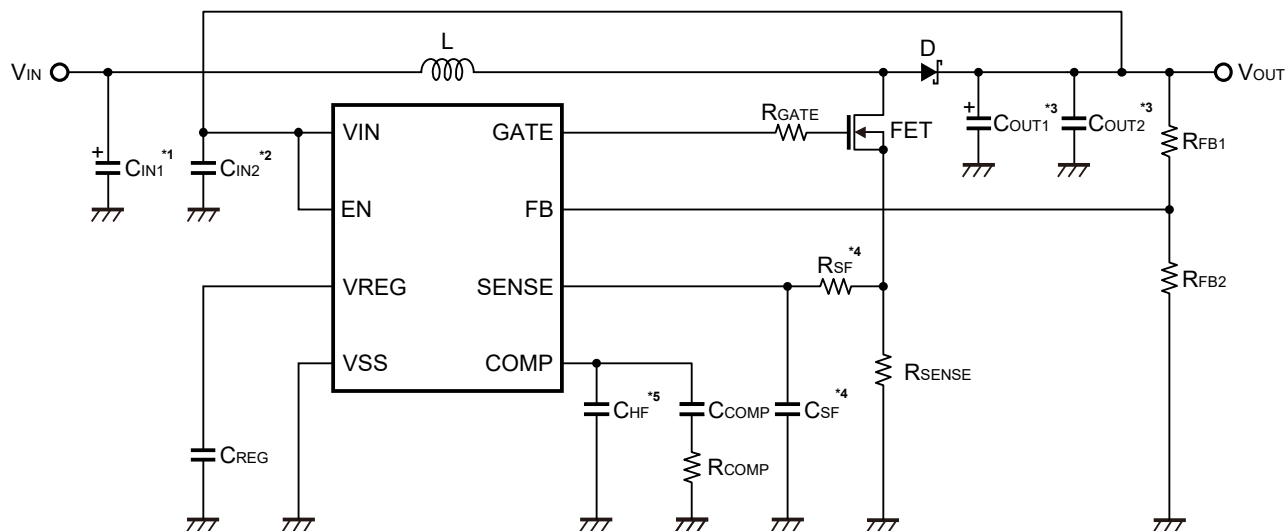
1. 昇圧コントローラ構成



- *1. C_{IN1} は入力安定用のコンデンサです。動作が不安定な場合には並列にコンデンサを追加してください。
- *2. C_{IN2} はICを安定動作させるためのバイパスコンデンサです。VIN端子の直近に接続してください。
- *3. C_{OUT1} , C_{OUT2} は出力安定用のコンデンサです。動作が不安定な場合には並列にコンデンサを追加してください。
- *4. R_{SF} , C_{SF} はFETのスイッチングノイズをSENSE端子に伝搬させないためのRCフィルタです。
- *5. C_{HF} はスイッチングノイズによる誤動作を防止するための高周波ノイズ遮断コンデンサです。

図12

2. ブートストラップ構成



- *1. C_{IN1} は入力安定用のコンデンサです。動作が不安定な場合には並列にコンデンサを追加してください。
- *2. C_{IN2} はICを安定動作させるためのバイパスコンデンサです。VIN端子の直近に接続してください。
- *3. C_{OUT1} , C_{OUT2} は出力安定用のコンデンサです。動作が不安定な場合には並列にコンデンサを追加してください。
- *4. R_{SF} , C_{SF} はFETのスイッチングノイズをSENSE端子に伝搬させないためのRCフィルタです。
- *5. C_{HF} はスイッチングノイズによる誤動作を防止するための高周波ノイズ遮断コンデンサです。

図13

■ 外付け部品の選定

弊社評価による標準回路を図12に、動作条件を表10に、外付け部品定数を表11に示します。

入力電圧 (V_{IN}) がVREG端子出力電圧 (V_{REG}) より低くなる場合は、ブートストラップ構成 (図13) にすることを推奨します。これにより V_{REG} が5 Vに維持され、FETのON抵抗を小さくすることができます。また、周波数が2.2 MHzの場合にはFETの損失が大きくなり、FETが破壊する可能性があります。標準回路動作時にFETの表面温度を測定し、最大接合温度定格にマージンがあることを確認してください。

表10 設計例

設計パラメータ	値
入力電圧 (V_{IN})	6 V
出力電圧 (V_{OUT})	12 V
負荷電流 (I_{LOAD})	2 A
発振周波数 (f_{OSC})	2.2 MHz

表11 外付け部品定数

記号	値	数量	型番	メーカー
L	0.47 μ H	1	SPM5030VT-R47M-D	TDK株式会社
FET	-	1	IPC50N04S5L-5R5	Infineon Technologies
D	-	1	VSSAF56	Vishay Intertechnology, Inc.
C _{IN1}	33 μ F	2	GYC1H330MCQ1GS	ニチコン株式会社
C _{IN2}	0.1 μ F	1	CGA4J2X8R1H104K	TDK株式会社
C _{OUT1}	100 μ F	3	GYC1H101MCQ1GS	ニチコン株式会社
C _{OUT2}	10 μ F	1	CGA5L1X7R1H106K160AC	TDK株式会社
R _{GATE}	10 Ω	1	MCR3 series (1608)	ローム株式会社
R _{SENSE}	4 m Ω	1	TLR2BPDTD4L00F75	KOA株式会社
R _{SF}	22 Ω	1	MCR3 series (1608)	ローム株式会社
C _{SF}	10 nF	1	CGA3E2X8R1H103K	TDK株式会社
C _{REG}	1 μ F	1	CGA5L3X8R1H105K	TDK株式会社
R _{COMP}	12 k Ω	1	MCR3 series (1608)	ローム株式会社
C _{COMP}	4.7 nF	1	CGA3E2X8R1H472K	TDK株式会社
C _{HF}	220 pF	1	CGA3E2NP01H221J	TDK株式会社
R _{FB1}	200 k Ω + 24 k Ω	1	MCR3 series (1608)	ローム株式会社
R _{FB2}	16 k Ω	1	MCR3 series (1608)	ローム株式会社

注意 接続図および定数は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 基板レイアウトのガイドライン

本ICの基板レイアウトの際には、以下にご注意ください。

- ・ C_{IN} (C10) はできるだけVIN端子とVSS端子の近くに配置してください。 C_{IN} の配置を最優先にしてください。
- ・ C_{REG} (C11) はできるだけVREG端子とVSS端子の近くに配置してください。
- ・ FB端子の配線はできるだけ短くし、ノイズ源に近づけないでください。
- ・ C_{OUT} (C13 ~ C19) → D → FET → R_{SENSE} → C_{OUT} (C13 ~ C19) で構成されるスイッチングループをできるだけ小さくします。誘導性高周波ノイズの低減に効果があります。
- ・ 高周波放射ノイズを低減するためスイッチングノード (SW1) の配線面積 ("図14 参考基板パターン" の破線で示した領域) をできるだけ小さくしてください。
- ・ R_{SENSE} はFETのソースに近づけて配置してください。

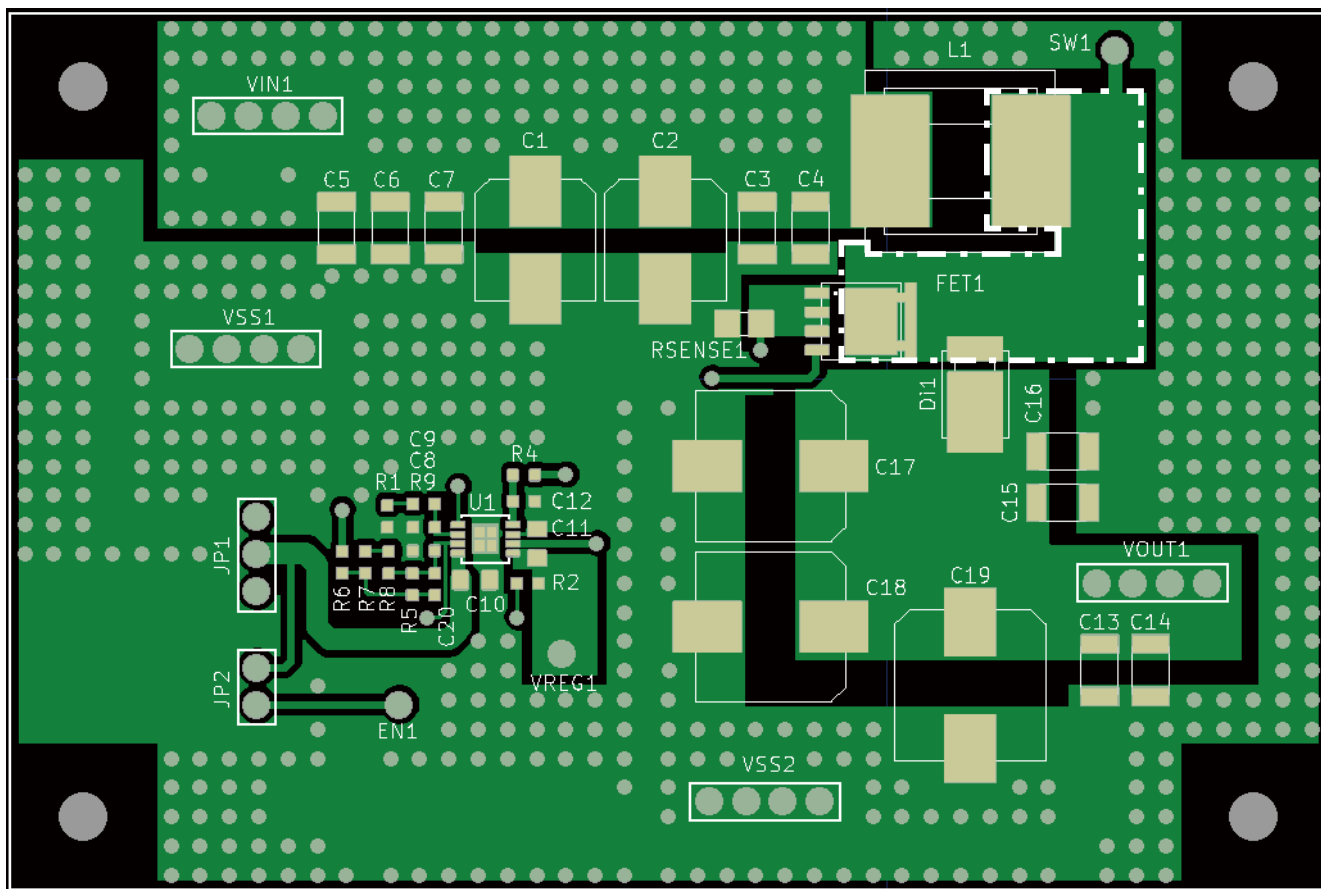


図14 参考基板パターン

注意 上記パターン図面は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、パターンを決定してください。

■ 関連資料

本ICの外付け部品選定、基板レイアウトの詳細については、下記のアプリケーションノートを参照してください。

S-19980/19990シリーズの外付け部品の選定 アプリケーションノート

本ICを用いたフライバックコンバータ回路については、下記のアプリケーションノートを参照してください。

S-19980/19990シリーズ フライバックコンバータ回路 アプリケーションノート

■ 注意事項

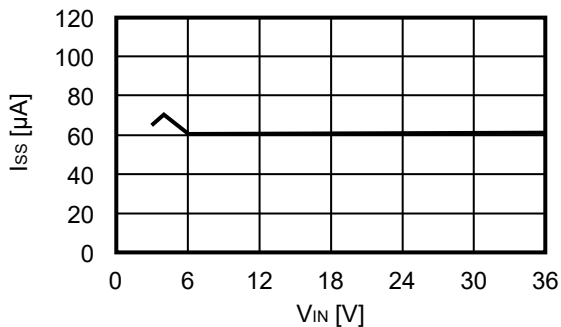
- ・ 外付けのコンデンサ、インダクタ等ではできるだけICの近くに実装し、一点アースとなるようにしてください。
- ・ スイッチングレギュレータを含むICでは、特有のリプル電圧、スパイクノイズが生じます。また電源投入時にラッシュカレントが流れます。これらは使用するインダクタおよびコンデンサ、電源のインピーダンスにより大きく影響されますので、設計する場合は実機で十分評価をしてください。
- ・ ICのVIN端子 – VSS端子間に接続された0.1 μ Fの容量 (図12、図13のC_{IN2}) はバイパスコンデンサです。IC内部の電源を安定化させ、安定したスイッチング動作を促します。バイパスコンデンサはICの近傍に最優先で配置してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 本ICの許容損失は実装する基板のサイズ、材質などによって大きく変動します。設計する場合は実機で十分評価をしてください。
- ・ 弊社ICを使用して製品を作る場合、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

■ 諸特性データ (Typicalデータ)

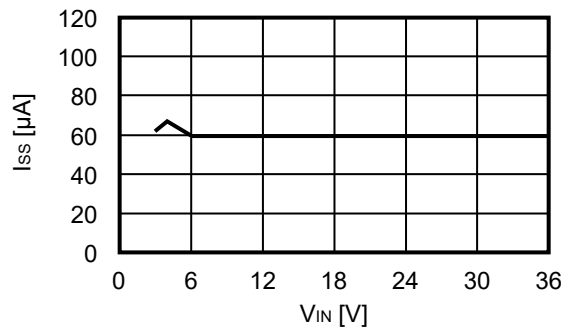
1. 主要項目電源依存特性例 (Ta = +25°C)

1.1 静止時消費電流 (I_{SS}) – 入力電圧 (V_{IN})

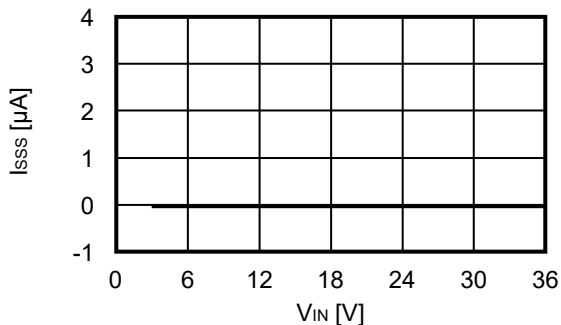
1.1.1 S-19980シリーズA/Bタイプ



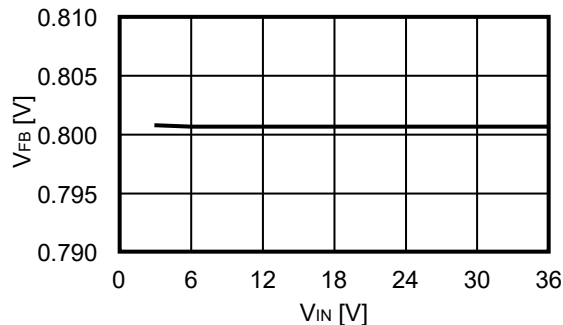
1.1.2 S-19980シリーズC/Dタイプ



1.2 パワーオフ時消費電流 (I_{SSS}) – 入力電圧 (V_{IN})

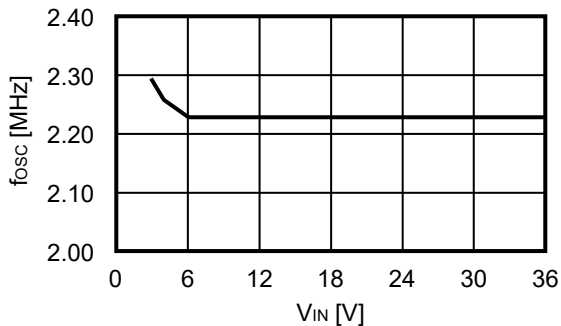


1.3 FB端子電圧 (V_{FB}) – 入力電圧 (V_{IN})

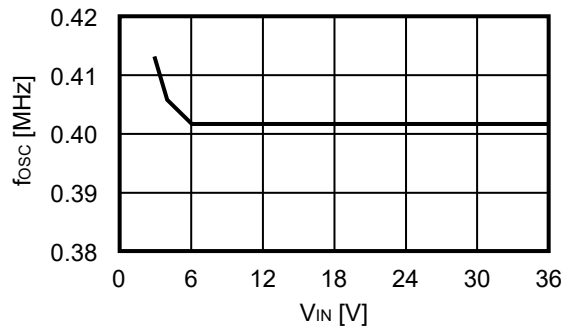


1.4 発振周波数 (f_{osc}) – 入力電圧 (V_{IN})

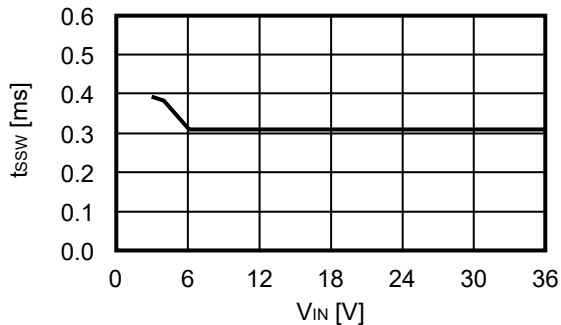
1.4.1 S-19980シリーズA/Bタイプ



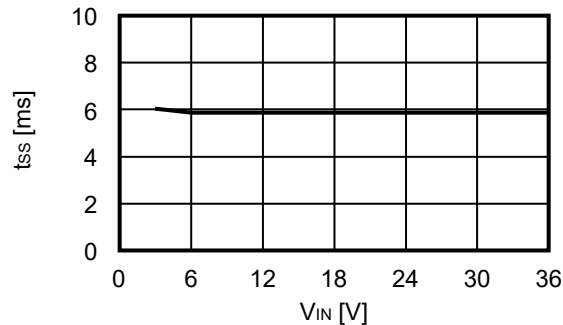
1.4.2 S-19980シリーズC/Dタイプ



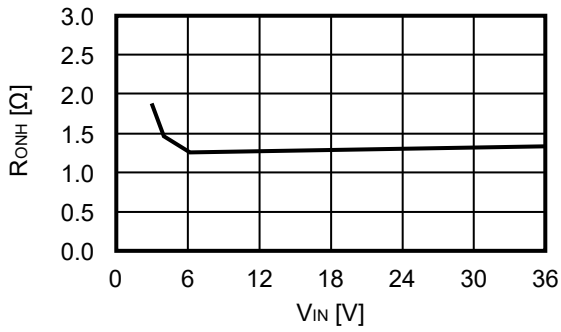
1.5 ソフトスタートウェイト時間 (t_{SSW}) – 入力電圧 (V_{IN})



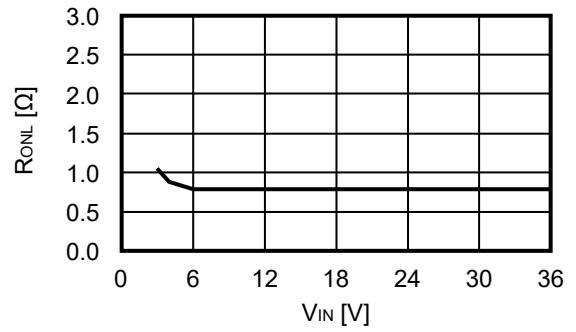
1.6 ソフトスタート時間 (t_{SS}) – 入力電圧 (V_{IN})



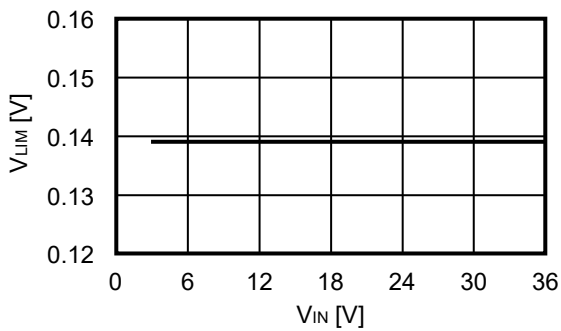
1.7 GATE端子オン抵抗 (R_{ONH}) – 入力電圧 (V_{IN})



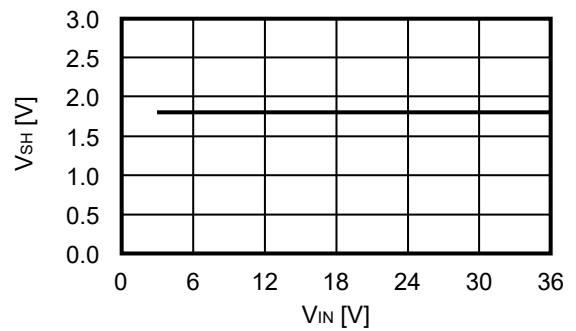
1.8 GATE端子オン抵抗 (R_{ONL}) – 入力電圧 (V_{IN})



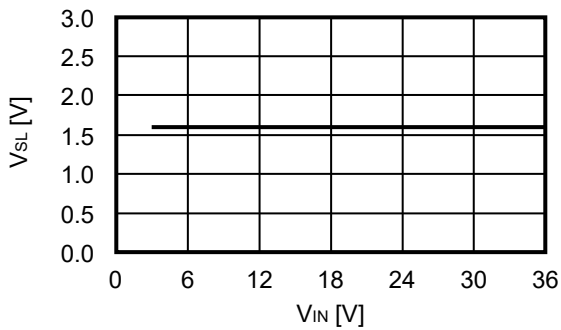
1.9 過電流保護検出電圧 (V_{LIM}) – 入力電圧 (V_{IN})



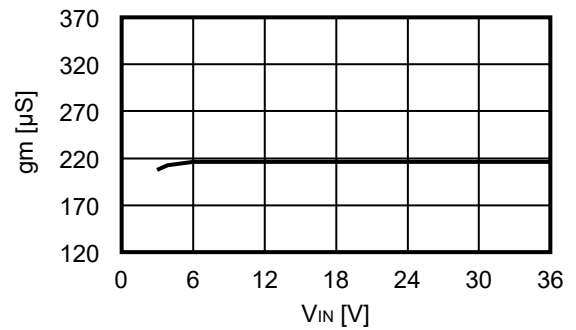
1.10 高レベル入力電圧 (V_{SH}) – 入力電圧 (V_{IN})



1.11 低レベル入力電圧 (V_{SL}) – 入力電圧 (V_{IN})



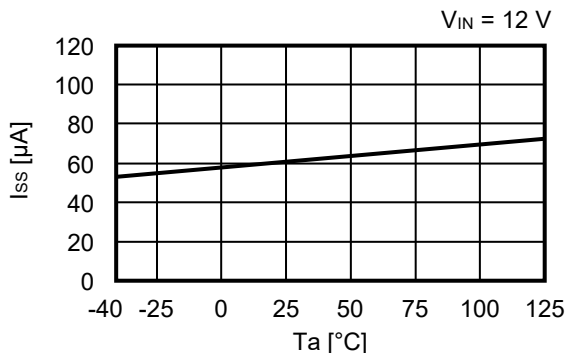
1.12 誤差増幅回路トランスコンダクタンス (g_m) – 入力電圧 (V_{IN})



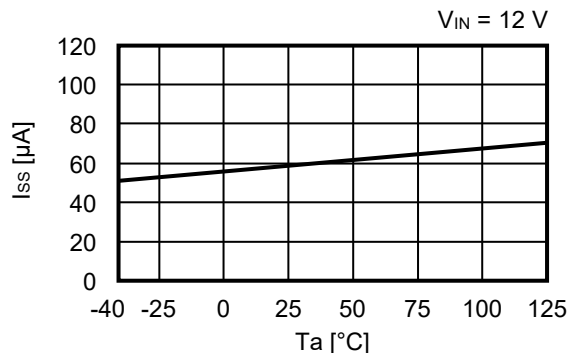
2. 主要項目温度特性例 (Ta = -40°C ~ +125°C)

2.1 静止時消費電流 (Iss) – 温度 (Ta)

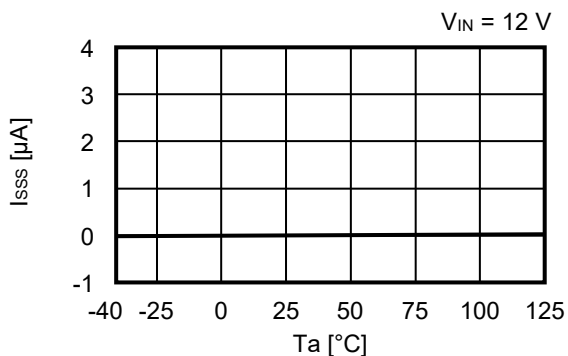
2.1.1 S-19980シリーズA/Bタイプ



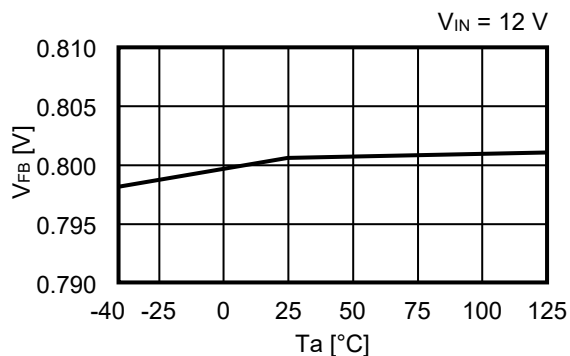
2.1.2 S-19980シリーズC/Dタイプ



2.2 パワーオフ時消費電流 (Isss) – 温度 (Ta)

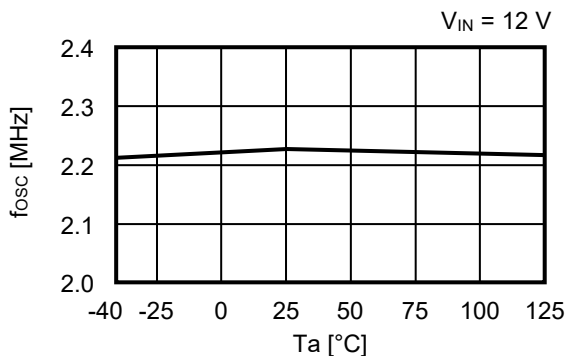


2.3 FB端子電圧 (VFB) – 温度 (Ta)

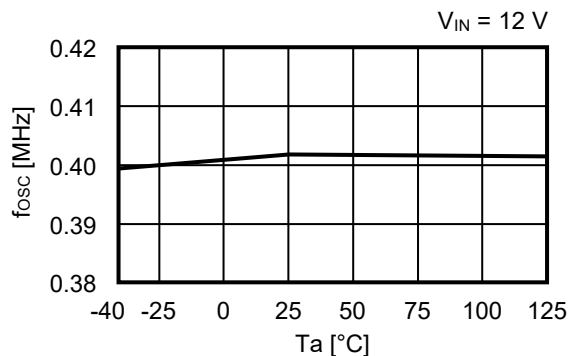


2.4 発振周波数 (fosc) – 温度 (Ta)

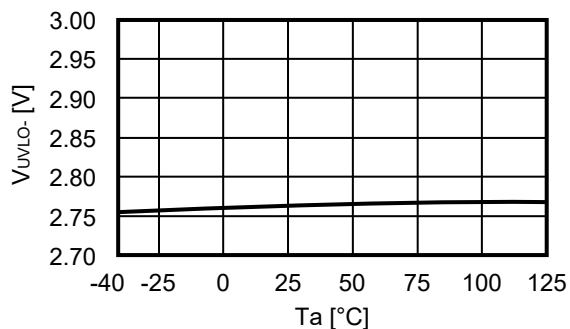
2.4.1 S-19980シリーズA/Bタイプ



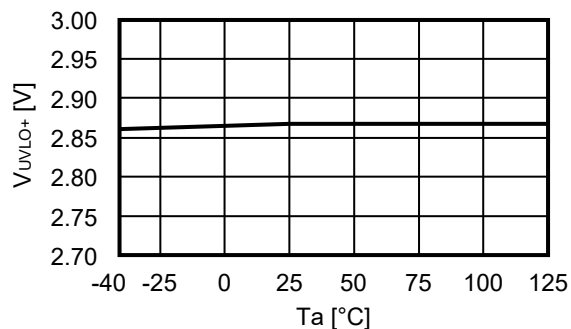
2.4.2 S-19980シリーズC/Dタイプ



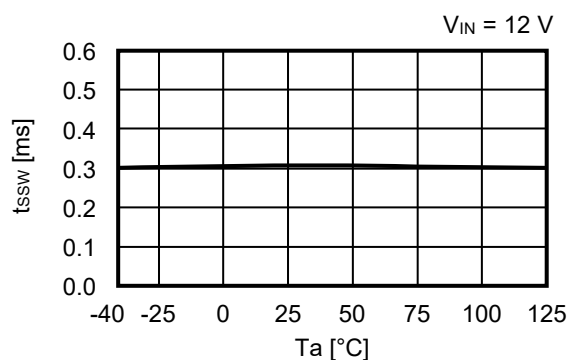
2.5 UVLO検出電圧 (V_{UVLO-}) – 温度 (T_a)



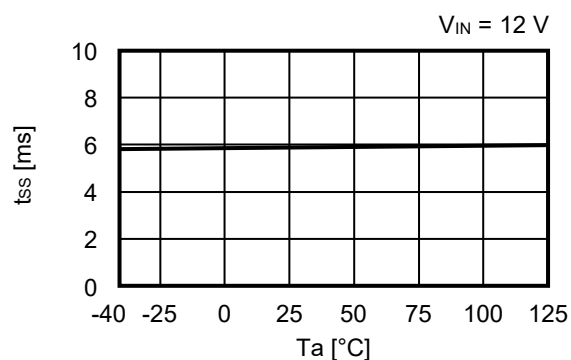
2.6 UVLO解除電圧 (V_{UVLO+}) – 温度 (T_a)



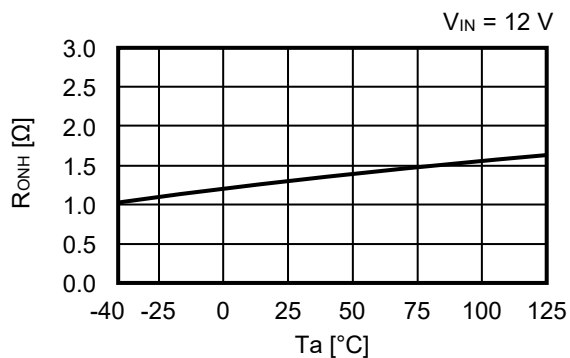
2.7 ソフトスタートウェイト時間 (t_{SSW}) – 温度 (T_a)



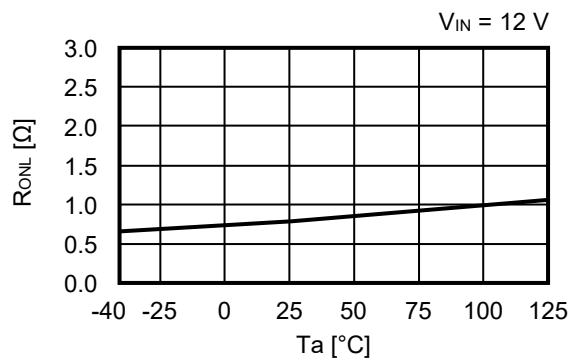
2.8 ソフトスタート時間 (t_{SS}) – 温度 (T_a)



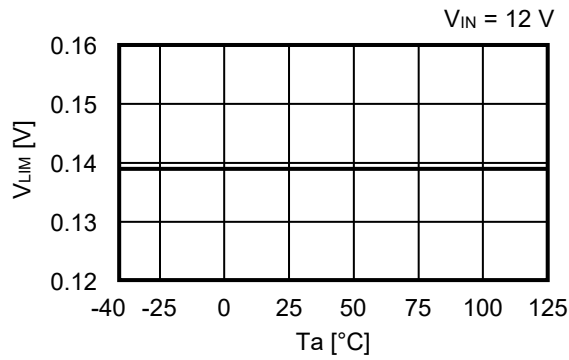
2.9 GATE端子オン抵抗 (R_{ONH}) – 温度 (T_a)



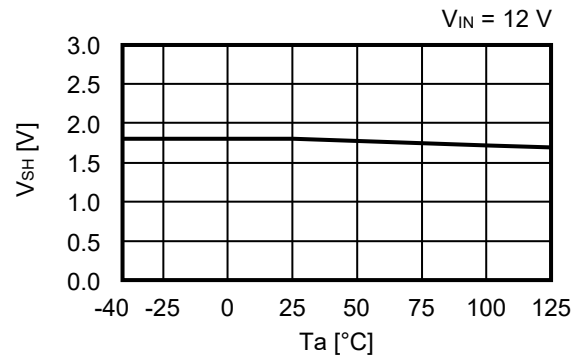
2.10 GATE端子オン抵抗 (R_{ONL}) – 温度 (T_a)



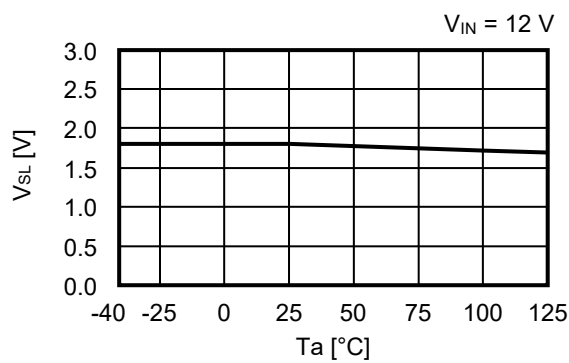
2.11 過電流保護検出電圧 (V_{LIM}) – 温度 (T_a)



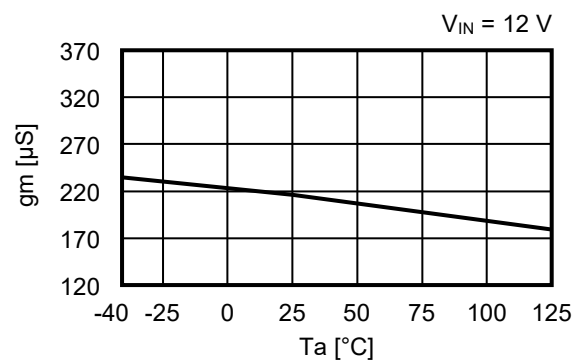
2.12 高レベル入力電圧 (V_{SH}) – 温度 (T_a)



2.13 低レベル入力電圧 (V_{SL}) – 温度 (T_a)

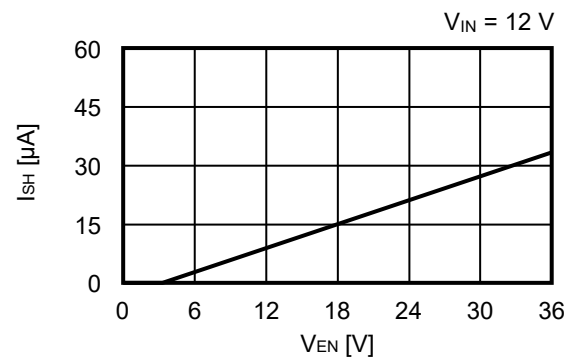


2.14 誤差増幅回路トランスコンダクタンス (g_m) – 温度 (T_a)



3. EN端子特性例 ($T_a = +25^\circ\text{C}$)

3.1 高レベル入力電流 (I_{SH}) – EN端子電圧 (V_{EN})



4. 過渡応答特性例

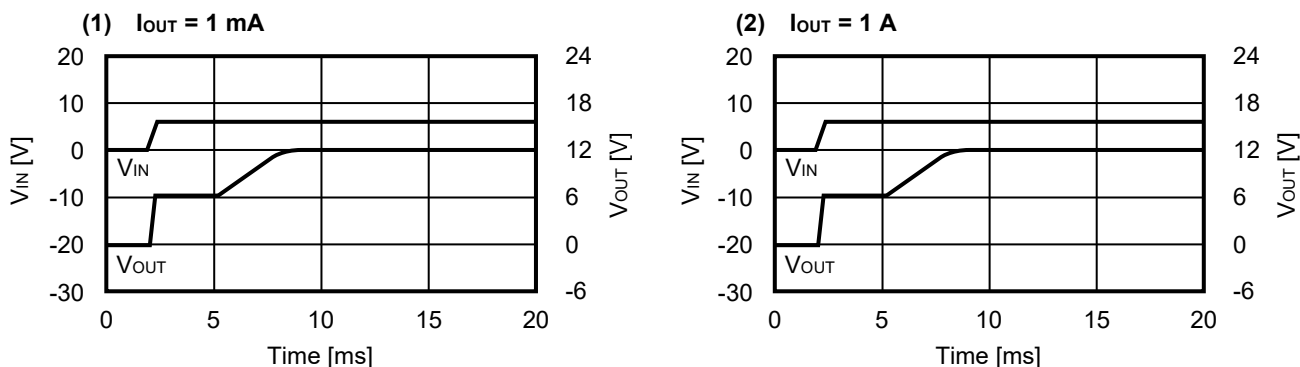
"4. 過渡応答特性例" では表12に示す外付け部品を使用しています。

表12

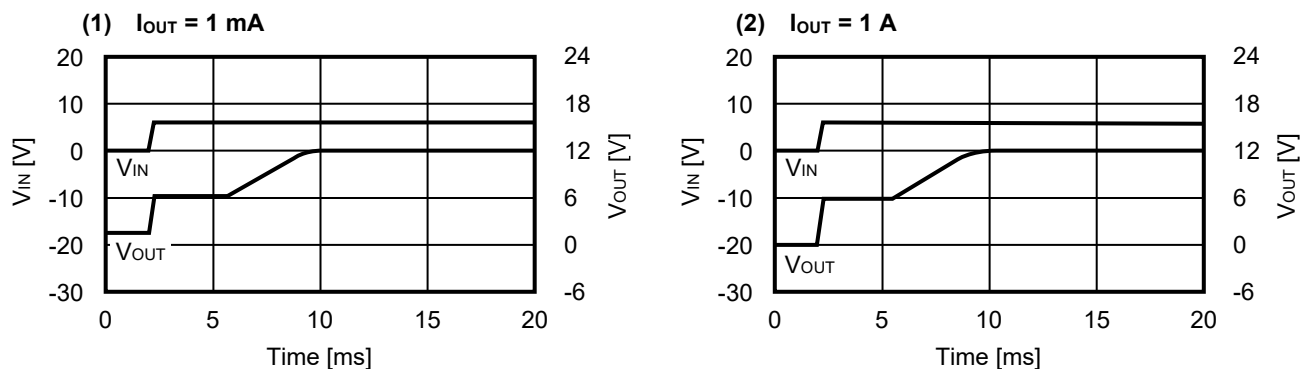
記号	値	型番	メーカー
L	A / Bタイプ : 0.47 μ H	SPM5030VT-R47M-D	TDK株式会社
	C / Dタイプ : 1.5 μ H	SPM10065VT-1R5M-D	TDK株式会社
FET	-	IPC50N04S5L-5R5	Infineon Technologies
D	-	PMEG045V100EPDZ	Nexperia B.V
C _{IN1}	33 μ F	GYC1H330MCQ1GS	ニチコン株式会社
C _{IN2}	0.1 μ F	CGA4J2X8R1H104K	TDK株式会社
C _{OUT1}	100 μ F	GYC1H101MCQ1GS	ニチコン株式会社
C _{OUT2}	10 μ F	CGA5L1X7R1C106K160AC	TDK株式会社

4.1 電源投入 ($V_{OUT} = 12\text{ V}$, $V_{IN} = V_{EN} = 0\text{ V} \rightarrow 6\text{ V}$, $T_a = +25^\circ\text{C}$)

4.1.1 S-19980シリーズA / Bタイプ



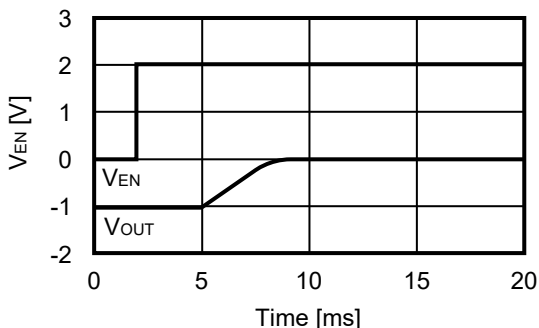
4.1.2 S-19980シリーズC / Dタイプ



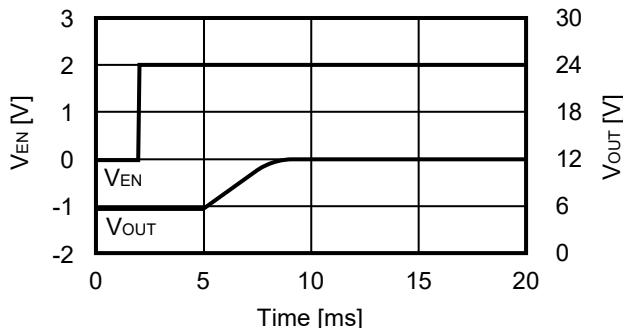
4.2 EN端子過渡応答特性 ($V_{OUT} = 12\text{ V}$, $V_{IN} = 6\text{ V}$, $V_{EN} = 0\text{ V} \rightarrow 2.0\text{ V}$, $T_a = +25^\circ\text{C}$)

4.2.1 S-19980シリーズA/Bタイプ

(1) $I_{OUT} = 1\text{ mA}$

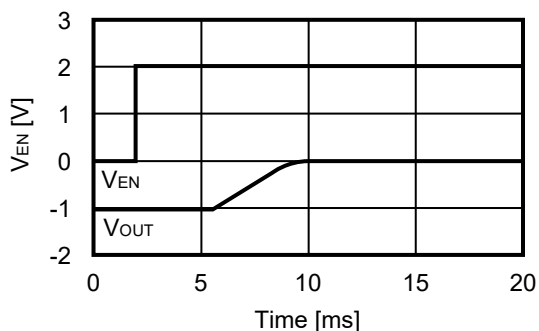


(2) $I_{OUT} = 1\text{ A}$

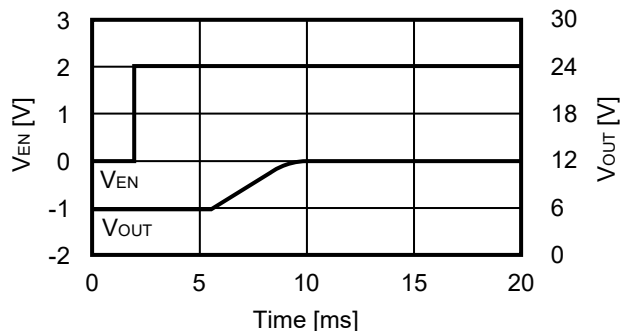


4.2.2 S-19980シリーズC/Dタイプ

(1) $I_{OUT} = 1\text{ mA}$



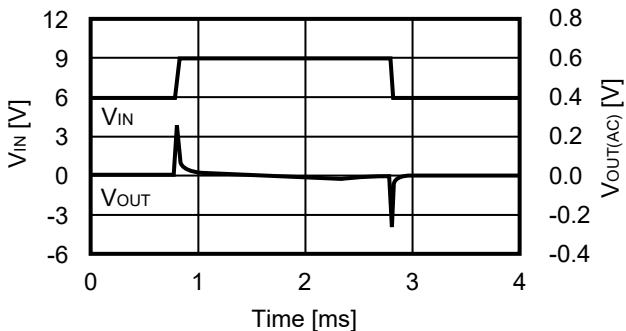
(2) $I_{OUT} = 1\text{ A}$



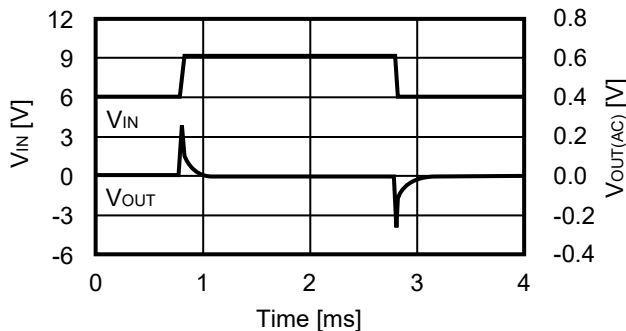
4.3 入力過渡応答 ($V_{OUT} = 12\text{ V}$, $V_{IN} = 6\text{ V} \rightarrow 9\text{ V} \rightarrow 6\text{ V}$, $T_a = +25^\circ\text{C}$)

4.3.1 S-19980シリーズA/Bタイプ

(1) $I_{OUT} = 1\text{ mA}$

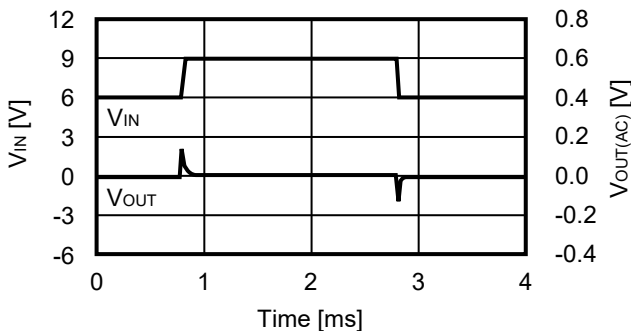


(2) $I_{OUT} = 500\text{ mA}$

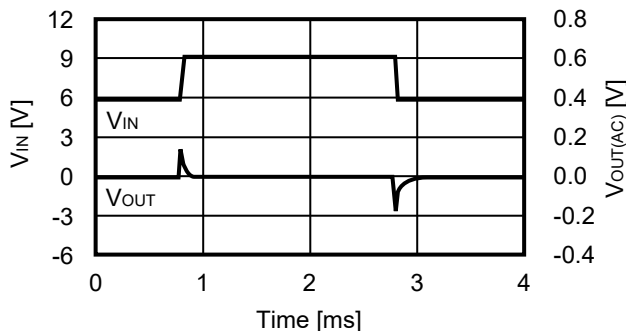


4.3.2 S-19980シリーズC/Dタイプ

(1) $I_{OUT} = 1\text{ mA}$



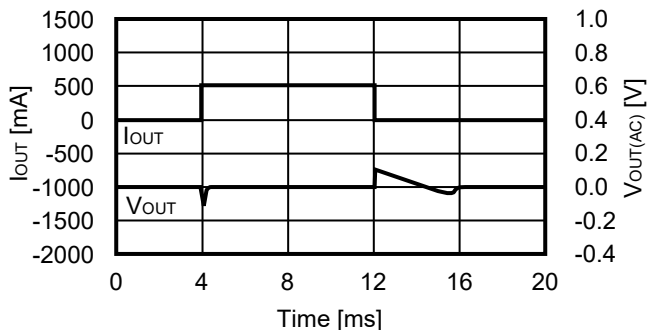
(2) $I_{OUT} = 500\text{ mA}$



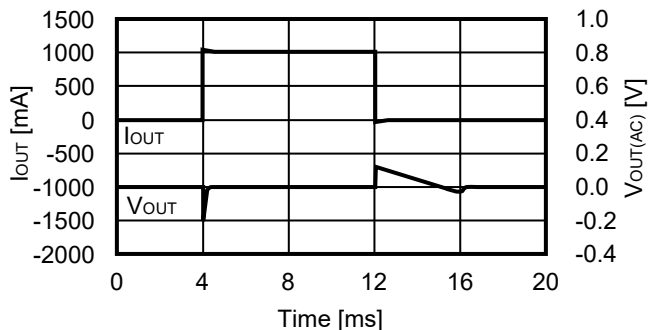
4.4 負荷過渡応答 ($V_{OUT} = 12\text{ V}$, $V_{IN} = 6\text{ V}$, $T_a = +25^\circ\text{C}$)

4.4.1 S-19980シリーズA/Bタイプ

(1) $I_{OUT} = 10\text{ mA} \rightarrow 500\text{ mA} \rightarrow 10\text{ mA}$

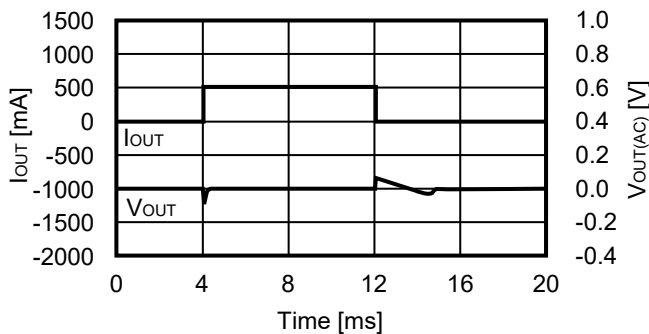


(2) $I_{OUT} = 10\text{ mA} \rightarrow 1000\text{ mA} \rightarrow 10\text{ mA}$

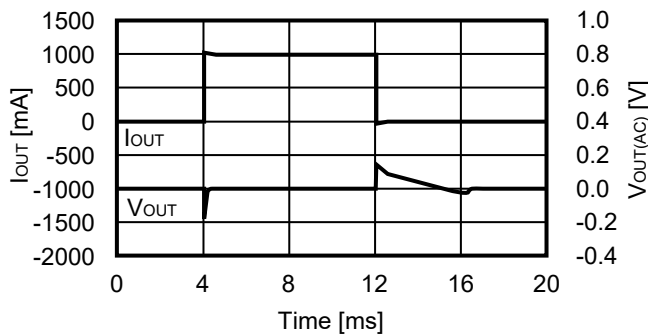


4.4.2 S-19980シリーズC/Dタイプ

(1) $I_{OUT} = 10\text{ mA} \rightarrow 500\text{ mA} \rightarrow 10\text{ mA}$



(2) $I_{OUT} = 10\text{ mA} \rightarrow 1000\text{ mA} \rightarrow 10\text{ mA}$



■ 参考データ

"■ 参考データ" では、表13に示す外付け部品を使用しています。

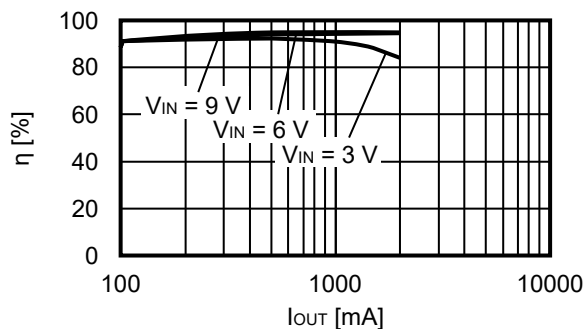
表13

条件	記号	値	数量	型番	メーカー
<1>	L	1.5 μ H	1	SPM10065VT-1R5M-D	TDK株式会社
	FET	-	1	IPC50N04S5L-5R5	Infineon Technologies
	D	-	1	PMEG045V100EPDZ	Nexperia B.V
	C _{IN}	0.1 μ F	1	CGA4J2X8R1H104K	TDK株式会社
		33 μ F	2	GYC1H330MCQ1GS	ニチコン株式会社
	C _{OUT}	10 μ F	2	CGA5L1X7R1C106K160AC	TDK株式会社
100 μ F		3	GYC1H101MCQ1GS	ニチコン株式会社	
<2>	L	0.47 μ H	1	SPM10065VT-1R5M-D	TDK株式会社
	FET	-	1	IPC50N04S5L-5R5	Infineon Technologies
	D	-	1	PMEG045V100EPDZ	Nexperia B.V
	C _{IN}	0.1 μ F	1	CGA4J2X8R1H104K	TDK株式会社
		33 μ F	2	GYC1H330MCQ1GS	ニチコン株式会社
	C _{OUT}	10 μ F	2	CGA5L1X7R1C106K160AC	TDK株式会社
100 μ F		3	GYC1H101MCQ1GS	ニチコン株式会社	

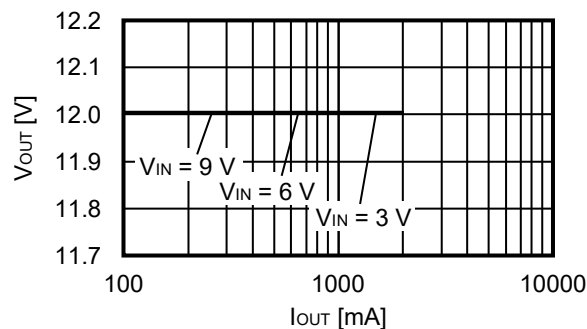
1. V_{OUT} = 12 V (外付け部品 : 条件<1>)

1.1 S-19980シリーズC / Dタイプ

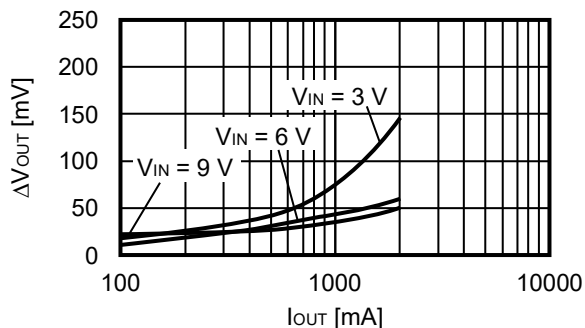
1.1.1 効率 (η) - 出力電流 (I_{OUT})



1.1.2 出力電圧 (V_{OUT}) - 出力電流 (I_{OUT})



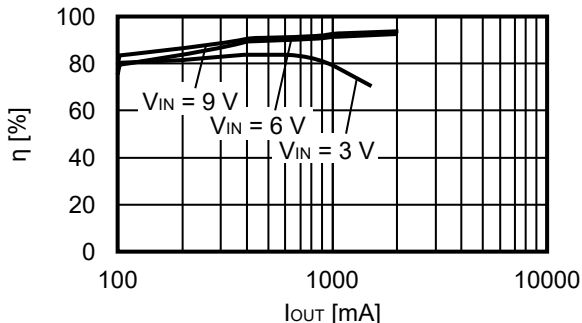
1.1.3 リップル電圧 (ΔV_{OUT}) - 出力電流 (I_{OUT})



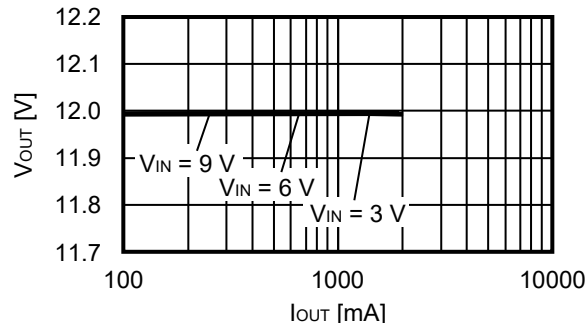
2. $V_{OUT} = 12\text{ V}$ (外付け部品 : 条件<2>)

2.1 S-19980シリーズA/Bタイプ

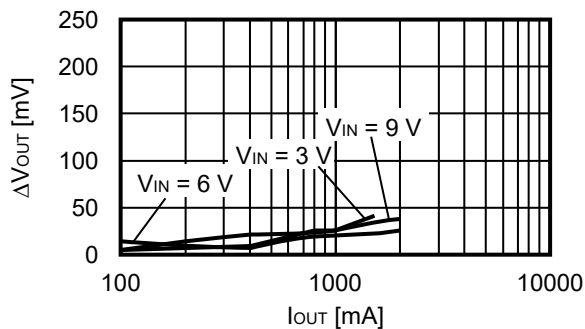
2.1.1 効率 (η) – 出力電流 (I_{OUT})



2.1.2 出力電圧 (V_{OUT}) – 出力電流 (I_{OUT})



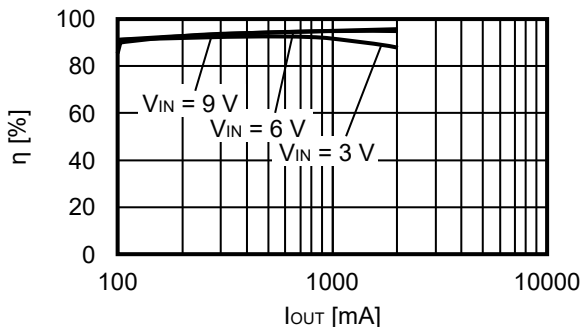
2.1.3 リップル電圧 (ΔV_{OUT}) – 出力電流 (I_{OUT})



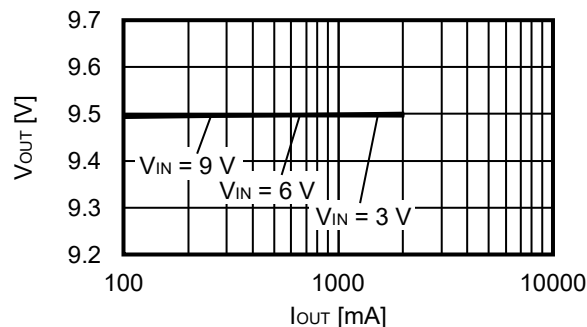
3. $V_{OUT} = 9.5\text{ V}$ (外付け部品 : 条件<1>)

3.1 S-19980シリーズC/Dタイプ

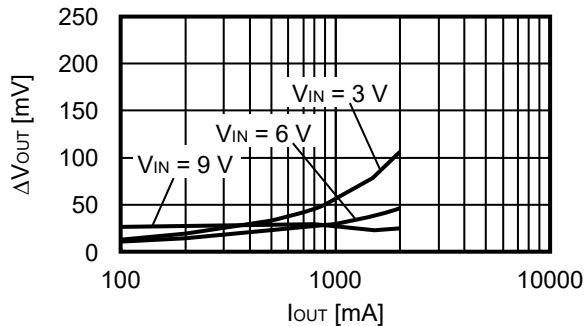
3.1.1 効率 (η) – 出力電流 (I_{OUT})



3.1.2 出力電圧 (V_{OUT}) – 出力電流 (I_{OUT})



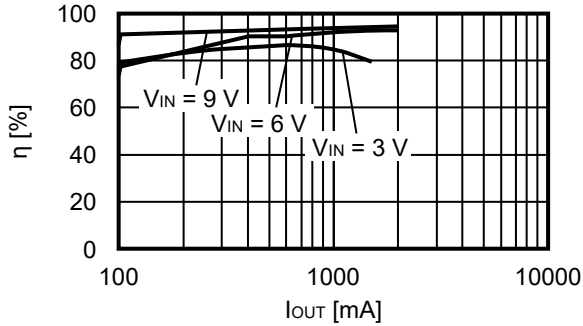
3.1.3 リップル電圧 (ΔV_{OUT}) – 出力電流 (I_{OUT})



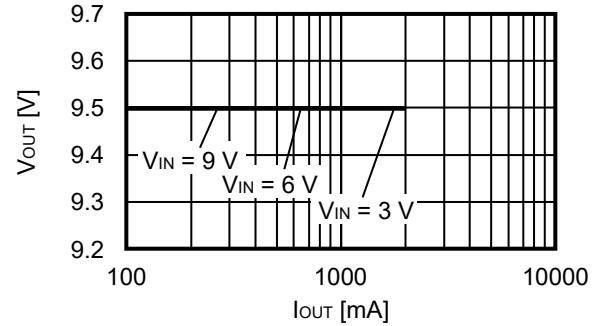
4. $V_{OUT} = 9.5 V$ (外付け部品 : 条件<2>)

4.1 S-19980シリーズA/Bタイプ

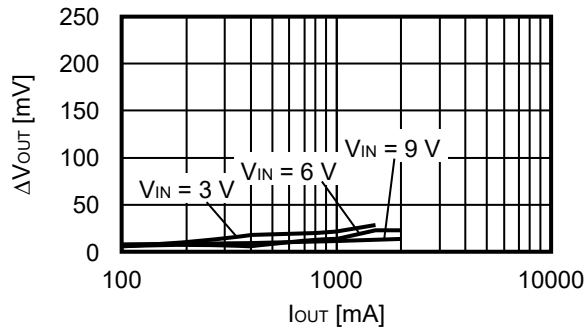
4.1.1 効率 (η) - 出力電流 (I_{OUT})



4.1.2 出力電圧 (V_{OUT}) - 出力電流 (I_{OUT})

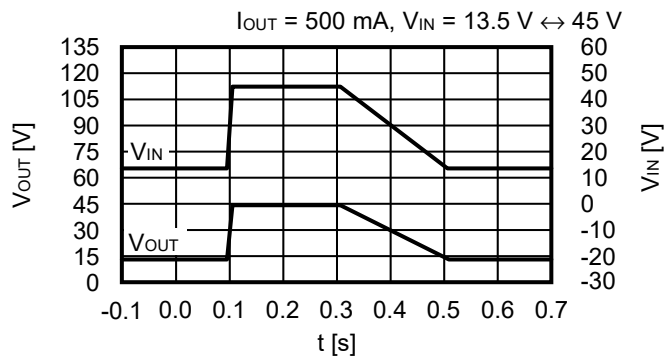


4.1.3 リップル電圧 (ΔV_{OUT}) - 出力電流 (I_{OUT})



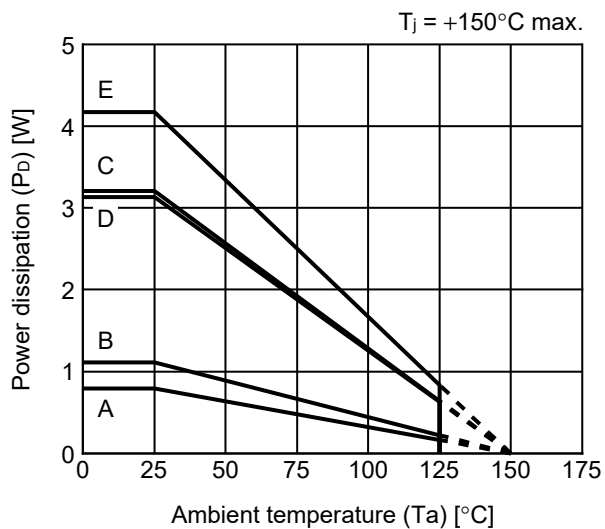
5. ロードダンプ特性 ($T_a = +25^\circ C$)

5.1 $V_{OUT} = 12 V$



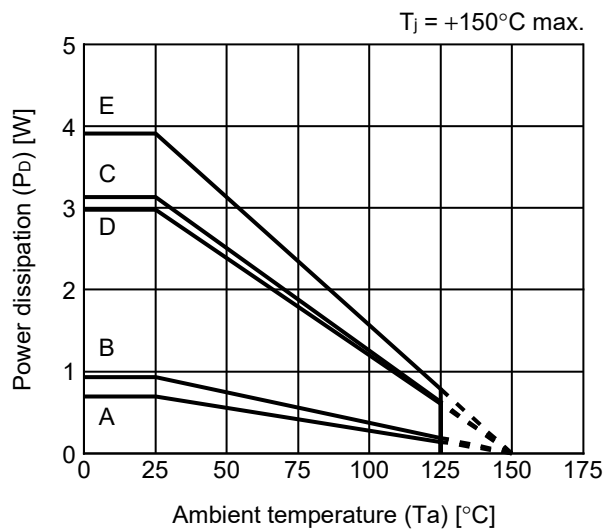
■ Power Dissipation

HTMSOP-8



Board	Power Dissipation (P_D)
A	0.79 W
B	1.11 W
C	3.21 W
D	3.13 W
E	4.17 W

HSNT-8(2030)

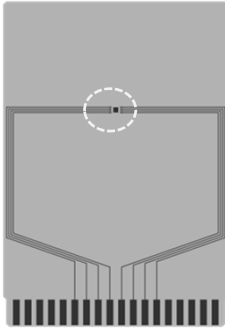


Board	Power Dissipation (P_D)
A	0.69 W
B	0.93 W
C	3.13 W
D	2.98 W
E	3.91 W

HTMSOP-8 Test Board

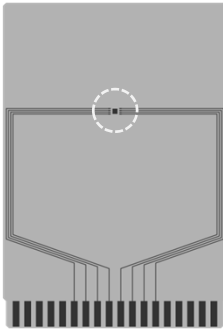
 IC Mount Area

(1) Board A



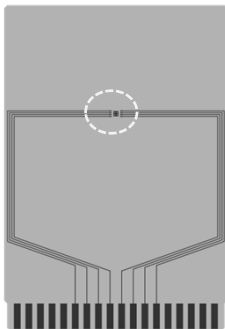
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



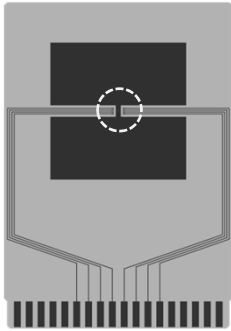
enlarged view

No. HTMSOP8-A-Board-SD-1.0

HTMSOP-8 Test Board

 IC Mount Area

(4) Board D

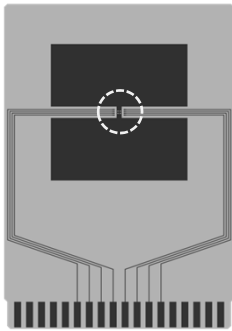


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E




Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



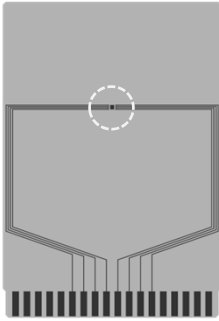
enlarged view

No. HTMSOP8-A-Board-SD-1.0

HSNT-8(2030) Test Board

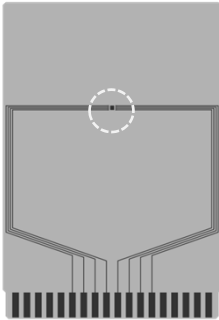
 IC Mount Area

(1) Board A



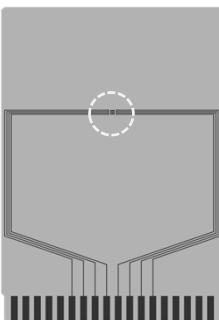
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



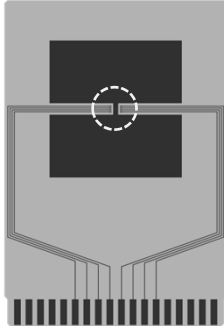
enlarged view

No. HSNT8-A-Board-SD-2.0

HSNT-8(2030) Test Board

 IC Mount Area

(4) Board D

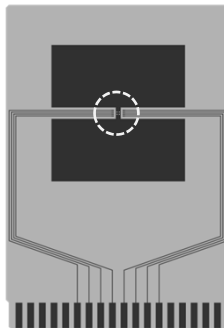


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E

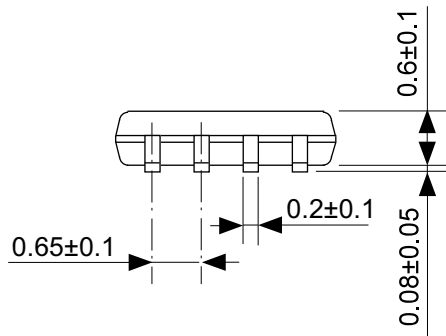
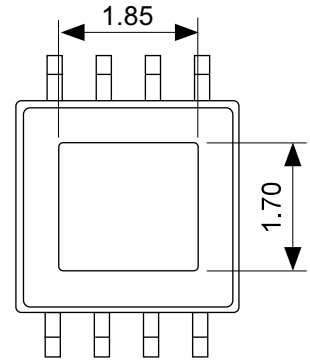
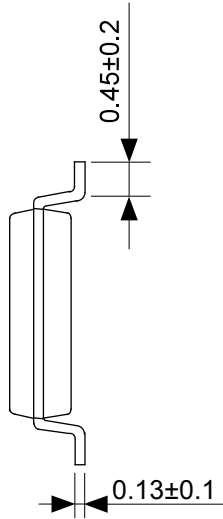
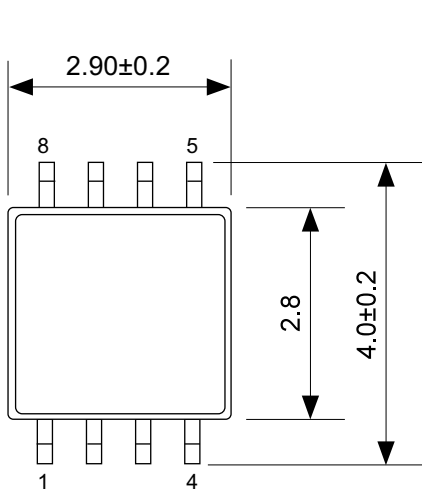


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



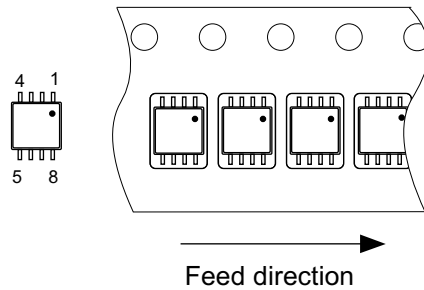
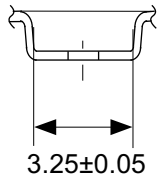
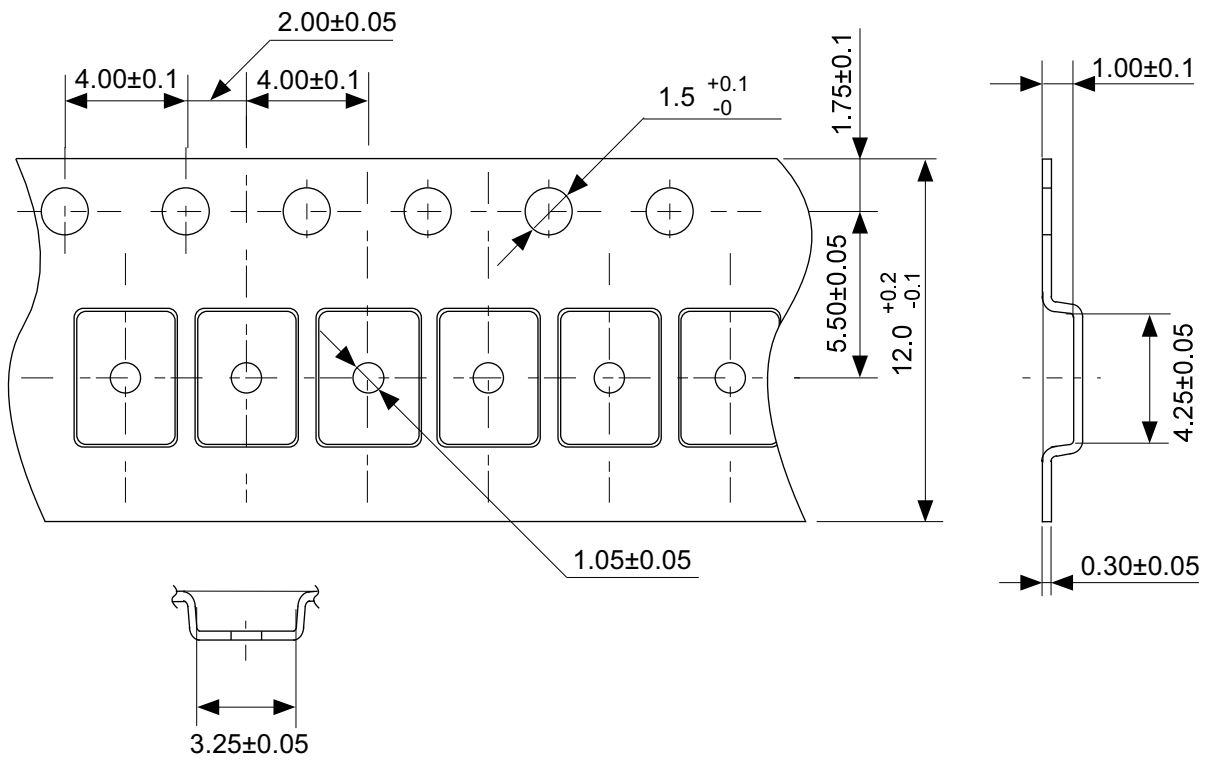
enlarged view

No. HSNT8-A-Board-SD-2.0



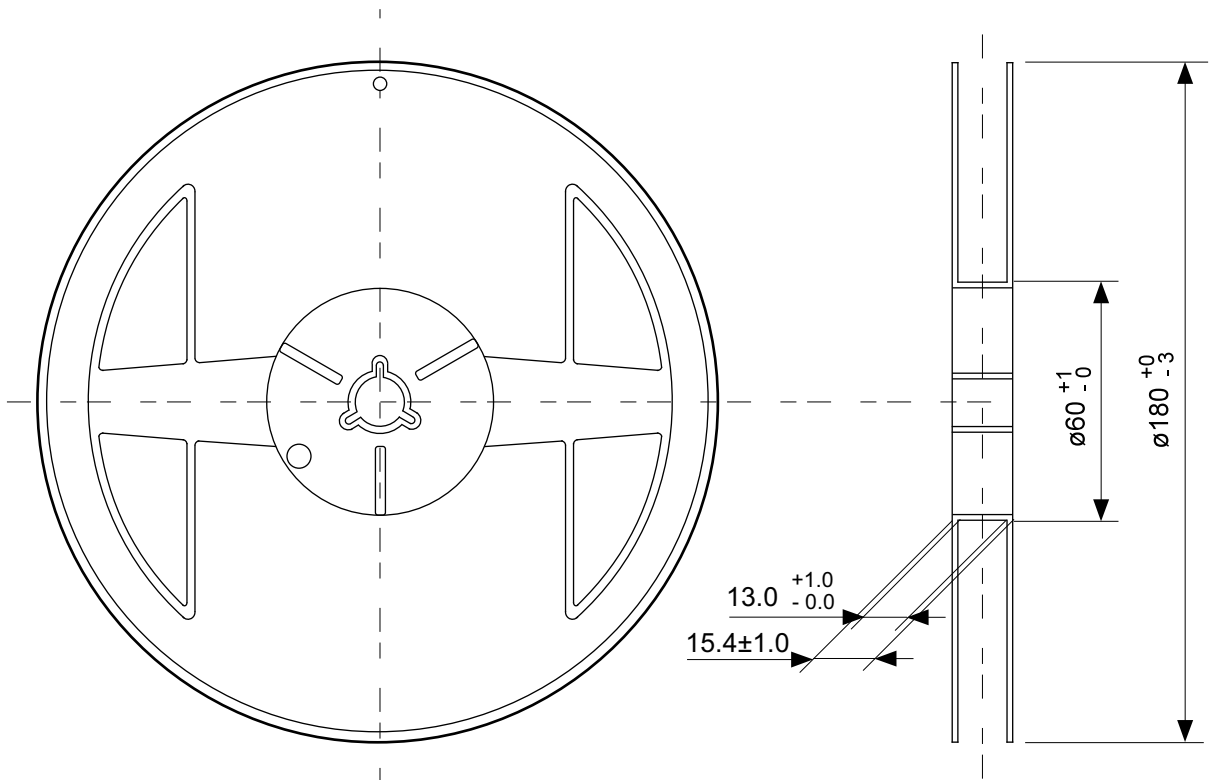
No. FP008-A-P-SD-2.0

TITLE	HTMSOP8-A-PKG Dimensions
No.	FP008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

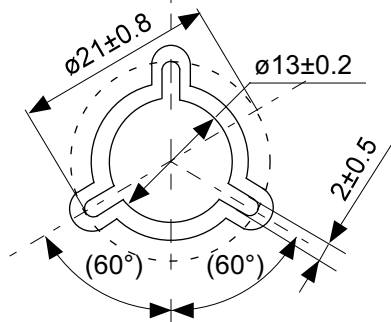


No. FP008-A-C-SD-1.0

TITLE	HTMSOP8-A-Carrier Tape
No.	FP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

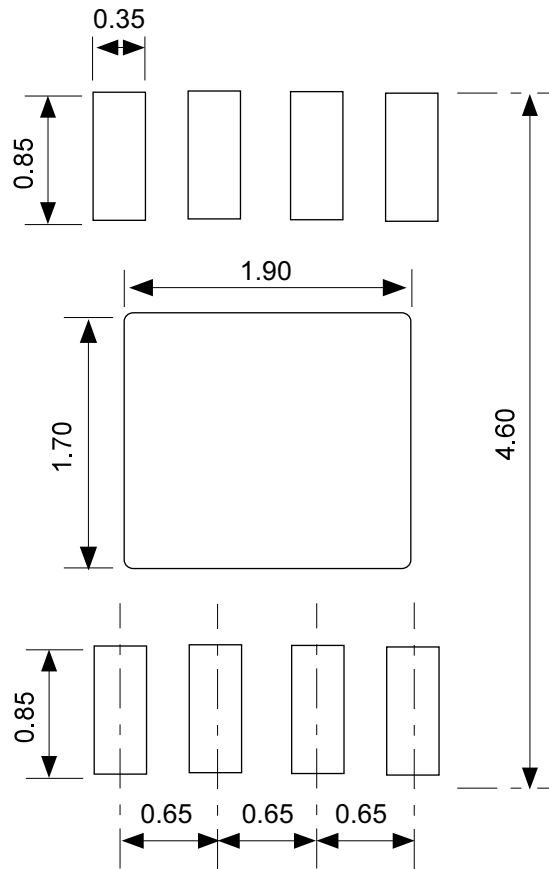


Enlarged drawing in the central part



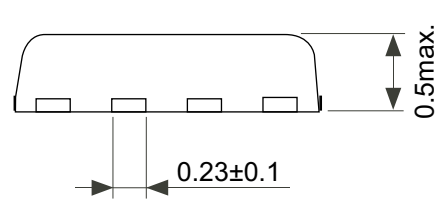
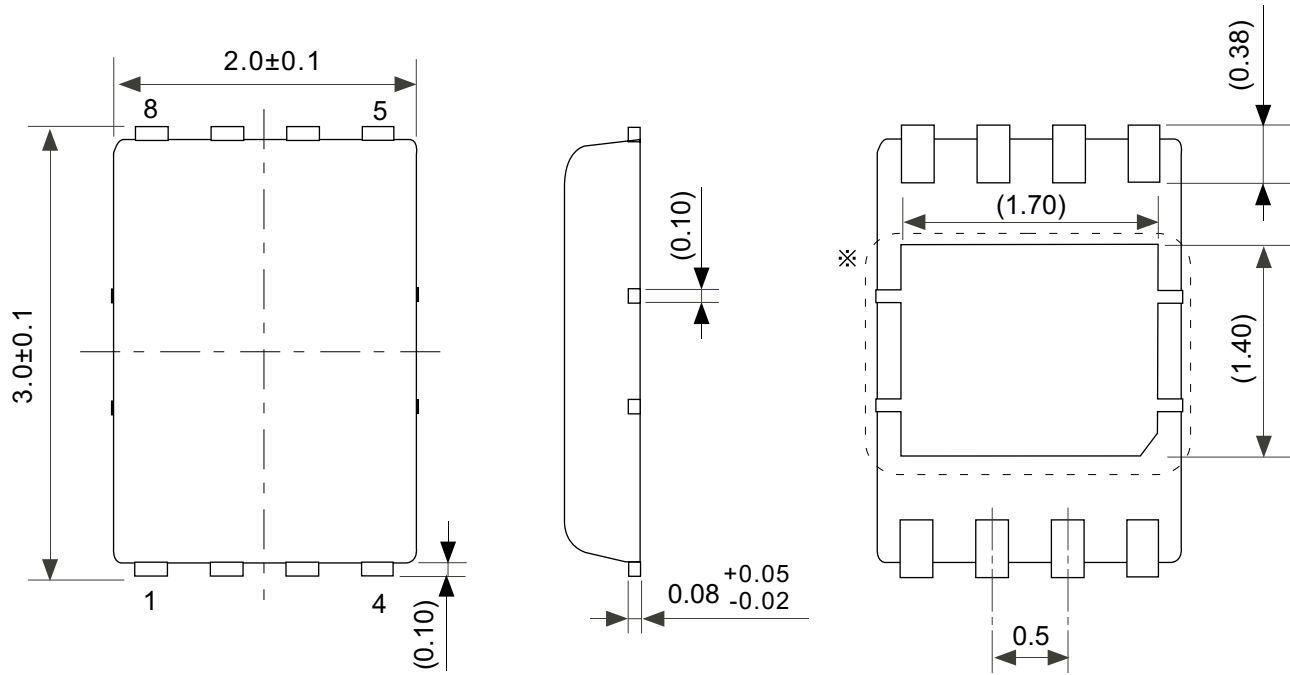
No. FP008-A-R-SD-2.0

TITLE	HTMSOP8-A-Reel		
No.	FP008-A-R-SD-2.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. FP008-A-L-SD-2.0

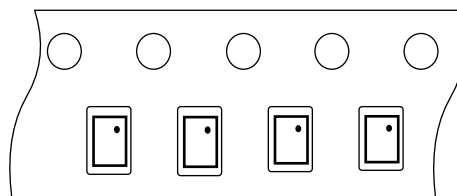
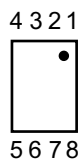
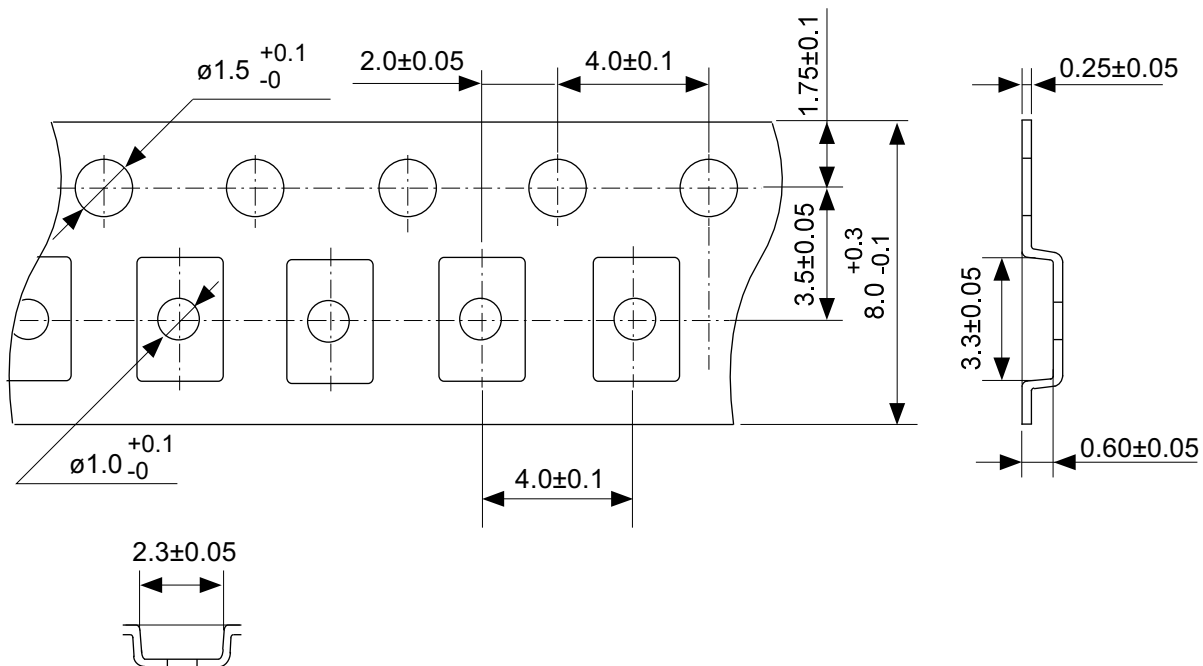
TITLE	HTMSOP8-A -Land Recommendation
No.	FP008-A-L-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



※ The heat sink of back side has different electric potential depending on the product.
 Confirm specifications of each product.
 Do not use it as the function of electrode.

No. PP008-A-P-SD-2.0

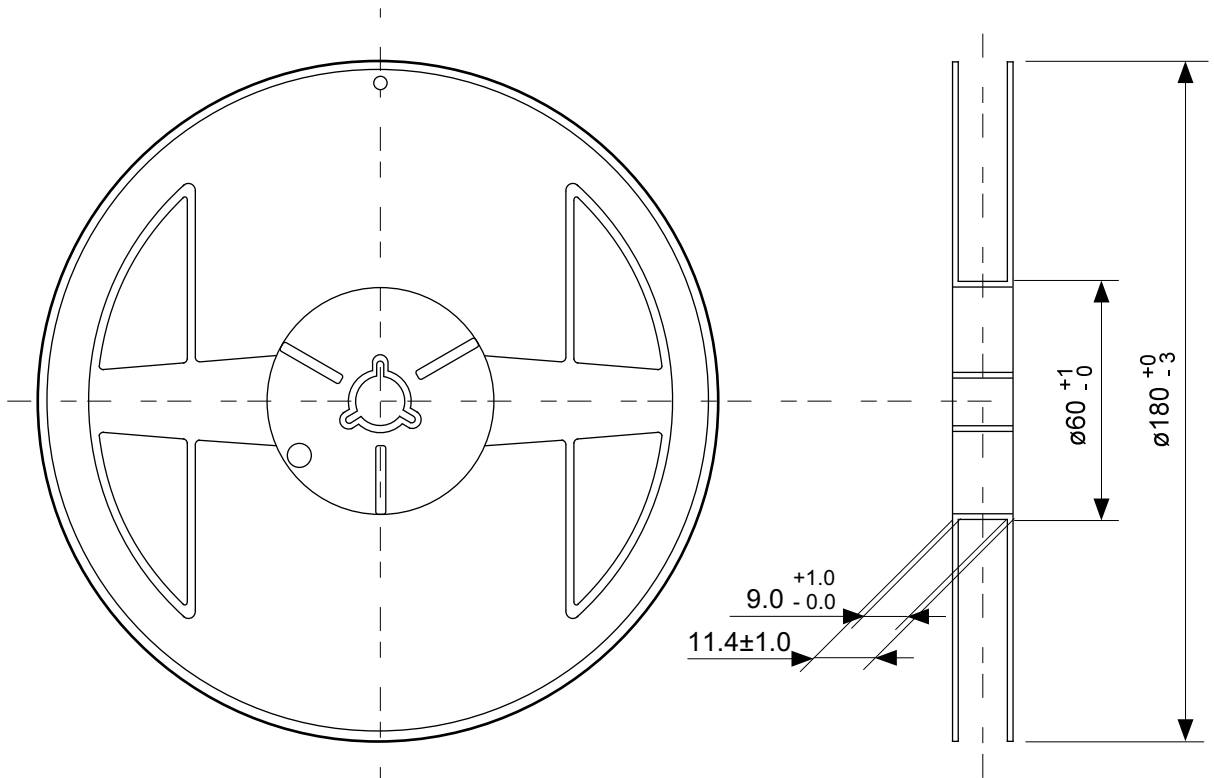
TITLE	HSNT-8-A-PKG Dimensions
No.	PP008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



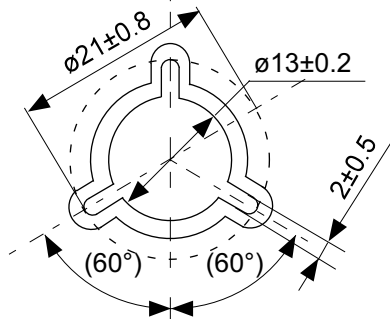
Feed direction

No. PP008-A-C-SD-1.0

TITLE	HSNT-8-A-Carrier Tape
No.	PP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

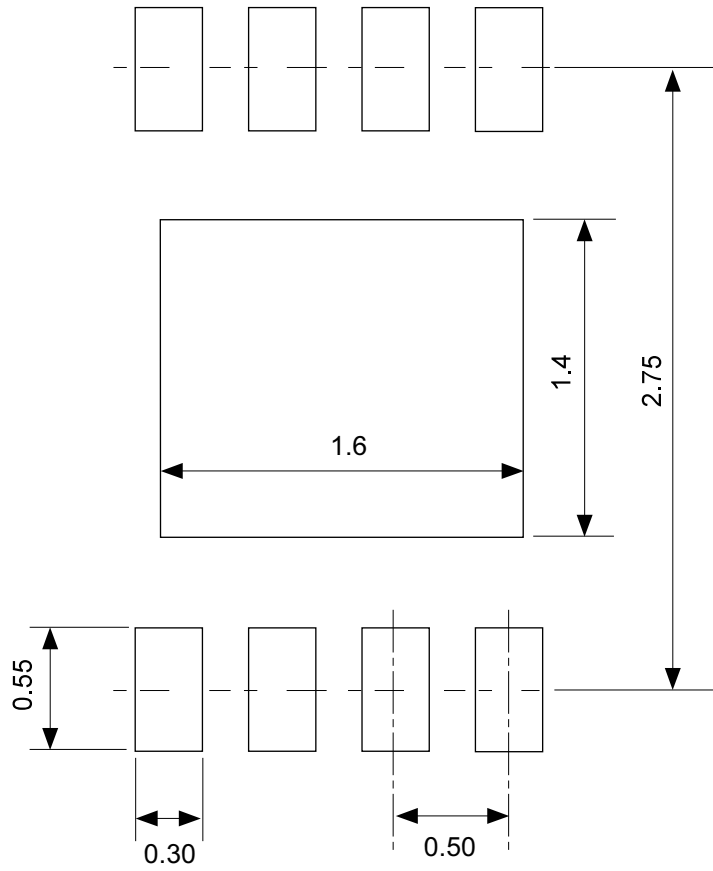


Enlarged drawing in the central part



No. PP008-A-R-SD-2.0

TITLE	HSNT-8-A-Reel		
No.	PP008-A-R-SD-2.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			



No. PP008-A-L-SD-1.0

TITLE	HSNT-8-A -Land Recommendation
No.	PP008-A-L-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com