

本ICは、CMOSプロセス技術を用いて開発したパワーグッド機能内蔵のセカンダリ用降圧スイッチングレギュレータです。PWM制御 (S-19954シリーズ) とPWM / PFM切り換え制御 (S-19955シリーズ) をオプションで選択することが可能です。S-19954シリーズはPWM制御固定のため、AMラジオ帯に干渉することなく使用できます。

S-19955シリーズはPWM / PFM切り換え制御により、重負荷時はPWM制御で動作し、軽負荷時はPFM制御に自動的に切り換わるため機器の状態に応じた高効率を実現します。

本ICは小型パッケージに実装されており、周辺部品は最少でコイル1個、コンデンサ2個でアプリケーション回路を構成することが可能です。スイッチング周波数は2.25 MHzと高く、周辺部品を小型化できるため、省スペースが要求される用途に適しています。

弊社では、お客様の機能安全設計をサポートするため、ご使用条件に合わせて算出したFIT値を提供しております。FIT値算出の実施については販売窓口までお問い合わせください。

注意 本製品は、車両機器、車載機器へのご使用が可能です。これらの用途でご使用をお考えの際は、必ず販売窓口までご相談ください。

■ 特長

- ・入力電圧 : 2.7 V ~ 5.5 V
- ・出力電圧 : 0.8 V ~ 3.3 V
- ・出力電流 : 1 A
- ・VOUT端子検出電圧精度 : $\pm 1.5\%$ ($T_j = -40^\circ\text{C} \sim +125^\circ\text{C}$)
- ・効率 : 95%
- ・発振周波数 : 2.25 MHz typ.
- ・過電流保護機能 : 1.75 A typ. (パルスバイパルス方式)
- ・サーマルシャットダウン機能 : 170°C typ. (検出温度)
- ・短絡保護機能 : Hiccup制御、Latch制御
- ・100%Duty比動作
- ・出力放電機能 : "あり" / "なし" の選択可能
- ・パワーグッド機能 : Nchオープンドレイン出力
- ・ソフトスタート機能 : 0.35 ms typ.
- ・低電圧誤動作防止機能 (UVLO) : 2.43 V typ. (検出電圧)
- ・入力、出力コンデンサ : セラミックコンデンサ対応
- ・動作温度範囲 : $T_a = -40^\circ\text{C} \sim +125^\circ\text{C}$
- ・鉛フリー (Sn 100%)、ハロゲンフリー
- ・AEC-Q100進行中^{*1}

*1. 詳細は、販売窓口までお問い合わせください。

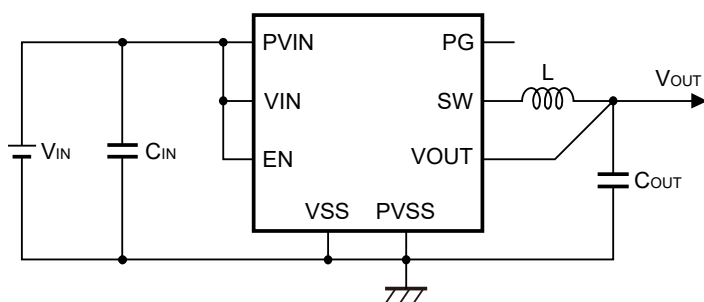
■ 用途

- ・車載機器のセカンダリ電源
- ・カメラモジュール
- ・車載用 (エンジン、トランスミッション、サスペンション、ABS、EV / HEV / PHEV 関連機器等)
- ・車室内電装アプリケーションの定電圧電源

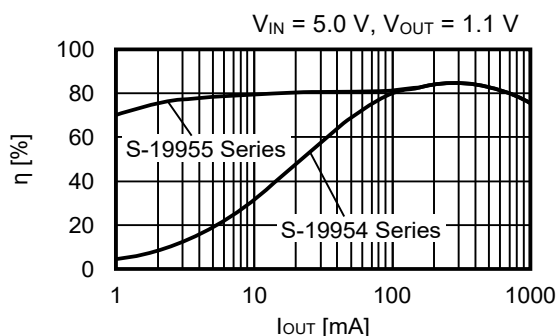
■ パッケージ

- ・HTMSOP-8 (開発中)
(2.9 mm × 4.0 mm × t0.8 mm max.)
- ・HSNT-8(1616)B
(1.6 mm × 1.6 mm × t0.41 mm max.)

■ 基本アプリケーション回路

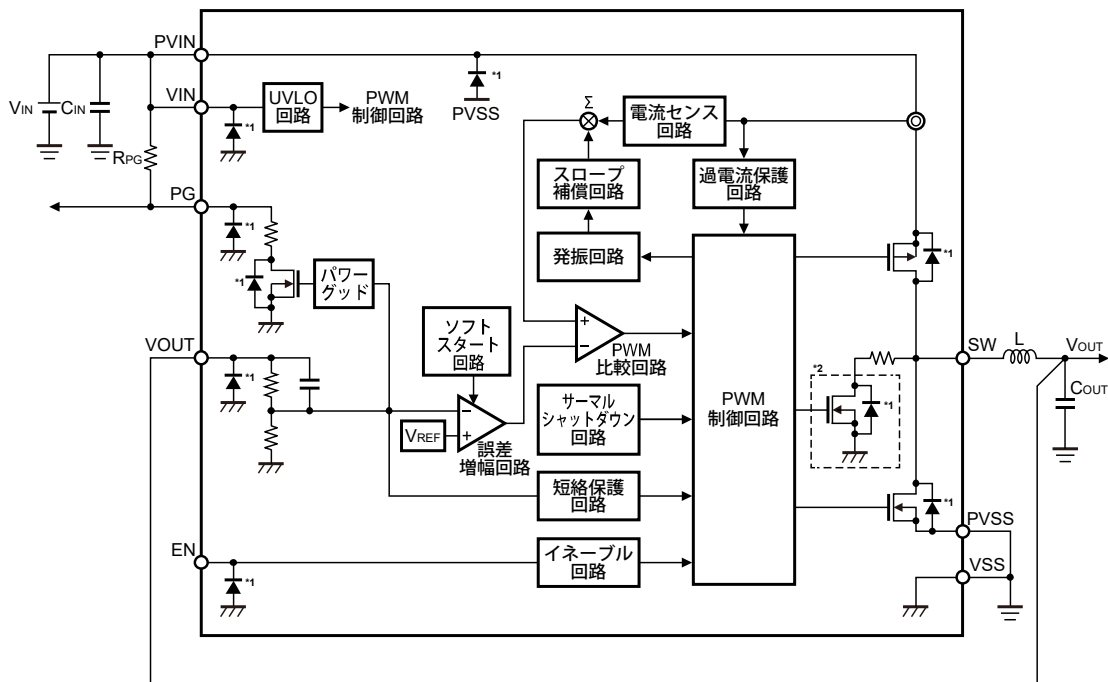


■ 効率



■ ブロック図

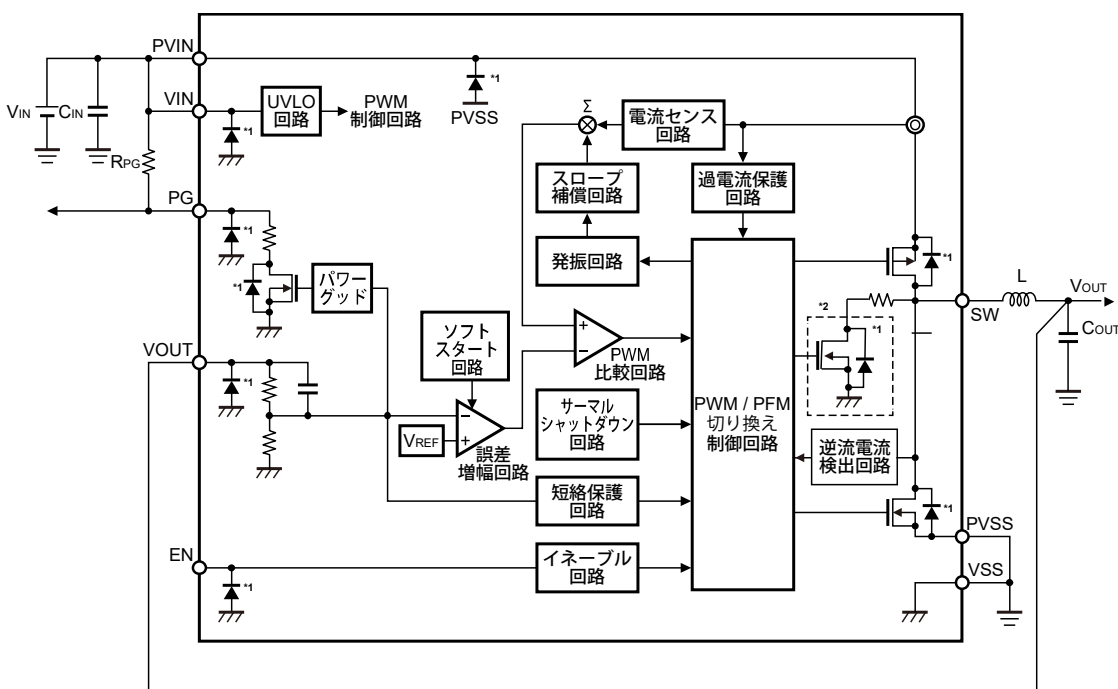
1. S-19954シリーズ (PWM制御)



- *1. 寄生ダイオード
- *2. 放電スイッチ

図1

2. S-19955シリーズ (PWM / PFM切り換え制御)



- *1. 寄生ダイオード
- *2. 放電スイッチ

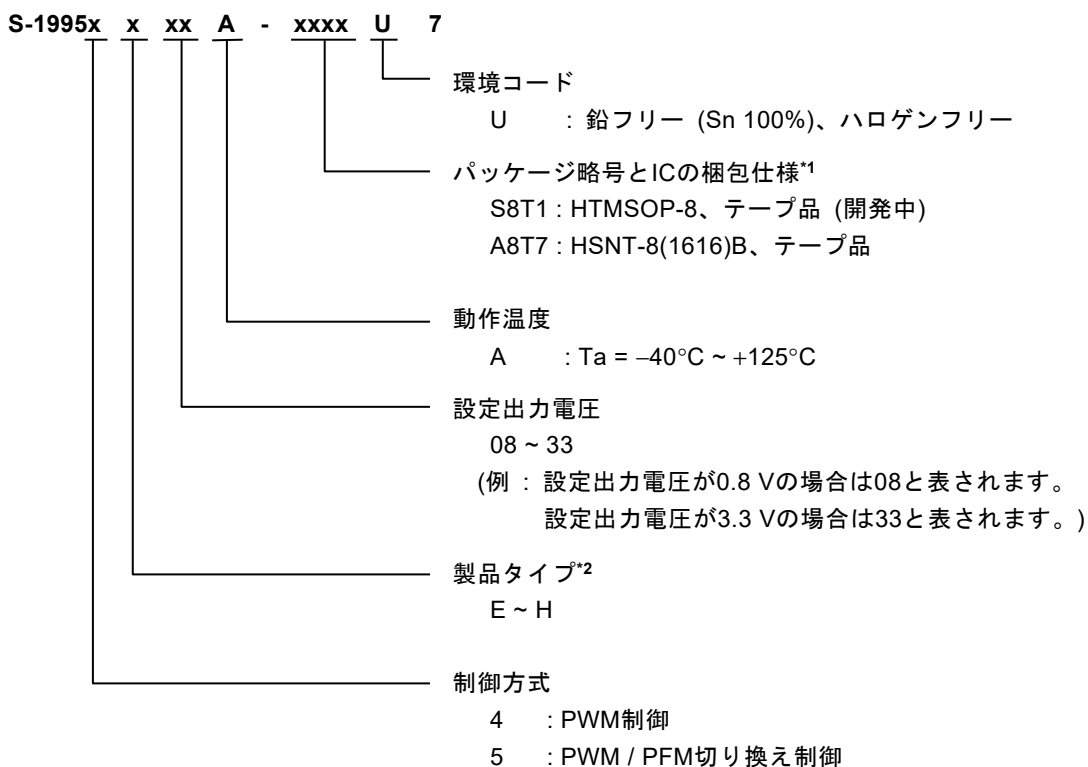
図2

■ AEC-Q100進行中

AEC-Q100の信頼性試験の詳細については、販売窓口までお問い合わせください。

■ 品目コードの構成

1. 製品名



- *1. テープ図面を参照してください。
 *2. "製品タイプ一覧" を参照してください。

2. 製品タイプ一覧

表1

製品タイプ	発振周波数	出力放電機能*1	短絡保護機能
E	2.25 MHz	あり	Hiccup制御
F	2.25 MHz	あり	Latch制御
G	2.25 MHz	なし	Hiccup制御
H	2.25 MHz	なし	Latch制御

- *1. "■ 動作説明"、"12. 出力放電機能" を参照してください。

3. パッケージ

表2 パッケージ図面コード

パッケージ名	外形寸法図面	テープ図面	リール図面	ランド図面
HTMSOP-8	FP008-A-P-SD	FP008-A-C-SD	FP008-A-R-SD	FP008-A-L-SD
HSNT-8(1616)B	PY008-B-P-SD	PY008-B-C-SD	PY008-B-R-SD	PY008-B-L-SD

■ ピン配置図

1. HTMSOP-8 (開発中)

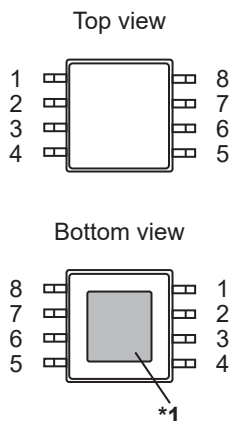


図3

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。
ただし、電極としての機能には使用しないでください。
- *2. PVSS端子とVSS端子は、基板に接続し電位をGNDとしてください。
- *3. PG端子未使用の場合は、オープンまたはGNDに接続してください。
PG端子を使用する場合は、抵抗でプルアップして使用してください。
- *4. EN端子はフローティングにしないでください。
VIN端子にプルアップするかGNDに接続して使用してください。
- *5. VIN端子とPVIN端子は、基板上で接続してください。

表3

端子番号	端子記号	端子内容
1	PVSS ^{*2}	パワーGND端子
2	SW	外部インダクタ接続端子
3	VSS ^{*2}	GND端子
4	VOOUT	出力電圧モニター端子
5	PG ^{*3}	パワーグッド出力端子 (Nchオープンドレイン)
6	EN ^{*4}	イネーブル端子 (アクティブ "H")
7	VIN ^{*5}	電源端子 (アナログ)
8	PVIN ^{*5}	電源端子 (パワー)

2. HSNT-8(1616)B

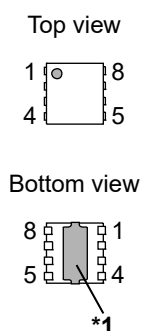


図4

- *1. 網掛け部分の裏面放熱板は、基板に接続し電位をGNDとしてください。
ただし、電極としての機能には使用しないでください。
- *2. PVSS端子とVSS端子は、基板に接続し電位をGNDとしてください。
- *3. PG端子未使用の場合は、オープンまたはGNDに接続してください。
PG端子を使用する場合は、抵抗でプルアップして使用してください。
- *4. EN端子はフローティングにしないでください。
VIN端子にプルアップするかGNDに接続して使用してください。
- *5. VIN端子とPVIN端子は、基板上で接続してください。

表4

端子番号	端子記号	端子内容
1	PVSS ^{*2}	パワーGND端子
2	SW	外部インダクタ接続端子
3	VSS ^{*2}	GND端子
4	VOOUT	出力電圧モニター端子
5	PG ^{*3}	パワーグッド出力端子 (Nchオープンドレイン)
6	EN ^{*4}	イネーブル端子 (アクティブ "H")
7	VIN ^{*5}	電源端子 (アナログ)
8	PVIN ^{*5}	電源端子 (パワー)

■ 絶対最大定格

表5

(特記なき場合 : Ta = +25°C, V_{SS} = V_{PVSS} = 0 V, V_{IN} = V_{PVIN})

項目	記号	絶対最大定格	単位
VIN端子電圧	V _{IN}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
EN端子電圧	V _{EN}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
PG端子電圧	V _{PG}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
PVIN端子電圧	V _{PVIN}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
VOOUT端子電圧	V _{OUT}	V _{SS} - 0.3 ~ V _{SS} + 6.5	V
SW端子電圧	V _{SW}	V _{SS} - 0.3 ~ V _{IN} + 0.3 ≤ V _{SS} + 6.5	V
		V _{SS} - 2 ~ V _{IN} + 2 ≤ V _{SS} + 6.5 (<20 ns)	
ジャンクション温度	T _J	-40 ~ +150	°C
動作周囲温度	T _{opr}	-40 ~ +125	°C
保存温度	T _{stg}	-40 ~ +150	°C

注意 絶対最大定格とは、どのような条件下でも越えてはならない定格値です。万一この定格値を越えると、製品の劣化などの物理的な損傷を与える可能性があります。

■ 熱抵抗値

表6

項目	記号	条件	Min.	Typ.	Max.	単位	
ジャンクション温度 - 周囲温度間 熱抵抗値*1	θ _{JA}	HTMSOP-8	Board A	-	159	-	°C/W
			Board B	-	113	-	°C/W
			Board C	-	39	-	°C/W
			Board D	-	40	-	°C/W
			Board E	-	30	-	°C/W
		HSNT-8(1616)B	Board A	-	214	-	°C/W
			Board B	-	172	-	°C/W
			Board C	-	52	-	°C/W
			Board D	-	55	-	°C/W
			Board E	-	43	-	°C/W

*1. 測定環境 : JEDEC STANDARD JESD51-2A準拠

備考 詳細については、「■ Power Dissipation」、「Test Board」を参照してください。

■ 推奨動作条件

表7

項目	記号	条件	Min.	Typ.	Max.	単位
出力電流	I _{OUT}	-	-	-	1	A
実効出力容量値	C _{OUT}	-	5	10	20	μF
実効インダクタンス値	L	-	1.05	2.2	3.0	μH

備考 推奨値の詳細は、「■ 外付け部品」、「表12」を参照してください。

■ 電気的特性

表8

(特記なき場合 : $V_{IN} = V_{PVIN} = 5.0 V^*$, $T_J = -40^\circ C \sim +125^\circ C$)

項目	記号	条件	Min.	Typ.	Max.	単位
動作入力電圧	V_{IN}	$V_{IN} = V_{PVIN}$	2.7	-	5.5	V
パワーオフ時消費電流	I_{SSS}	$V_{IN} = V_{PVIN} = 5.5 V^*$, $V_{EN} = V_{SW} = 0 V$	-	0.1	18	μA
静止時消費電流	I_{SS}	S-19954シリーズ $V_{OUT} \leq V_{OUT(S)} \times 0.95$, 電源電流 ^{*1} , $V_{EN} = 5.0 V$	-	0.33	-	mA
		S-19955シリーズ $V_{OUT} \geq V_{OUT(S)} \times 1.05$, 電源電流 ^{*1} , $V_{EN} = 5.0 V$	-	38	80	μA
UVLO検出電圧	V_{UVLO-}	$V_{IN} = V_{PVIN}^*$, 立ち下がり	2.3	2.43	2.55	V
UVLO解除電圧	V_{UVLO+}	$V_{IN} = V_{PVIN}^*$, 立ち上がり	2.4	2.53	2.65	V
最大Duty比	MaxDuty	-	100	-	-	%
ソフトスタート時間	t_{SS}	$V_{EN} = V_{SL} \rightarrow V_{SH}$ が印加されてから $V_{OUT} = 0 V$ $\rightarrow V_{OUT(S)} \times 90\%$ に到達するまでの時間	0.18	0.35	0.65	ms
ハイサイドパワー MOS FETオン抵抗	R_{HFET}	HTMSOP-8 (開発中), $I_{SW} = 100 mA$	-	0.17	0.275	Ω
		HSNT-8(1616)B, $I_{SW} = 100 mA$	-	0.155	0.25	Ω
ロウサイドパワー MOS FETオン抵抗	R_{LFET}	HTMSOP-8 (開発中), $I_{SW} = -100 mA$	-	0.13	0.245	Ω
		HSNT-8(1616)B, $I_{SW} = -100 mA$	-	0.12	0.22	Ω
制限電流	I_{LIM}	ハイサイドパワーMOS FETピーク電流値	1.4	1.75	2.2	A
高レベル入力電圧	V_{SH}	EN端子, $V_{IN} = 2.7 V \sim 5.5 V$	2.0	-	-	V
低レベル入力電圧	V_{SL}	EN端子, $V_{IN} = 2.7 V \sim 5.5 V$	-	-	0.8	V
高レベル入力電流	I_{SH}	EN端子, $V_{IN} = V_{PVIN} = 5.5 V^*$, $V_{EN} = V_{IN}$	0.3	1.3	5	μA
低レベル入力電流	I_{SL}	EN端子, $V_{IN} = V_{PVIN} = 5.5 V^*$, $V_{EN} = 0 V$	-0.1	-	0.1	μA
出力電圧 ^{*2}	$V_{OUT(E)}$	PWM動作時, $I_{OUT} = 1 mA$	$V_{OUT(S)} \times 0.985$	$V_{OUT(S)}$	$V_{OUT(S)} \times 1.015$	V
PWM動作時発振周波数	f_{OSC}	-	2.025	2.25	2.475	MHz
SW端子リーク電流 "H"	I_{SWH}	$V_{IN} = V_{PVIN} = 5.5 V^*$, $V_{SW} = 0 V$, ハイサイドパワーMOS FETオフ, ロウサイドパワーMOS FETオフ	-16	-	-	μA
SW端子リーク電流 "L"	I_{SWL}	$V_{IN} = V_{PVIN} = 5.5 V^*$, $V_{SW} = 5.5 V$, ハイサイドパワーMOS FETオフ, ロウサイドパワーMOS FETオフ, 放電スイッチオフ	-	-	16	μA
SW端子放電スイッチ抵抗値	R_{DCHG}	放電スイッチオン時, $V_{IN} = V_{PVIN} = 5.5 V^*$	-	95	200	Ω
パワーグッド検出しきい値 ^{*3}	THPG_UR	$V_{OUT(E)}$ 比, V_{OUT} 立ち下がり	-	110	-	%
	THPG_LR	$V_{OUT(E)}$ 比, V_{OUT} 立ち上がり	-	90	-	%
パワーグッド解除しきい値 ^{*3}	THPG_UF	$V_{OUT(E)}$ 比, V_{OUT} 立ち上がり	-	114	-	%
	THPG_LF	$V_{OUT(E)}$ 比, V_{OUT} 立ち下がり	-	86	-	%
PG端子ロウレベル電圧	V_{PG}	$V_{IN} = V_{PVIN} = 5.5 V^*$, $I_{PG} = 2 mA$	-	-	0.4	V
PG端子リーク電流	I_{PG}	-	-	-	1	μA
サーマルシャットダウン 検出温度	T_{SD}	ジャンクション温度	-	170	-	$^\circ C$
サーマルシャットダウン 解除温度	T_{SR}	ジャンクション温度	-	145	-	$^\circ C$

*1. V_{IN} 端子と PV_{IN} 端子は、基板上でショートしてください。

*2. $V_{OUT(S)}$: 設定出力電圧値
 $V_{OUT(E)}$: 実際の出力電圧値

*3. ソフトスタート機能が動作中は、パワーグッド機能はディセーブルされ、 V_{out} に関わらずPG端子はプルダウンされます。ソフトスタート機能の動作が終了すると、パワーグッド機能がイネーブルされます。

■ 動作説明

1. 動作概要

本ICは、電流モード制御を採用しています。ハイサイドパワーMOS FETに流れる電流にスロープ補償を加算した電流帰還信号と誤差増幅回路の出力信号を比較することによって、SW端子のDuty比が決まります。誤差増幅回路の出力信号は、構成された負帰還ループによって、内部基準電圧 V_{REF} と V_{OUT} 端子からの帰還電圧が等しくなる電圧に制御されることにより出力電圧が一定に維持されます。

2. PWM制御 (S-19954シリーズ)

S-19954シリーズは負荷電流の大きさに関わらずPWM制御 (パルス幅変調制御) で動作し、スイッチング周波数を一定にすることが可能です。

3. PWM / PFM切り換え制御 (S-19955シリーズ)

S-19955シリーズは、負荷電流によってPWM制御とPFM制御 (パルス周波数変調制御) を自動的に切り換えます。軽負荷時はPFM制御が選択され、負荷電流に応じてパルスがスキップされます。これにより自己消費電流が抑えられるため、軽負荷時の効率を向上させることができます。また、独自のPWM / PFM切り換え技術により、PFM制御時に V_{OUT} に過大なリップル電圧を発生することなく定電圧出力が可能です。PFM制御の場合、切り換わる出力電流値は $I_{OUT} = 120 \text{ mA typ.}$ に設定されています。

4. 100%Duty比動作

ハイサイドパワーMOS FETは、100%Duty比動作が可能です。入力電圧 (V_{IN}) が出力電圧 ($V_{OUT(E)}$) 以下に低下した場合でもハイサイドパワーMOS FETを連続的にオンして、負荷に電流を供給できます。このときの出力電圧は、入力電圧からインダクタの直流抵抗とハイサイドパワーMOS FETのオン抵抗による電圧降下分を引いた電圧となります。設定出力電圧値 ($V_{OUT(S)}$) が高く V_{IN} が低いときに短絡保護機能が動作する場合があります。

5. 低電圧誤動作防止機能 (UVLO)

本ICは、電源投入時の過渡状態や電源電圧の瞬時低下によるICの誤動作を防止するために、UVLO回路を内蔵しています。UVLO状態が検出されるとハイサイドパワーMOS FETとロウサイドパワーMOS FETがオフになり、スイッチング動作を停止します。また、ソフトスタート機能は一度UVLO状態が検出されるとリセットされ、UVLO状態が解除されると再開します。

ただし、UVLO状態検出時の内部回路は動作をしており、ディスエーブル状態とは異なります。また入力電圧にノイズ等が発生することによる誤動作を防止するため、検出電圧と解除電圧には0.1 V typ.のヒステリシス幅があります。

6. EN端子

ICの動作または停止を制御します。EN端子を "L" にすると、ハイサイドパワーMOS FETを含む内部回路はすべての動作を停止し、消費電流を抑えます。また、出力放電機能 "あり" の製品タイプの場合、SW端子に接続された放電スイッチが動作します。

EN端子入力信号を切り換えない場合はVIN端子に接続してください。EN端子がオープンの場合は、内蔵している電流源によって "L" レベルへプルダウンされます。

表9

EN端子	内部回路
"H"	イネーブル (通常動作)
"L"	ディスエーブル (パワーオフ)

7. サーマルシャットダウン機能

本ICは、発熱を制限するためのサーマルシャットダウン回路を内蔵しています。ジャンクション温度が170°C typ.に上昇すると、サーマルシャットダウン回路が検出状態となり、スイッチング動作は停止されます。ジャンクション温度が145°C typ.に低下すると、サーマルシャットダウン回路が解除状態となり、スイッチング動作は再開されます。検出温度と解除温度には25°C typ.のヒステリシス幅があります。

自己発熱によりサーマルシャットダウン回路が検出状態になると、スイッチング動作は停止され、出力電圧 (V_{OUT}) が低下します。このことにより、自己発熱が制限されICの温度が低下します。ICの温度が低下すると、サーマルシャットダウン回路が解除状態となり、スイッチング動作は再開され、再び自己発熱が発生します。この繰り返し動作が行われると、 V_{OUT} の波形がパルス状になります。この現象が継続すると、製品の劣化などの物理的な損傷が起こる可能性がありますので、使用条件を十分に検討してください。EN端子を "L" にするか、出力電流 (I_{OUT}) を下げて内部消費電力を少なくするか、あるいは周囲温度を下げることにより、スイッチング動作の停止、再開を抑制することができます。

なお、サーマルシャットダウン回路が検出状態での内部回路は動作をしておりディスエーブル状態とは異なります。またIC起動時のジャンクション温度が解除温度以下になっていない場合ジャンクション温度が解除温度以下になるまでスイッチング動作を停止します。

表10

サーマルシャットダウン回路	V_{OUT}	出力放電スイッチ
解除 : 145°C typ.*1	一定値*2	オフ
検出 : 170°C typ.*1	V_{SS} にプルダウン*3	オン

*1. ジャンクション温度

*2. 内部抵抗に基づいてレギュレート動作をすることにより、一定値が出力されます。

*3. V_{OUT} 端子抵抗と負荷により V_{SS} にプルダウンされます。

注意 アプリケーションの放熱性が良好でない場合には自己発熱をただちに制限することができなくなり破壊に至る可能性があります。実際のアプリケーションで十分評価を行い問題ないことを確認してください。

8. 過電流保護機能

本ICは、過負荷やインダクタの磁気飽和などからICの破壊を防止するための過電流保護回路を内蔵しています。過電流保護回路はスイッチング動作の1周期ごとにハイサイドパワーMOS FETの電流を監視するパルスバイパルス方式の過電流保護を行います。

ハイサイドパワーMOS FETに制限電流 (I_{LIM}) 以上の電流が流れると、ハイサイドパワーMOS FETをオフします。次のスイッチングサイクルが開始するとハイサイドパワーMOS FETがオンされます。その電流値が継続して I_{LIM} 以上である場合、再びハイサイドパワーMOS FETがオフされ、この一連の動作が繰り返されます。

一方、ハイサイドパワーMOS FETに流れる電流が I_{LIM} 以下になると、本ICは通常動作へ復帰します。

インダクタ電流の傾きが大きい場合、過電流保護回路の遅延時間によって I_{LIM} が見かけ上、上昇する場合があります。これは低インダクタンスのインダクタを使用した場合、または V_{IN} と V_{OUT} の電圧差が大きい場合に発生する傾向があります。

9. 周波数フォールドバック機能

周波数フォールドバック機能は、 V_{OUT} 端子電圧が $V_{OUT(E)} \times 0.8$ V typ.以下の場合、 V_{OUT} と発振周波数に比例関係を持たせながら周波数を低下させる機能です。詳細は "10. 短絡保護機能" を参照してください。

本ICの周波数フォールドバック機能は、ソフトスタート機能動作中は無効に設定されています。 V_{OUT} 端子電圧が $V_{OUT(E)} \times 0.84$ V typ.以上の場合、PWM動作時発振周波数 (f_{OSC}) で動作します。

入出力電圧差が小さい場合に出力電流が増えると、ハイサイドパワーMOS FETのオン抵抗により電圧降下が発生し V_{OUT} 端子電圧が周波数フォールドバック検出しきい値以下になる場合があります。

10. 短絡保護機能

10.1 Hiccup制御

本ICのE, Gタイプは、Hiccup制御の短絡保護機能を内蔵しています。

Hiccup制御とは、ICが過電流を検出してスイッチング動作が停止した場合、定期的に自動復帰を試みる方式です。

10.1.1 過負荷状態が解除される場合

<1> 過電流検出

<2> $V_{OUT} < V_{OUT(E)} \times 0.8 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効

<3> $V_{OUT} < V_{OUT(E)} \times 0.62 \text{ V typ.}$ 検出

<4> 0.27 ms経過

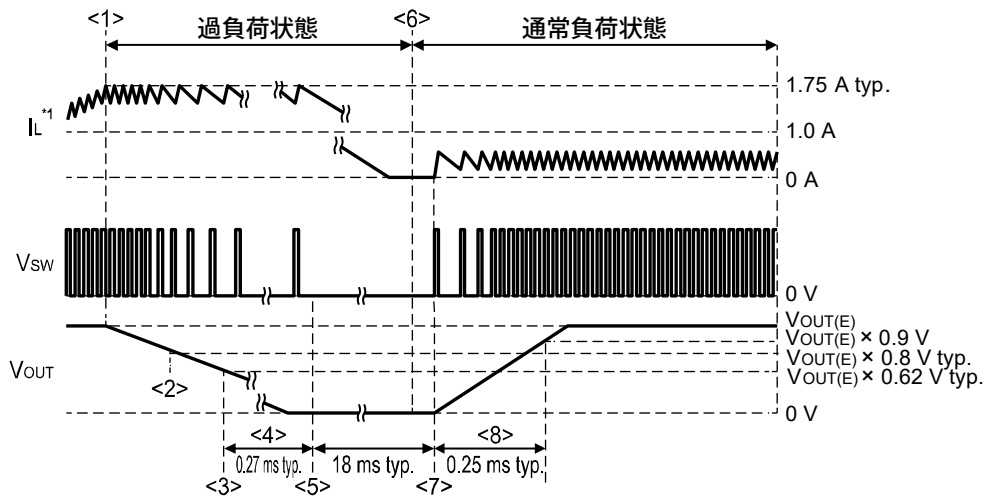
<5> スイッチング動作停止 (18 ms typ.間) (短絡保護検出状態)

<6> 過負荷状態解除

<7> IC再起動、ソフトスタート機能が開始

この場合、再起動のためのリセット信号を外部から入力する必要はありません。

<8> 0.25 ms typ.経過後、 V_{OUT} が $V_{OUT(E)} \times 0.9 \text{ V typ.}$ に到達

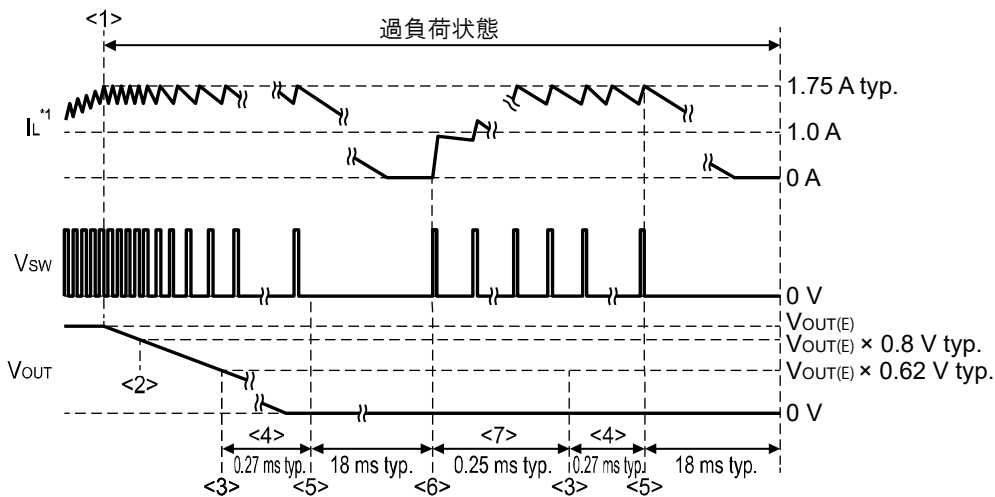


*1. インダクタの電流

図5

10.1.2 過負荷状態が継続する場合

- <1> 過電流検出
- <2> $V_{OUT} < V_{OUT(E)} \times 0.8 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効
- <3> $V_{OUT} < V_{OUT(E)} \times 0.62 \text{ V typ.}$ 検出
- <4> 0.27 ms経過
- <5> スイッチング動作停止 (18 ms typ.間) (短絡保護検出状態)
- <6> IC再起動、ソフトスタート機能が開始
- <7> 0.25 ms typ.経過後、過負荷状態が継続している場合<3>に戻る



*1. インダクタの電流

図6

10.2 Latch制御

本ICのF, Hタイプは、Latch制御の短絡保護機能を内蔵しています。

Latch制御とは、ICが過電流を検出してスイッチング動作が停止した場合、Latch状態（スイッチング停止状態）を保持する方式です。

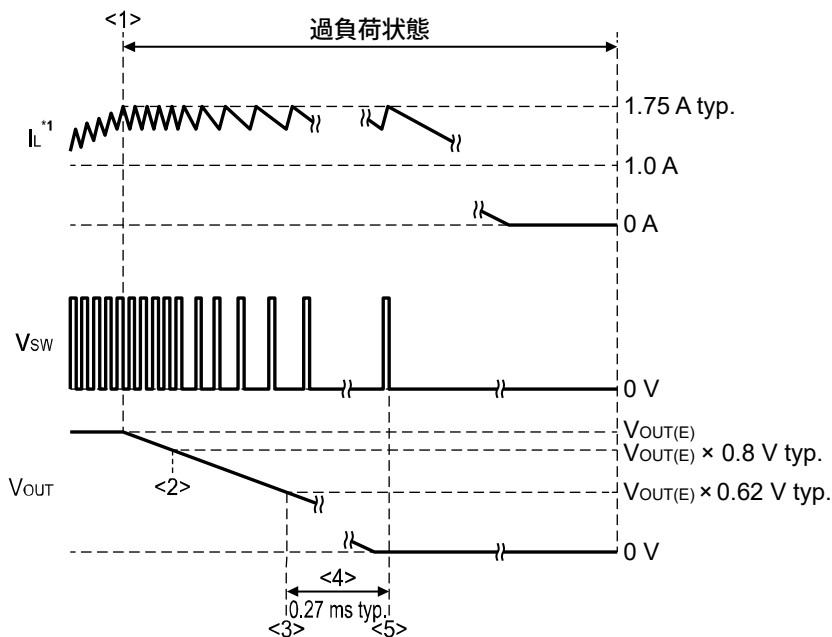
<1> 過電流検出

<2> $V_{OUT} < V_{OUT(E)} \times 0.8 \text{ V typ.}$ 検出後、周波数フォールドバック機能が有効

<3> $V_{OUT} < V_{OUT(E)} \times 0.62 \text{ V typ.}$ 検出

<4> 0.27 ms経過

<5> スイッチング動作停止（短絡保護検出状態）



*1. インダクタの電流

図7

また、以下の条件でLatch状態はリセットされます。

- ・ UVLO検出時
- ・ EN端子が "H" から "L" に変化するとき

11. プリバイアス対応ソフトスタート機能

本ICはプリバイアス対応ソフトスタート回路を内蔵しています。

プリバイアス対応ソフトスタート回路を電源の再起動などにより出力電圧 (V_{OUT}) に電荷が残っている状態、もしくは V_{OUT} があらかじめバイアスされている状態 (プリバイアス状態) で起動したとき、内部ソフトスタート電圧が V_{OUT} 端子から帰還する電圧を越えるまでスイッチング動作は停止し、 V_{OUT} は保持されます。ソフトスタート電圧が V_{OUT} 端子からの帰還電圧を越えるとスイッチング動作が再開し、 V_{OUT} は設定出力電圧 ($V_{OUT(S)}$) へ上昇します。そのため、プリバイアスされた V_{OUT} は低下することなく $V_{OUT(S)}$ に到達します。

プリバイアス非対応のソフトスタート回路では、スイッチング動作開始時にロウサイドパワーMOS FETが C_{OUT} の残留電荷を放電することにより大電流が流れてICを損傷する可能性があります。プリバイアス対応ソフトスタート回路では、スイッチング動作開始時の大電流からICを守り、アプリケーション回路の電源設計を容易にします。

本ICでは、ソフトスタート回路により V_{OUT} が徐々に $V_{OUT(S)}$ へ到達します。

以下の場合、ラッシュカレントおよび V_{OUT} のオーバーシュートが抑制されます。

- ・ EN端子が "L" から "H" に変化するとき
- ・ UVLO動作解除時^{*1}
- ・ サーマルシャットダウン動作解除時^{*1}
- ・ 短絡保護検出状態からの復帰時^{*1}

^{*1}. この場合、ソフトスタートウェイト時間は省略されます。

EN端子に "H" を入力し、ソフトスタートウェイト時間 (t_{SSW}) = 0.08 ms typ. 経過後、ソフトスタート回路が動作を開始します。 V_{OUT} が上昇を開始してから $V_{OUT(S)} \times 90\%$ に到達するまでの時間は0.25 ms typ. に内部で設定されています。

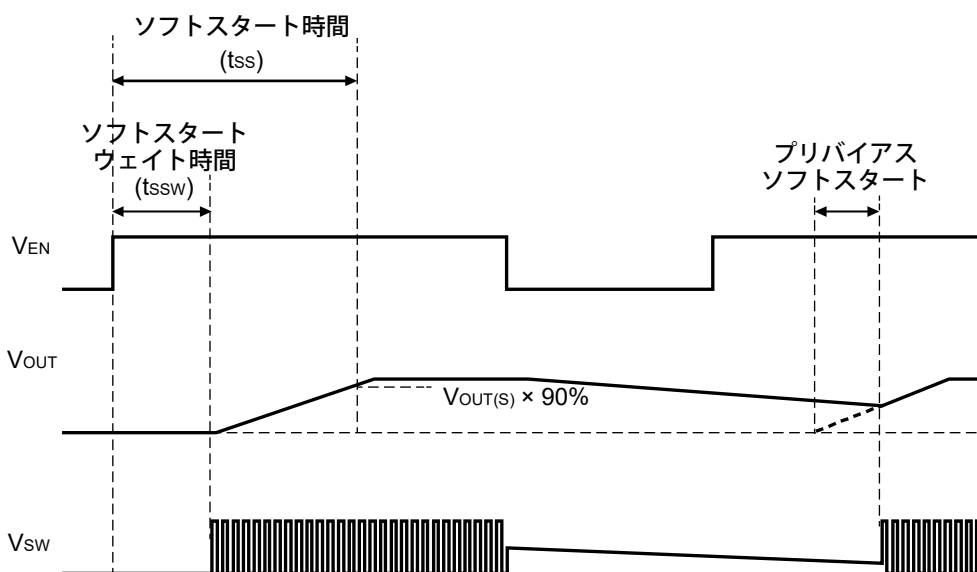


図8

12. 出力放電機能

本ICのE, Fタイプは、出力容量 C_{OUT} を放電する出力放電機能を備えています。

EN端子 = "L" 時にSW端子に接続された95 Ω typ. の出力放電スイッチがオンし、 C_{OUT} を放電します。

13. パワーグッド機能

本ICは出力電圧 (V_{OUT}) を監視するNchオープンドレイン出力のパワーグッド機能を備えています。 V_{OUT} がパワーグッド検出しきい値内のとき、PG端子のNchトランジスタがオフし "H" を出力します。 V_{OUT} がパワーグッド解除しきい値外のとき、PG端子のNchトランジスタがオンするためPG端子はプルダウンされ "L" を出力します。

また、以下の場合にもPG端子はプルダウンされ "L" を出力します。

- ・ EN端子が "L" レベル
- ・ UVLO検出時
- ・ サーマルシャットダウン検出時
- ・ ソフトスタート動作中

"L" 出力時は70 Ω typ.でプルダウンされ、電源でプルアップする場合のプルアップ抵抗値は3 k Ω ~ 100 k Ω が目安です。検出しきい値と解除しきい値には4% typ.のヒステリシス幅があります。パワーグッド応答時間は検出、解除ともに10 μ s typ.の応答遅延時間があります。

PG端子は外部抵抗でプルアップしますが印加電圧が絶対最大定格を越えないようにしてください。パワーグッド出力を使用しない場合はオープンまたはGNDに接続してください。

また、PG端子をほかのS-19952/19953シリーズ、S-19954/19955シリーズのEN端子に接続することでシーケンス動作が可能です。

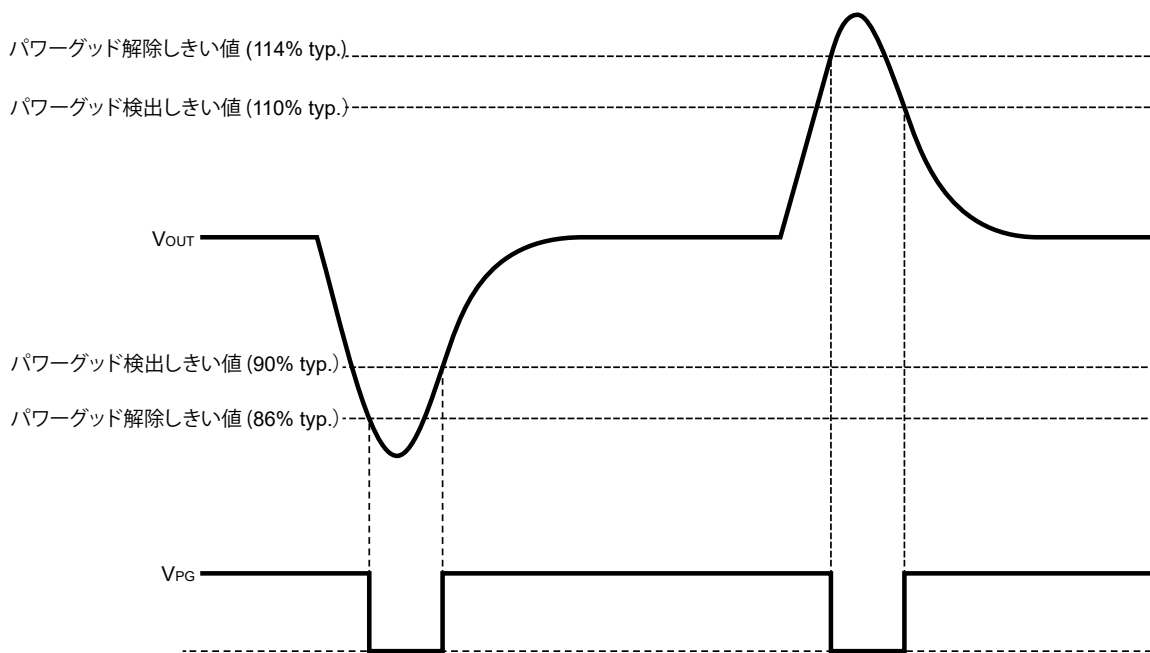
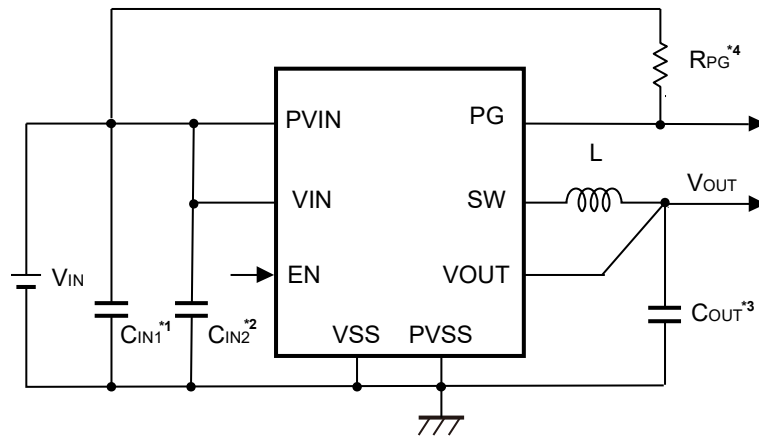


図9

表11

状態	パワーグッド出力	
動作時 ($V_{EN} \geq V_{SH}$)	$V_{OUT} \geq V_{OUT(E)} \times TH_{PG_UF}$ (114% typ.), V_{OUT} 立ち上がり	"L"
	$V_{OUT} \leq V_{OUT(E)} \times TH_{PG_UR}$ (110% typ.), V_{OUT} 立ち下がり	"H" (High-Z)
	$V_{OUT} \geq V_{OUT(E)} \times TH_{PG_LR}$ (90% typ.), V_{OUT} 立ち上がり	"H" (High-Z)
	$V_{OUT} \leq V_{OUT(E)} \times TH_{PG_LF}$ (86% typ.), V_{OUT} 立ち下がり	"L"
シャットダウン動作時	$V_{EN} < V_{SL}$	"L"
UVLO 検出時	$V_{IN} < V_{UVLO-}$	"L"
サーマルシャットダウン検出時	$T_{SD} < T_j$	"L"
ソフトスタート動作中		"L"

■ 標準回路



- *1. C_{IN1} は入力安定用のコンデンサです。 C_{IN2} を使わない場合は C_{IN1} をIC直近に接続してください。
- *2. C_{IN2} は入力安定用のコンデンサです。動作が安定しない場合、IC直近にデカップリングコンデンサ C_{IN2} を接続し、 C_{IN2} と並列に C_{IN1} を接続してください。
- *3. C_{OUT} は出力安定用のコンデンサです。
- *4. R_{PG} はパワーグッドプルアップ抵抗です。PG端子未使用時はオープンまたはGNDに接続してください。

図10

注意 上記接続図は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、定数を設定してください。

■ 外付け部品の選定

各外付け部品の推奨値を表12に、各推奨部品を表13～表16に示します。
入力コンデンサ (C_{IN1}, C_{IN2})、出力コンデンサ (C_{OUT}) を選定する際は、温度範囲、直流重畳特性を考慮してください。
インダクタ (L) 選定の際は、温度範囲、直流重畳特性、定格電流値を考慮してください。

表12

入力電圧範囲	V _{OUT}	C _{IN1}	C _{IN2}	C _{OUT}	L
2.7 V ~ 5.5 V	0.8 V ~ 1.2 V	10 μF	0.1 μF	10 μF	1.5 μH
	0.8 V ~ 3.3 V	10 μF	0.1 μF	10 μF	2.2 μH
2.7 V ~ 3.6 V	0.8 V ~ 1.8 V	10 μF	0.1 μF	10 μF	1.5 μH

表13 推奨コンデンサ (C_{IN1}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L×W×H)
TDK株式会社	CGA4J1X7S1C106K125AC	10 μF	16 V	2.0 mm × 1.25 mm × 1.25 mm
TDK株式会社	CGA4J3X7S1A106K125AB	10 μF	10 V	2.0 mm × 1.25 mm × 1.25 mm
株式会社村田製作所	GCM21BC71C106KE36#	10 μF	16 V	2.0 mm × 1.25 mm × 1.25 mm

表14 推奨コンデンサ (C_{IN2}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L×W×H)
TDK株式会社	CGA2B1X7R1C104K050BC	0.1 μF	16 V	1.0 mm × 0.5 mm × 0.5 mm

表15 推奨コンデンサ (C_{OUT}) 一覧

メーカー	型番	容量値	耐圧	サイズ (L×W×H)
TDK株式会社	CGA4J1X7S1C106K125AC	10 μF	16 V	2.0 mm × 1.25 mm × 1.25 mm
TDK株式会社	CGA4J3X7S1A106K125AB	10 μF	10 V	2.0 mm × 1.25 mm × 1.25 mm
株式会社村田製作所	GCM21BC71C106KE36#	10 μF	16 V	2.0 mm × 1.25 mm × 1.25 mm
TDK株式会社	CGA3E1X7T0J106M080AC	10 μF	6.3 V	1.6 mm × 0.8 mm × 0.8 mm
株式会社村田製作所	GCM188D70J106ME36#	10 μF	6.3 V	1.6 mm × 0.8 mm × 0.8 mm

表16 推奨インダクタ (L) 一覧

メーカー	型番	インダクタンス	温度範囲	サイズ (L×W×H)
TDK株式会社	TFM201610ALMA1R5MTAA	1.5 μH	-55°C ~ 150°C	2.0 mm × 1.6 mm × 1.0 mm
TDK株式会社	TFM252012ALMA1R5MTAA	1.5 μH	-55°C ~ 150°C	2.5 mm × 2.0 mm × 1.2 mm
株式会社村田製作所	DFE2MCAH1R5MJ0#	1.5 μH	-40°C ~ 150°C	2.5 mm × 2.0 mm × 1.2 mm
TDK株式会社	TFM252012ALMA2R2MTAA	2.2 μH	-55°C ~ 150°C	2.5 mm × 2.0 mm × 1.2 mm
TDK株式会社	TFM201610ALMA2R2MTAA	2.2 μH	-55°C ~ 150°C	2.0 mm × 1.6 mm × 1.0 mm

1. 入力コンデンサ (C_{IN1}, C_{IN2})

C_{IN1}は入力安定用のコンデンサです。電源ラインに発生するリップル電圧、スイッチングノイズを抑制する効果があります。10 μF以上のセラミックコンデンサを推奨します。IC直近にデカップリングコンデンサC_{IN2}を接続しC_{IN2}と並列にC_{IN1}を接続すると、動作安定化に効果的です。C_{IN2}を使用しない場合は、C_{IN1}をIC直近に接続してください。選定の際は、温度範囲、直流重畳特性を十分考慮してください。

2. 出力コンデンサ (C_{OUT})

C_{OUT}は出力電圧を平滑化するために使用されます。V_{OUT}に発生するリップル電圧 (V_{ripple}) はC_{OUT}に反比例します。ESRが十分に小さいコンデンサを選択した場合、電流連続モード時のV_{ripple}は次式で計算できます。選定の際は、温度範囲、直流重畳特性を十分考慮してください。

$$V_{\text{ripple}} = \frac{\Delta I_L}{8 \times f_{\text{osc}} \times C_{\text{OUT}}}$$

また、C_{OUT}はフィードバックループの安定性に寄与するため、10 μF以上のセラミックコンデンサを推奨します。極端に大きな容量値を選択すると起動時に過電流保護機能が作動し、起動不良を引き起こす可能性があります。

3. インダクタ (L)

電流モード制御固有のサブハーモニック発振を抑制するため、最適な値のLを選択する必要があります。IC内部のスローブ補償を考慮して、1.5 μH ~ 2.2 μHのインダクタを入力電圧範囲およびV_{OUT}に応じて選択してください。選定の際は、直流重畳特性、自己温度上昇を含めた動作温度範囲を十分考慮してください。

Lの選定におきましては、定格電流にご注意ください。定格電流を越える電流がインダクタに流れると、インダクタは磁気飽和を起し、著しい効率の低下と大電流によるICの破壊を引き起こす可能性があります。

電流連続モード時のインダクタに流れるリップル電流 (ΔI_L)、ピーク電流 (I_{PK}) は、それぞれ次式で計算されます。ΔI_Lは、一般的に最大出力電流の約30%に設定されます。I_{PK}はインダクタの定格電流を越えないようにしてください。

$$\Delta I_L = \frac{V_{\text{OUT}} \times (V_{\text{IN}} - V_{\text{OUT}})}{f_{\text{osc}} \times L \times V_{\text{IN}}}$$

$$I_{\text{PK}} = I_{\text{OUT}} + \frac{\Delta I_L}{2}$$

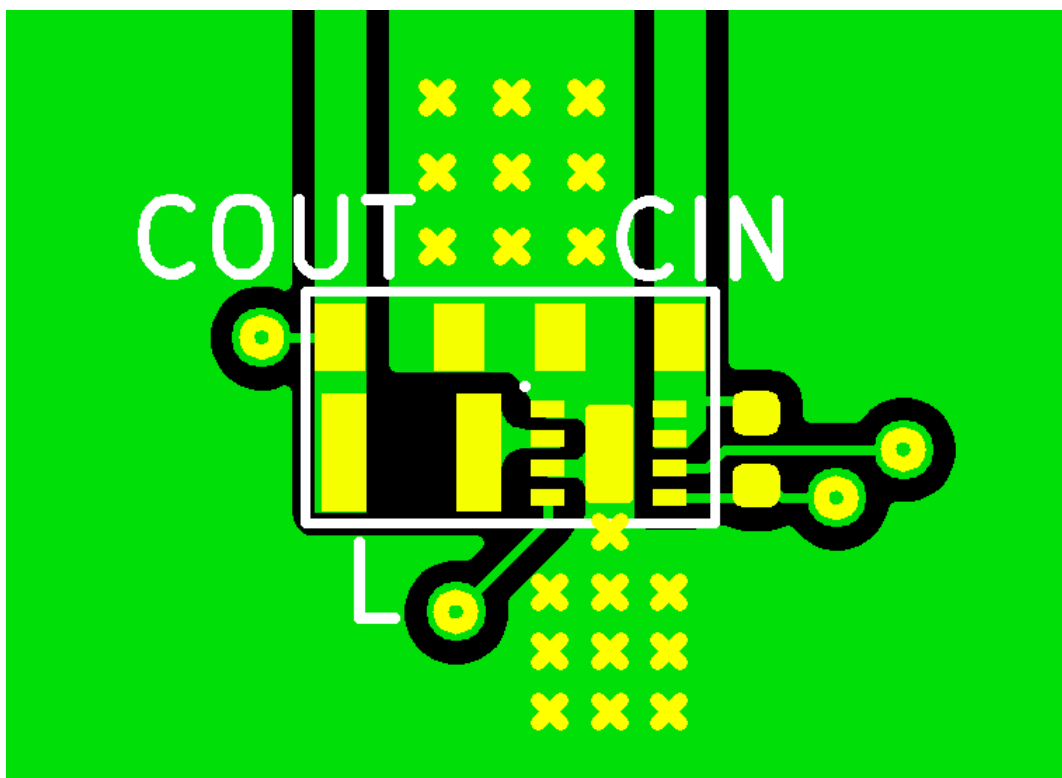
V_{OUT}がV_{SS}に短絡する等フォールト状態となってもインダクタの定格電流を確保する場合は、定格電流が制限電流 (I_{LIM}) の最大値以上のインダクタを選択する必要があります。

注意 一般にスイッチングレギュレータは外付け部品の選択によっては発振の可能性があります。
実際のアプリケーションで温度特性を含めた十分な評価を行い発振が起こらないことを確認してください。

■ 基板レイアウトのガイドライン

本ICの基板レイアウトの際には、以下にご注意ください。

- ・ C_{IN} はできるだけVIN端子とVSS端子の近くに配置してください。 C_{IN} の配置を最優先にしてください。
- ・ C_{IN} はICと同じ表面層に実装してください。サーマルビアを介して接続すると、サーマルビアのインピーダンスが影響して動作が不安定になる場合があります。
- ・ IC直近にデカップリングコンデンサ C_{IN2} を接続し C_{IN2} と並列に C_{IN1} を接続すると、動作安定化に効果的です。 C_{IN2} を使用しない場合は、 C_{IN1} をIC直近に接続してください。
- ・ 不安定な動作を避けるため、VOUT端子の配線はSW端子の配線等、ノイズ源に近づけないでください。VOUT端子の配線をGNDパターンで囲んでも構いません。
- ・ PVSS端子とVSS端子を表面層のGNDパターンで接続してください。
- ・ GNDパターンはできるだけ広くしてください。
- ・ 十分に放熱するようGNDパターンでサーマルビアを配置してください。
- ・ SW端子には大きな電流が流れます。寄生容量と放射ノイズを最小化するためにSW端子に接続するパターンの配線面積を小さくしてください。
- ・ SW端子→L→ C_{OUT} →PVSS端子とVSS端子のループ配線を短くしてください。放射ノイズの低減に効果的です。
- ・ SW端子のパターンはICの下には配線しないでください。
- ・ インダクタ (L) の直下は、表面層や裏面層を含めできるだけパターンを引かないでください。



トータルサイズ 5.5 mm × 3.1 mm = 17.05 mm²

図11 参考基板パターン

注意 上記パターン図面は、動作を保証するものではありません。実際のアプリケーションで十分な評価の上、パターンを決定してください。

備考 パワーグッドプルアップ抵抗 (R_{PG}) はオプションです。

■ 注意事項

- ・ 外付けのコンデンサ、インダクタ等はできるだけICの近くに実装し、一点アースとなるようにしてください。
- ・ スイッチングレギュレータを含むICでは、特有のリプル電圧、スパイクノイズが生じます。また電源投入時にラッシュカレントが流れます。これらは使用するインダクタおよびコンデンサ、電源のインピーダンスにより大きく影響されますので設計する場合は実機で十分評価をしてください。
- ・ PVIN (VIN) 端子 – PVSS (VSS) 端子間*1に接続されたC_{IN}の容量はバイパスコンデンサです。IC内部の電源を安定化させ、安定したスイッチング動作を促します。バイパスコンデンサはICの近傍に最優先で配置してください。

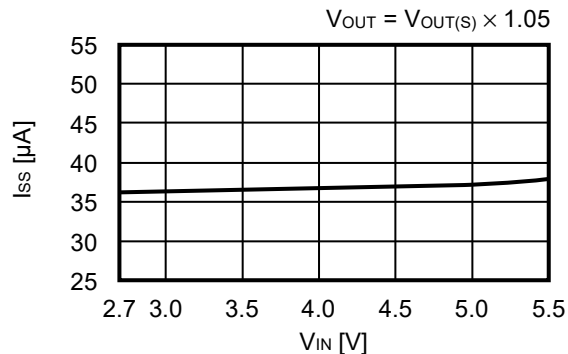
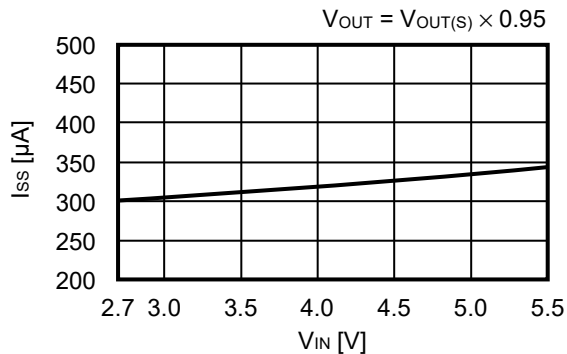
*1. "■ 標準回路" を参照してください。

- ・ IC直近にデカップリングコンデンサC_{IN2}を接続しC_{IN2}と並列にC_{IN1}を接続すると、動作安定化に効果的です。C_{IN2}を使用しない場合は、C_{IN1}をIC直近に接続してください。
- ・ 本ICは静電気に対する保護回路が内蔵されていますが、保護回路の性能を越える過大静電気がICに印加されないようにしてください。
- ・ 本ICの許容損失は実装する基板のサイズ、材質などによって大きく変動します。設計する場合は実機で十分評価をしてください。
- ・ 弊社ICを使用して製品を作る場合、その製品での当ICの使い方や製品の仕様また、出荷先の国などによって当ICを含めた製品が特許に抵触した場合、その責任は負いかねます。

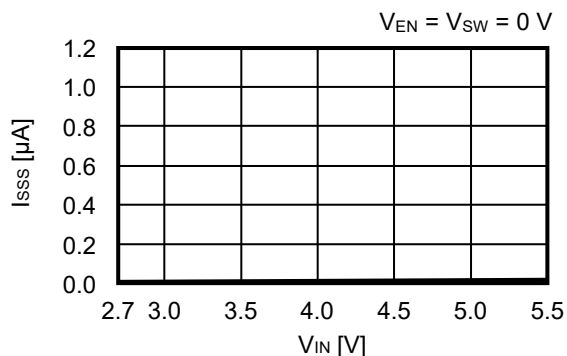
■ 諸特性データ (Typicalデータ)

1. 主要項目電源依存特性例 (Ta = +25°C)

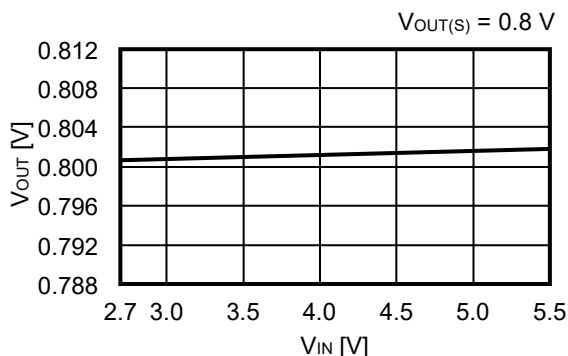
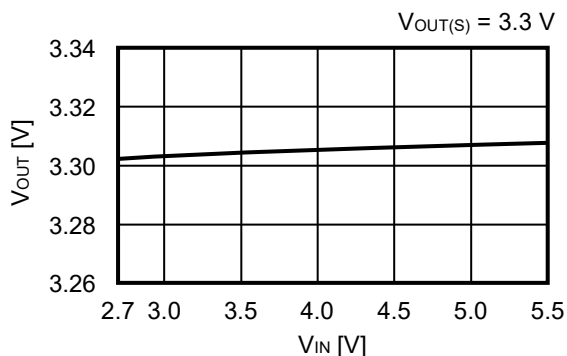
1.1 静止時消費電流 (I_{SS}) – 入力電圧 (V_{IN})



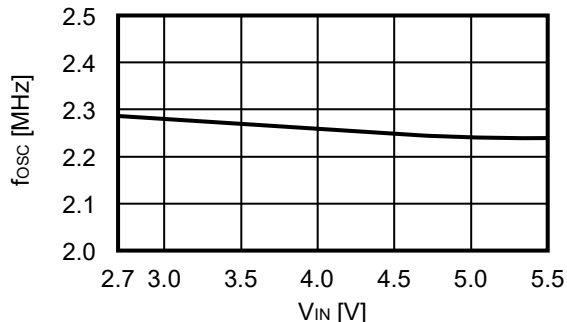
1.2 パワーオフ時消費電流 (I_{SSS}) – 入力電圧 (V_{IN})



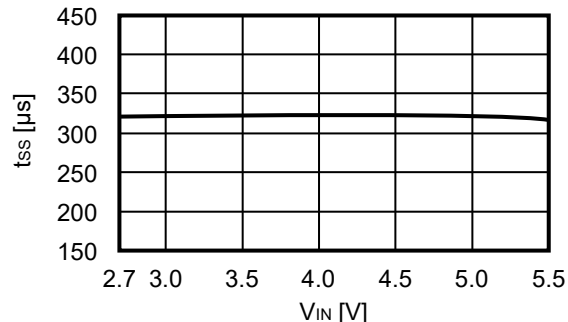
1.3 V_{OUT}検出電圧 (V_{OUT}) – 入力電圧 (V_{IN})



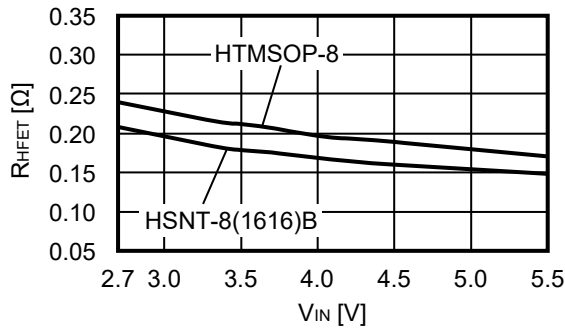
1.4 発振周波数 (f_{osc}) – 入力電圧 (V_{IN})



1.5 ソフトスタート時間 (t_{SS}) – 入力電圧 (V_{IN})

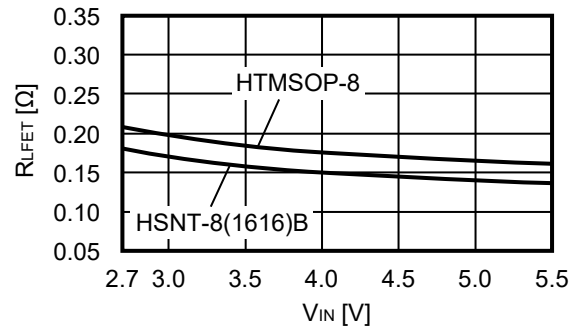


1.6 ハイサイドパワー-MOS FETオン抵抗 (R_{HFET}) - 入力電圧 (V_{IN})



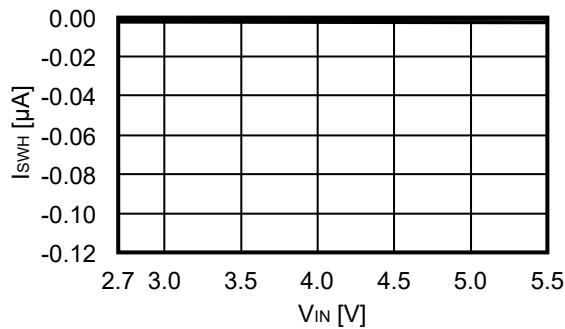
備考 HTMSOP-8: 開発中

1.7 ロウサイドパワー-MOS FETオン抵抗 (R_{LFET}) - 入力電圧 (V_{IN})

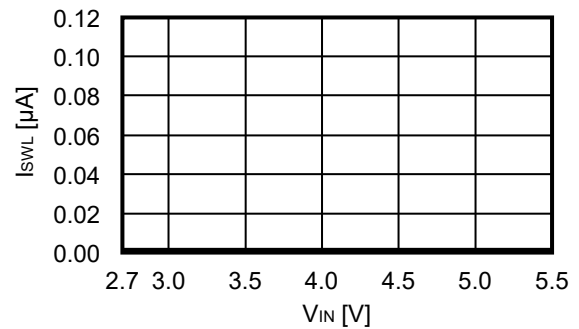


備考 HTMSOP-8: 開発中

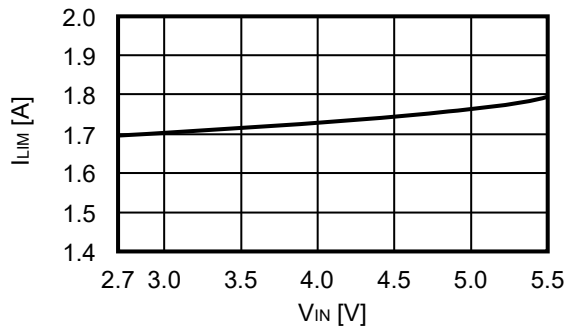
1.8 SW端子リーク電流 "H" (I_{SWH}) - 入力電圧 (V_{IN})



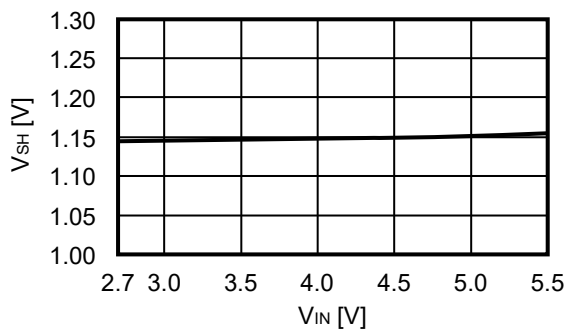
1.9 SW端子リーク電流 "L" (I_{SWL}) - 入力電圧 (V_{IN})



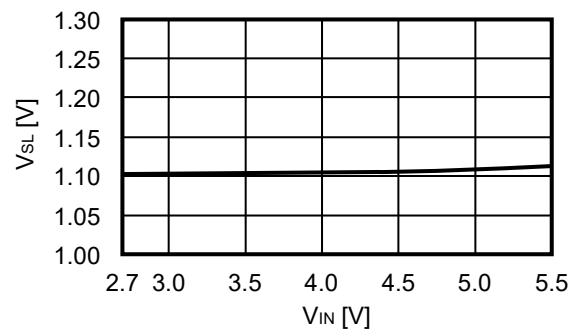
1.10 制限電流 (I_{LIM}) - 入力電圧 (V_{IN})



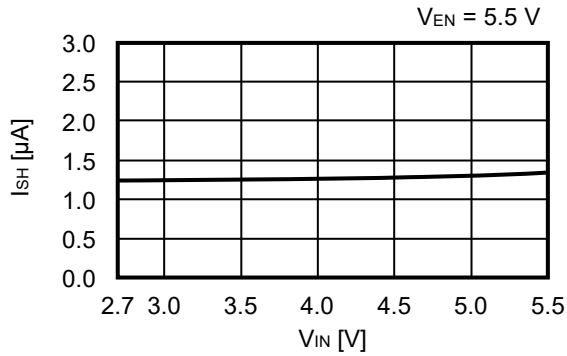
1.11 高レベル入力電圧 (V_{SH}) - 入力電圧 (V_{IN})



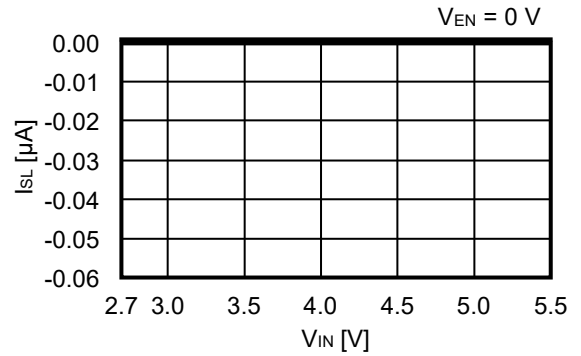
1.12 低レベル入力電圧 (V_{SL}) - 入力電圧 (V_{IN})



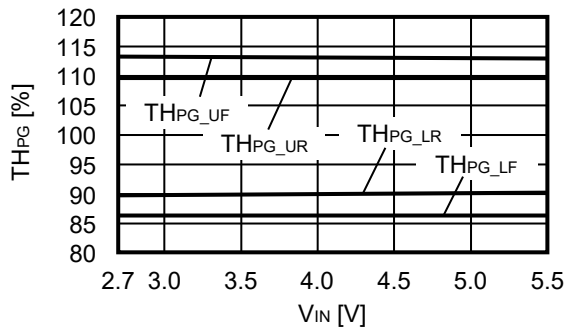
1.13 高レベル入力電流 (I_{SH}) – 入力電圧 (V_{IN})



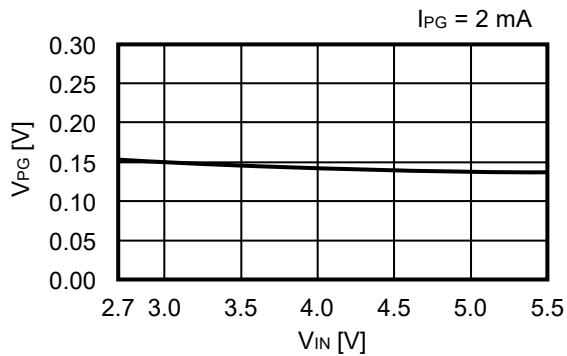
1.14 低レベル入力電流 (I_{SL}) – 入力電圧 (V_{IN})



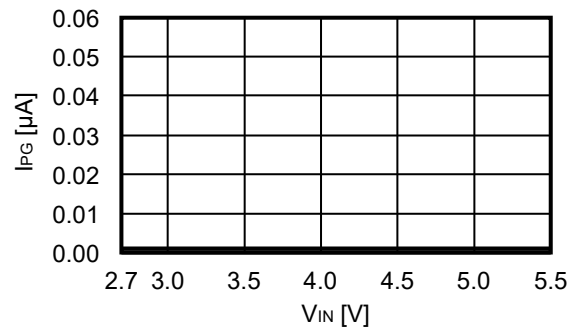
1.15 パワーグッドしきい値 (TH_{PG}) – 入力電圧 (V_{IN})



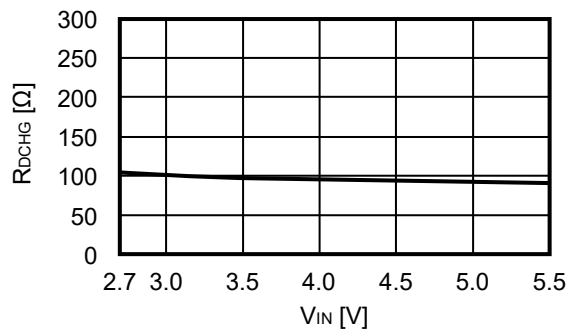
1.16 PG端子ロウレベル電圧 (V_{PG}) – 入力電圧 (V_{IN})



1.17 PG端子リーク電流 (I_{PG}) – 入力電圧 (V_{IN})

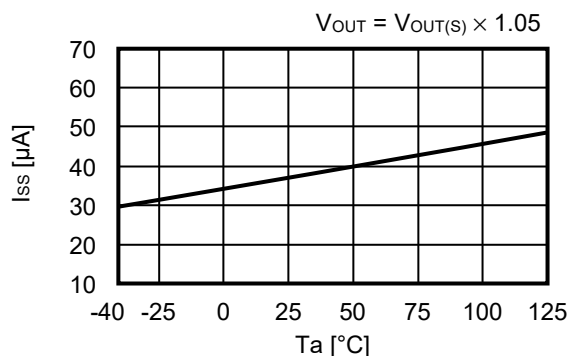
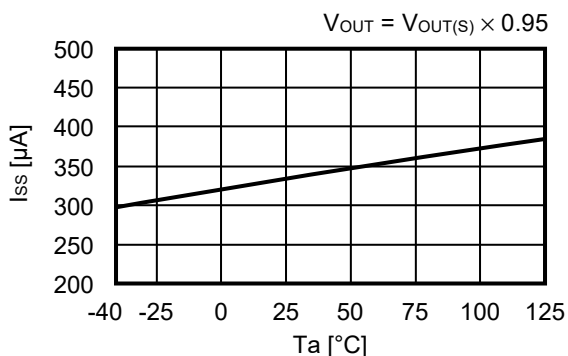


1.18 SW端子放電スイッチ抵抗値 (R_{DCHG}) – 入力電圧 (V_{IN})

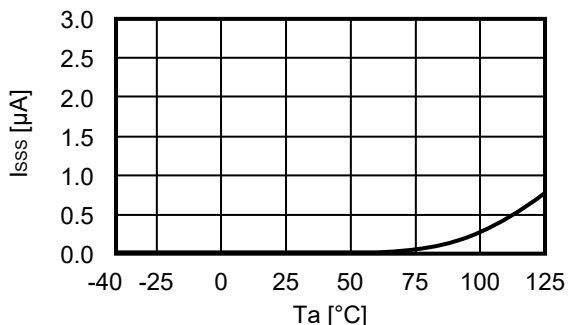


2. 主要項目温度特性例 (Ta = -40°C ~ +125°C, VIN = 5.0 V)

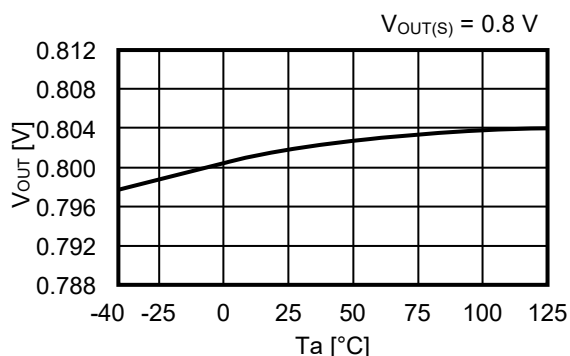
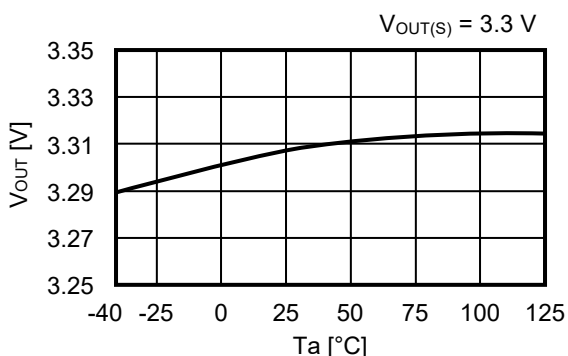
2.1 静止時消費電流 (Iss) – 温度 (Ta)



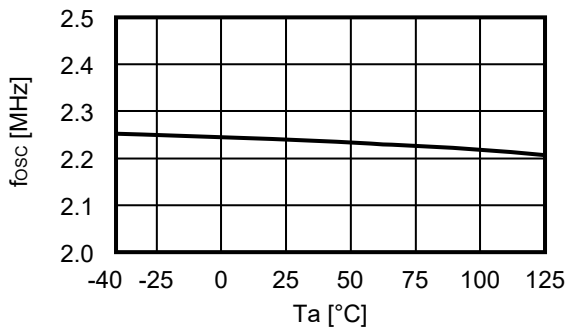
2.2 パワーオフ時消費電流 (Isss) – 温度 (Ta)



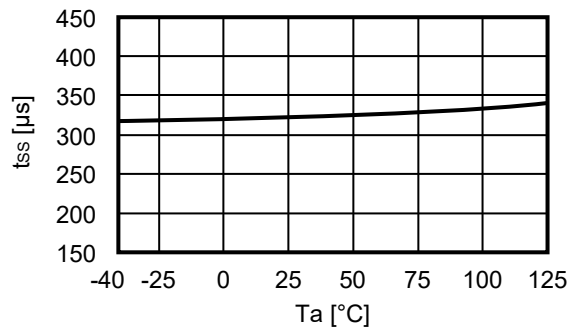
2.3 VOUT検出電圧 (VOUT) – 温度 (Ta)



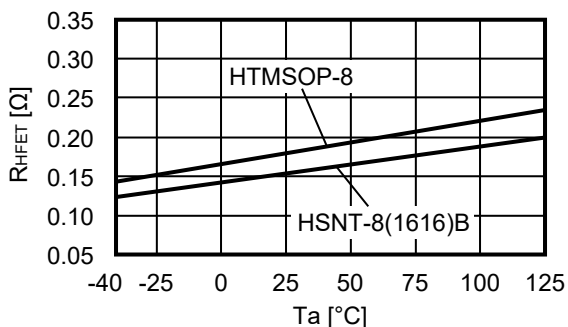
2.4 発振周波数 (fosc) – 温度 (Ta)



2.5 ソフトスタート時間 (tss) – 温度 (Ta)

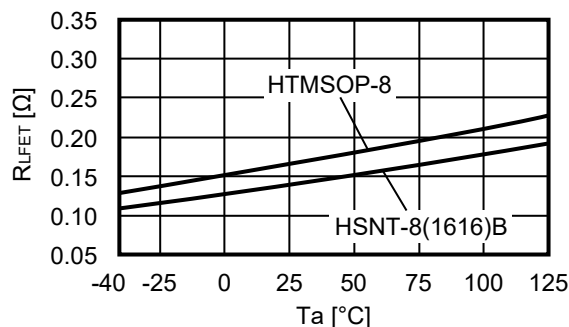


2.6 ハイサイドパワー-MOS FETオン抵抗 (R_{HFET}) - 温度 (T_a)



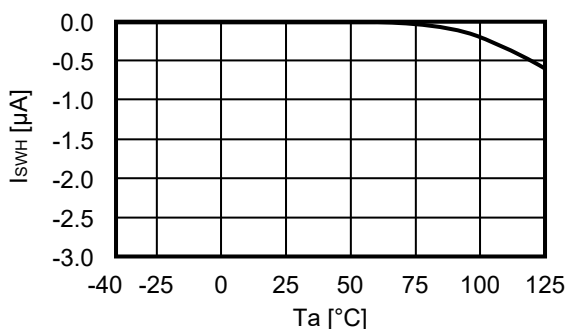
備考 HTMSOP-8: 開発中

2.7 ローサイドパワー-MOS FETオン抵抗 (R_{LFET}) - 温度 (T_a)

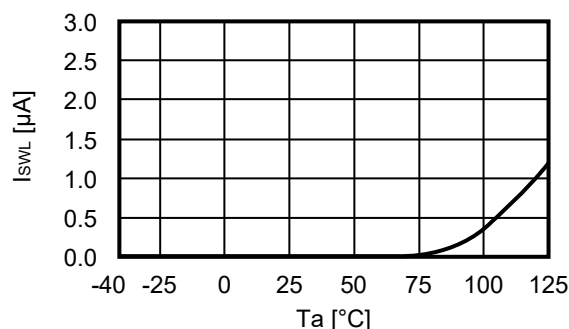


備考 HTMSOP-8: 開発中

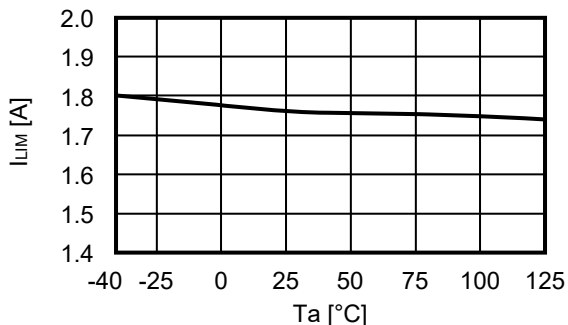
2.8 ハイサイドパワー-MOS FETリーク電流 (I_{SWH}) - 温度 (T_a)



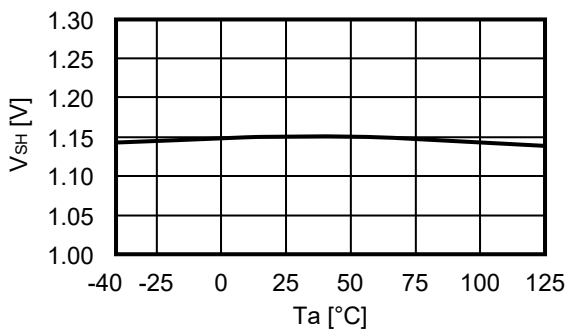
2.9 ローサイドパワー-MOS FETリーク電流 (I_{SWL}) - 温度 (T_a)



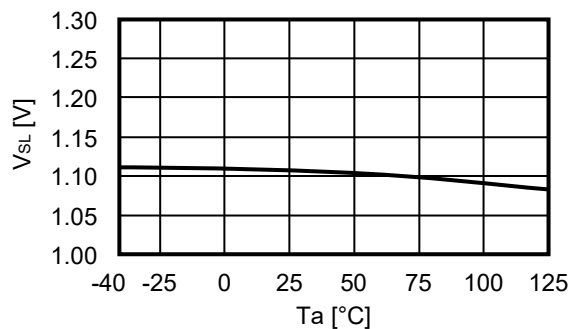
2.10 制限電流 (I_{LIM}) - 温度 (T_a)



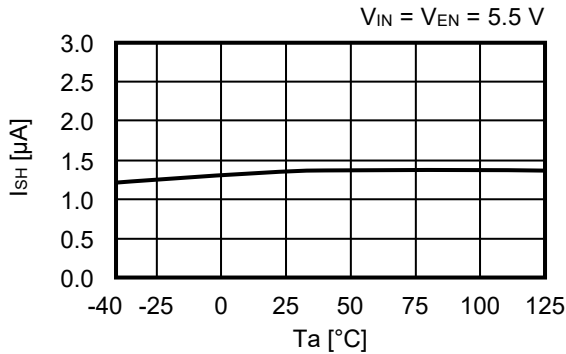
2.11 高レベル入力電圧 (V_{SH}) - 温度 (T_a)



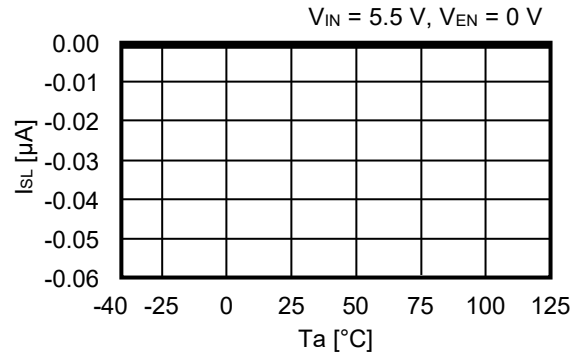
2.12 低レベル入力電圧 (V_{SL}) - 温度 (T_a)



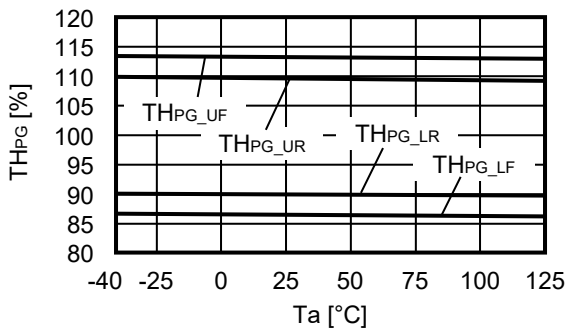
2.13 高レベル入力電流 (I_{SH}) – 温度 (T_a)



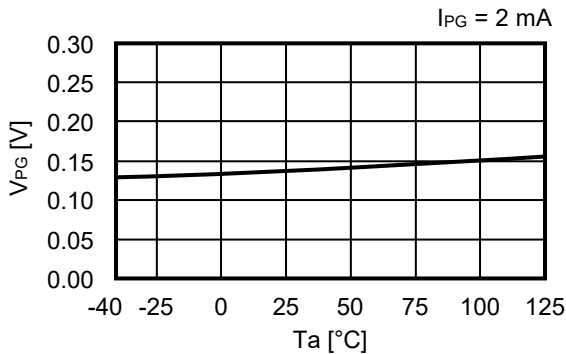
2.14 低レベル入力電流 (I_{SL}) – 温度 (T_a)



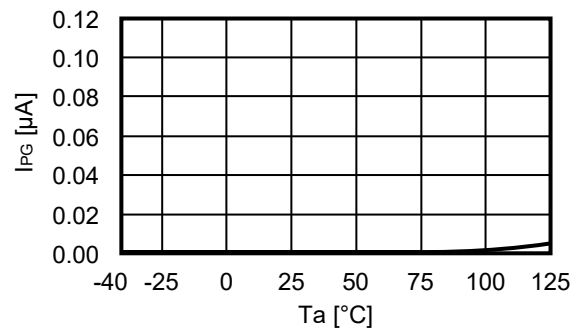
2.15 パワーグッドしきい値 (TH_{PG}) – 温度 (T_a)



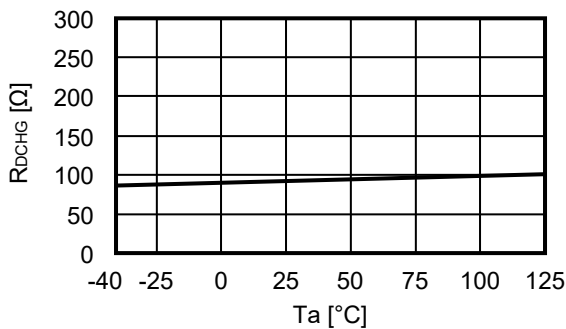
2.16 PG端子ロウレベル電圧 (V_{PG}) – 温度 (T_a)



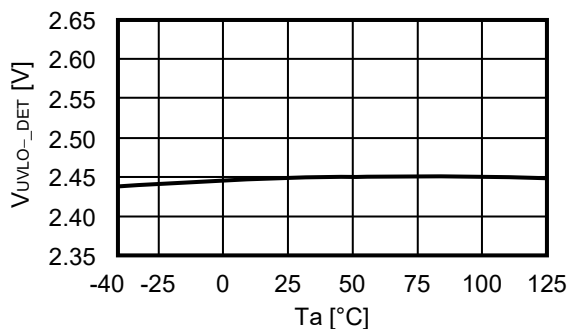
2.17 PG端子リーク電流 (I_{PG}) – 温度 (T_a)



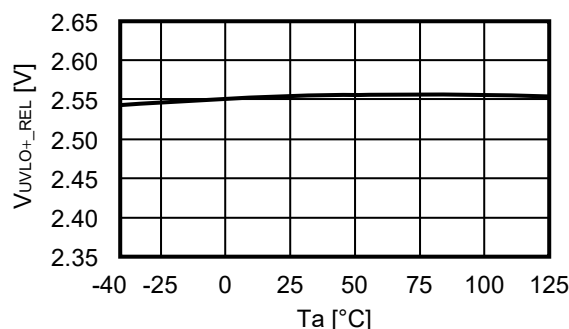
2.18 SW端子放電スイッチ抵抗値 (R_{DCHG}) – 温度 (T_a)



2.19 UVLO検出電圧 (V_{UVLO-}) – 温度 (Ta)



2.20 UVLO解除電圧 (V_{UVLO+}) – 温度 (Ta)



3. 過渡応答特性例 (Ta = +25°C)

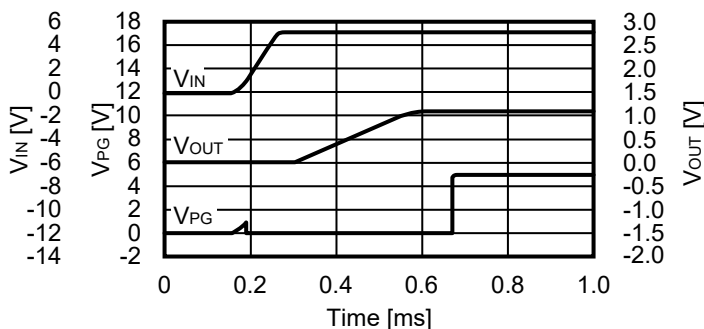
"3. 過渡応答特性例" では表17に示す外付け部品を使用しています。

表17

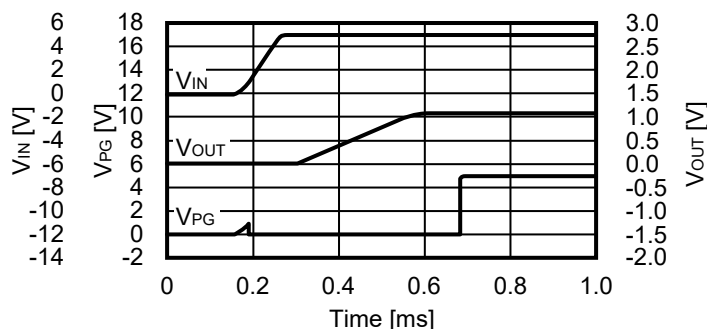
素子名	定数	メーカー	型番
インダクタ	1.5 μ H	TDK株式会社	TFM201610ALMA1R5MTAA
入力コンデンサ	10 μ F	TDK株式会社	CGA4J1X7S1C106K125AC
出力コンデンサ	10 μ F	TDK株式会社	CGA4J1X7S1C106K125AC
パワーグッドプルアップ抵抗	33 k Ω	-	-

3.1 電源投入 (V_{OUT(S)} = 1.1 V, V_{IN} = V_{EN} = 0 V → 5 V, Ta = +25°C, R_{PG} = 33 k Ω (V_{IN}に接続))

3.1.1 I_{OUT} = 1 mA

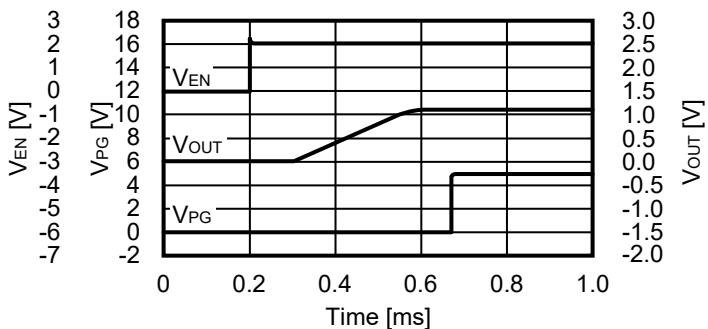


3.1.2 I_{OUT} = 1 A

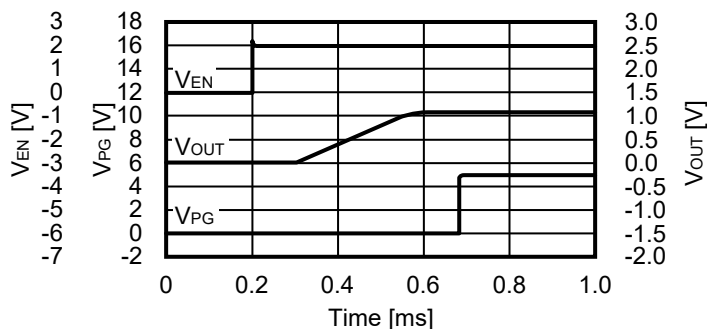


3.2 EN端子過渡応答特性 (V_{OUT(S)} = 1.1 V, V_{IN} = 5 V, V_{EN} = 0 V → 2 V, Ta = +25°C, R_{PG} = 33 k Ω (V_{IN}に接続))

3.2.1 I_{OUT} = 1 mA

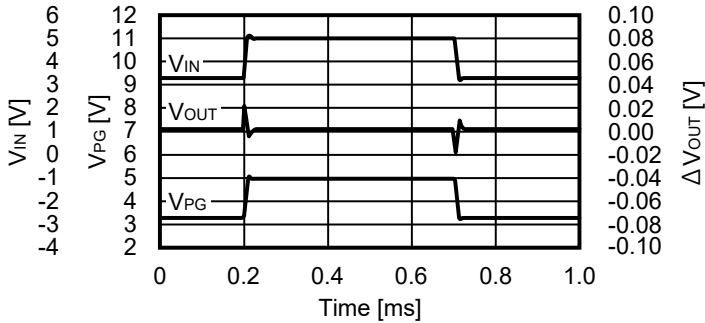


3.2.2 I_{OUT} = 1 A

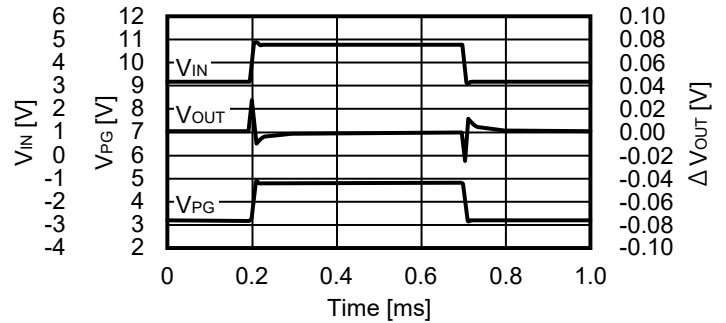


3.3 入力過渡応答 ($V_{OUT(S)} = 1.1\text{ V}$, $V_{IN} = 3.3\text{ V} \rightarrow 5\text{ V} \rightarrow 3.3\text{ V}$, $T_a = +25^\circ\text{C}$, $R_{PG} = 33\text{ k}\Omega$ (V_{IN} に接続))

3.3.1 $I_{OUT} = 1\text{ mA}$

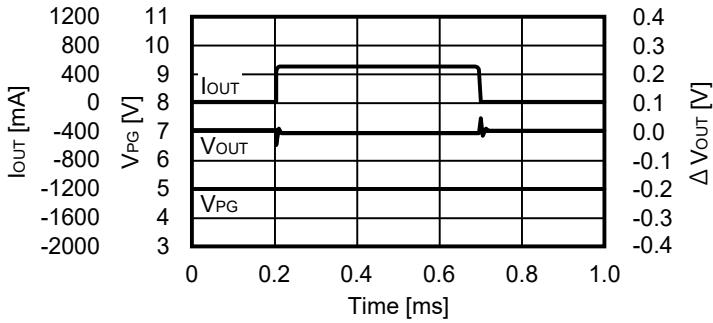


3.3.2 $I_{OUT} = 1\text{ A}$

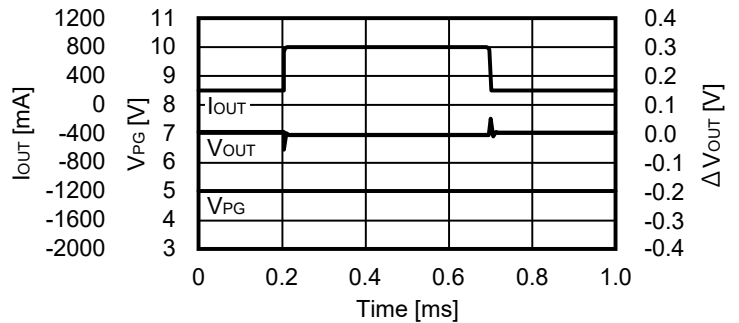


3.4 負荷過渡応答 ($V_{OUT(S)} = 1.1\text{ V}$, $V_{IN} = 5\text{ V}$, $T_a = +25^\circ\text{C}$, $R_{PG} = 33\text{ k}\Omega$ (V_{IN} に接続))

3.4.1 $I_{OUT} = 10\text{ mA} \rightarrow 500\text{ mA} \rightarrow 10\text{ mA}$

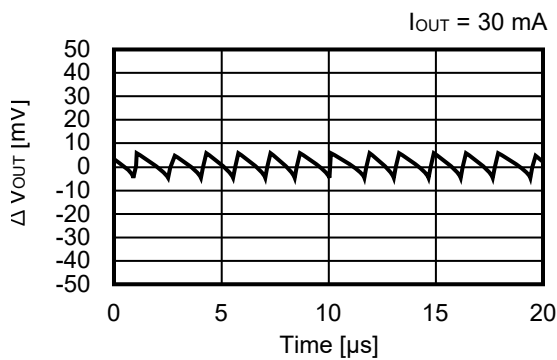


3.4.2 $I_{OUT} = 200\text{ mA} \rightarrow 800\text{ mA} \rightarrow 200\text{ mA}$

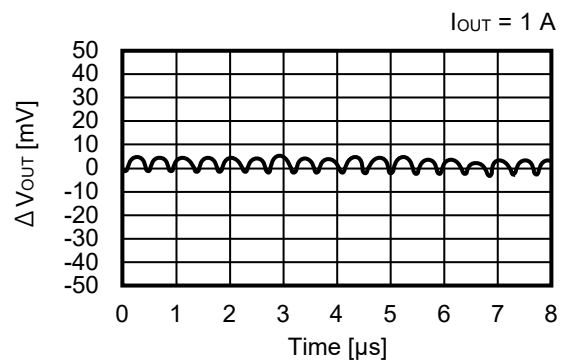


3.5 出力リップル電圧 ($V_{OUT(S)} = 1.1\text{ V}$, $V_{IN} = 5\text{ V}$, $T_a = +25^\circ\text{C}$)

3.5.1 S-19955シリーズ



3.5.2 S-19954/19955シリーズ



■ 参考データ

"■ 参考データ" では、表18に示す外付け部品を使用しています。

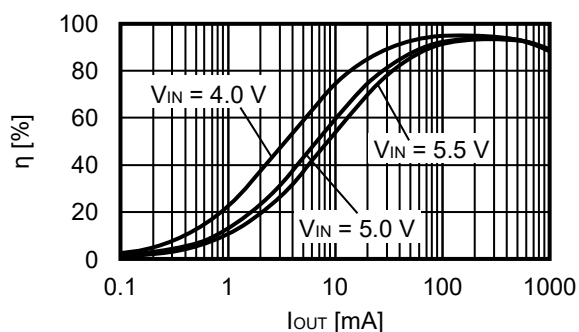
表18

条件	インダクタ (L)	入力コンデンサ (C _{IN})	出力コンデンサ (C _{OUT})
<1>	TFM201610ALMA2R2MTAA (2.2 μH) TDK株式会社	CGA4J1X7S1C106K125AC (10 μF) TDK株式会社	CGA4J3X7S1A106K125AB (10 μF) TDK株式会社
<2>	TFM201610ALMA1R5MTAA (1.5 μH) TDK株式会社	CGA4J1X7S1C106K125AC (10 μF) TDK株式会社	CGA4J3X7S1A106K125AB (10 μF) TDK株式会社

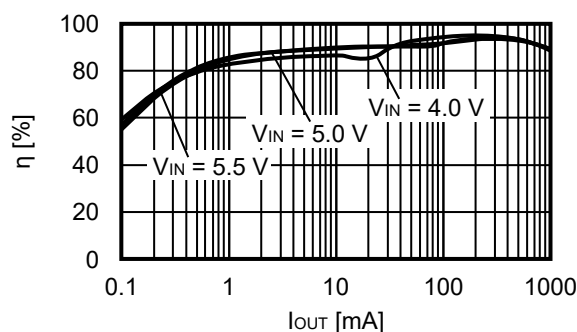
1. V_{OUT} = 3.3 V (外付け部品 : 条件<1>)

1.1 効率 (η) – 出力電流 (I_{OUT})

1.1.1 S-19954シリーズ

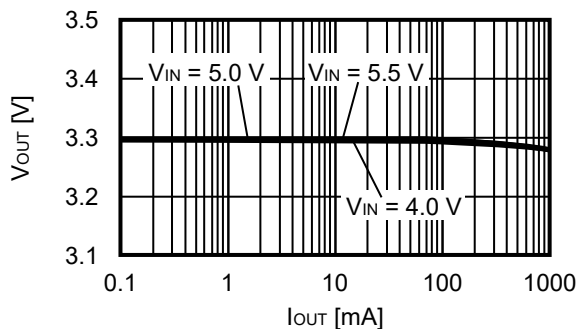


1.1.2 S-19955シリーズ

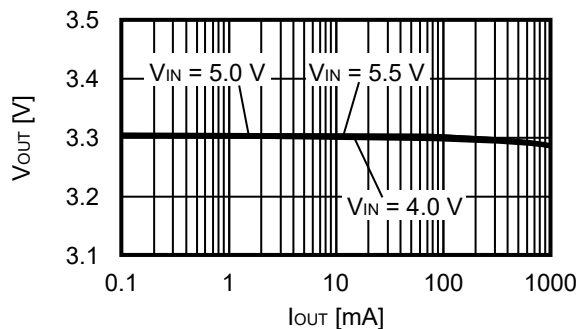


1.2 出力電圧 (V_{OUT}) – 出力電流 (I_{OUT})

1.2.1 S-19954シリーズ

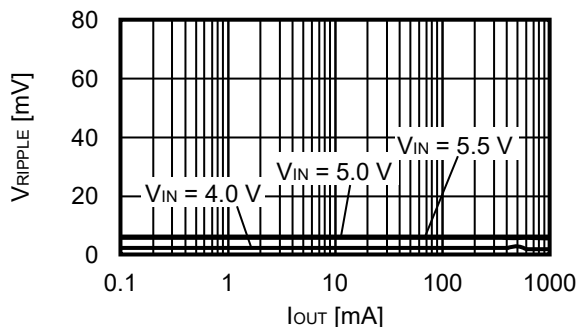


1.2.2 S-19955シリーズ

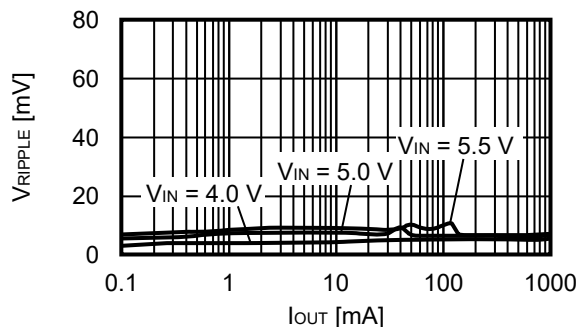


1.3 リップル電圧 (V_{RIPPLE}) – 出力電流 (I_{OUT})

1.3.1 S-19954シリーズ



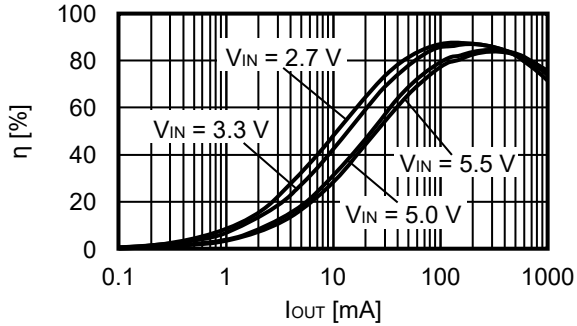
1.3.2 S-19955シリーズ



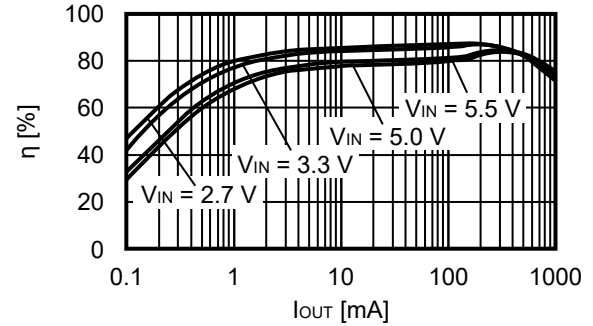
2. $V_{OUT} = 1.1\text{ V}$ (外付け部品 : 条件<2>)

2.1 効率 (η) – 出力電流 (I_{OUT})

2.1.1 S-19954シリーズ

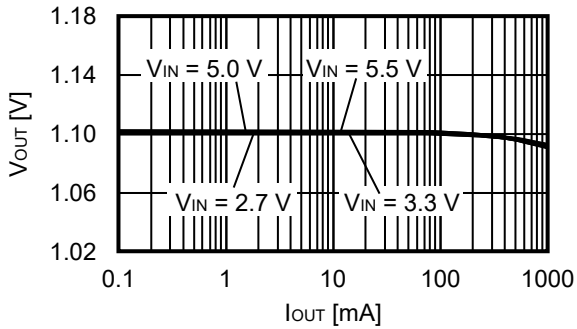


2.1.2 S-19955シリーズ

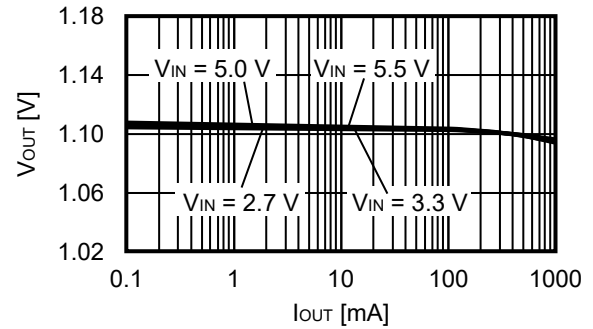


2.2 出力電圧 (V_{OUT}) – 出力電流 (I_{OUT})

2.2.1 S-19954シリーズ

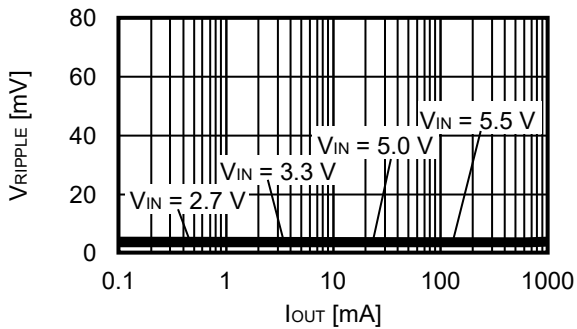


2.2.2 S-19955シリーズ

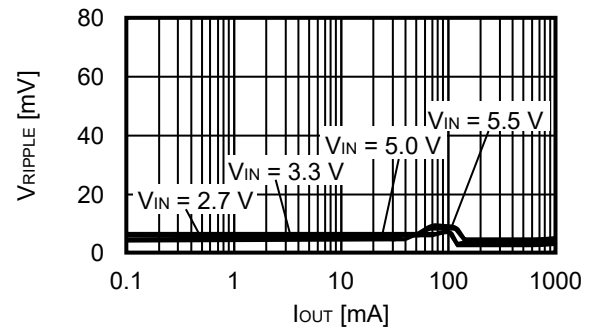


2.3 リップル電圧 (V_{RIPPLE}) – 出力電流 (I_{OUT})

2.3.1 S-19954シリーズ

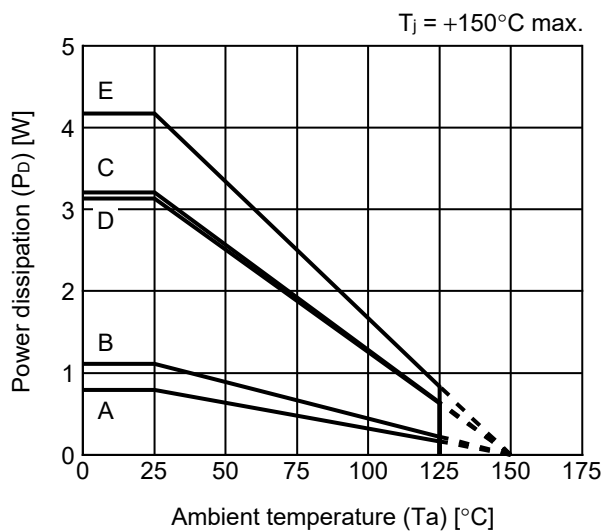


2.3.2 S-19955シリーズ



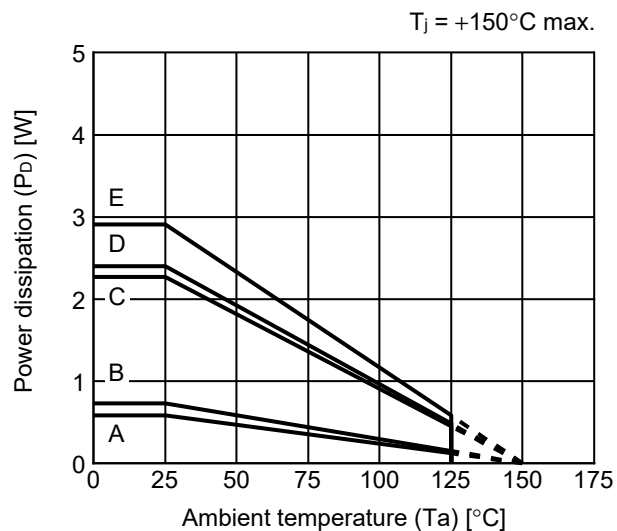
■ Power Dissipation

HTMSOP-8




Board	Power Dissipation (P_D)
A	0.79 W
B	1.11 W
C	3.21 W
D	3.13 W
E	4.17 W

HSNT-8(1616)B

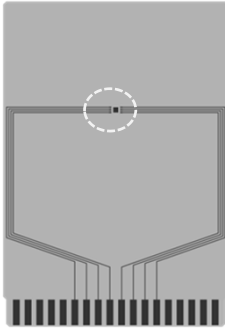


Board	Power Dissipation (P_D)
A	0.58 W
B	0.73 W
C	2.40 W
D	2.27 W
E	2.91 W

HTMSOP-8 Test Board

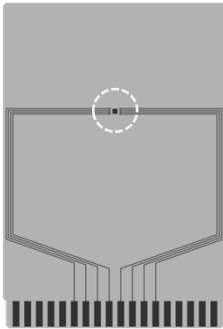
 IC Mount Area

(1) Board A



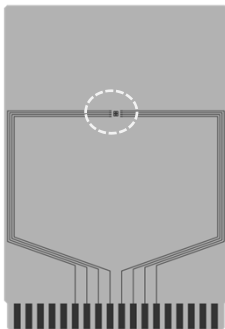
Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	2	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(2) Board B



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	

(3) Board C




Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



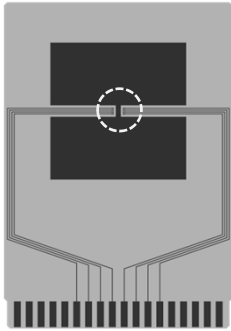
enlarged view

No. HTMSOP8-A-Board-SD-1.0

HTMSOP-8 Test Board

 IC Mount Area

(4) Board D

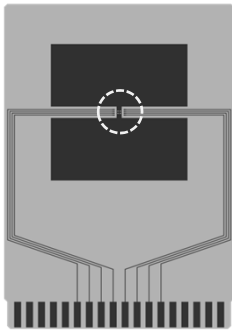


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E



Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



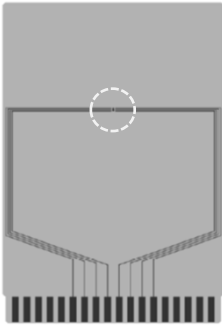
enlarged view

No. HTMSOP8-A-Board-SD-1.0

HSNT-8(1616)B Test Board

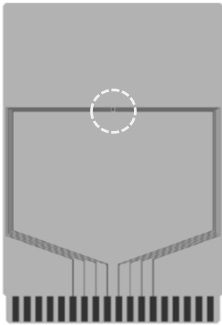


(1) Board A



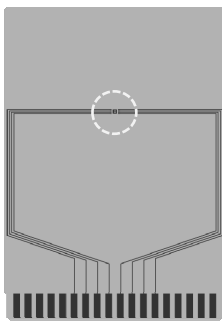
Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		2
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	-
	3	-
	4	74.2 x 74.2 x t0.070
Thermal via		-

(2) Board B



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		-

(3) Board C



Item		Specification
Size [mm]		114.3 x 76.2 x t1.6
Material		FR-4
Number of copper foil layer		4
Copper foil layer [mm]	1	Land pattern and wiring for testing: t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via		Number: 4 Diameter: 0.3 mm



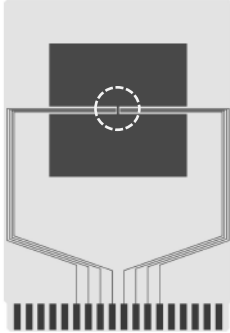
enlarged view

No. HSNT8-C-Board-SD-1.0

HSNT-8(1616)B Test Board



(4) Board D

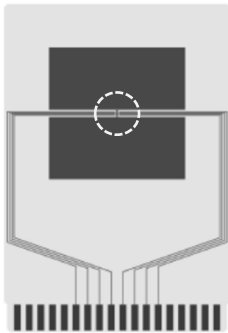


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	-	



enlarged view

(5) Board E

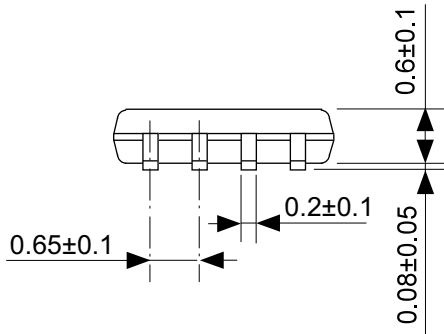
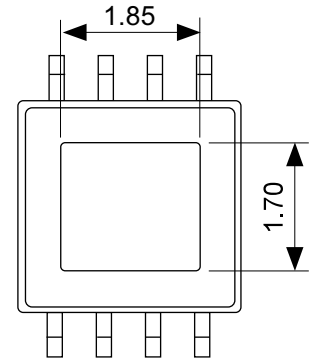
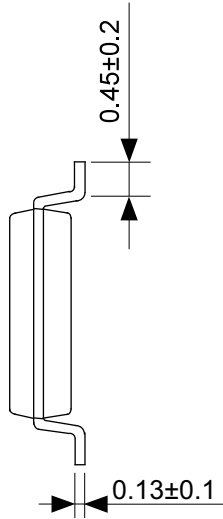
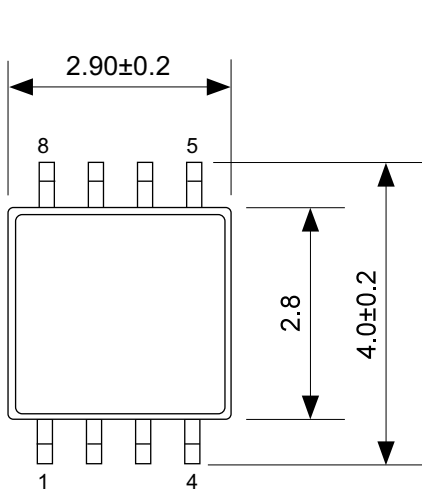


Item	Specification	
Size [mm]	114.3 x 76.2 x t1.6	
Material	FR-4	
Number of copper foil layer	4	
Copper foil layer [mm]	1	Pattern for heat radiation: 2000mm ² t0.070
	2	74.2 x 74.2 x t0.035
	3	74.2 x 74.2 x t0.035
	4	74.2 x 74.2 x t0.070
Thermal via	Number: 4 Diameter: 0.3 mm	



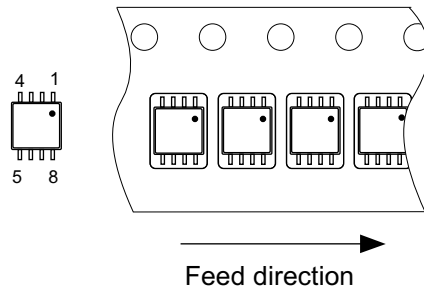
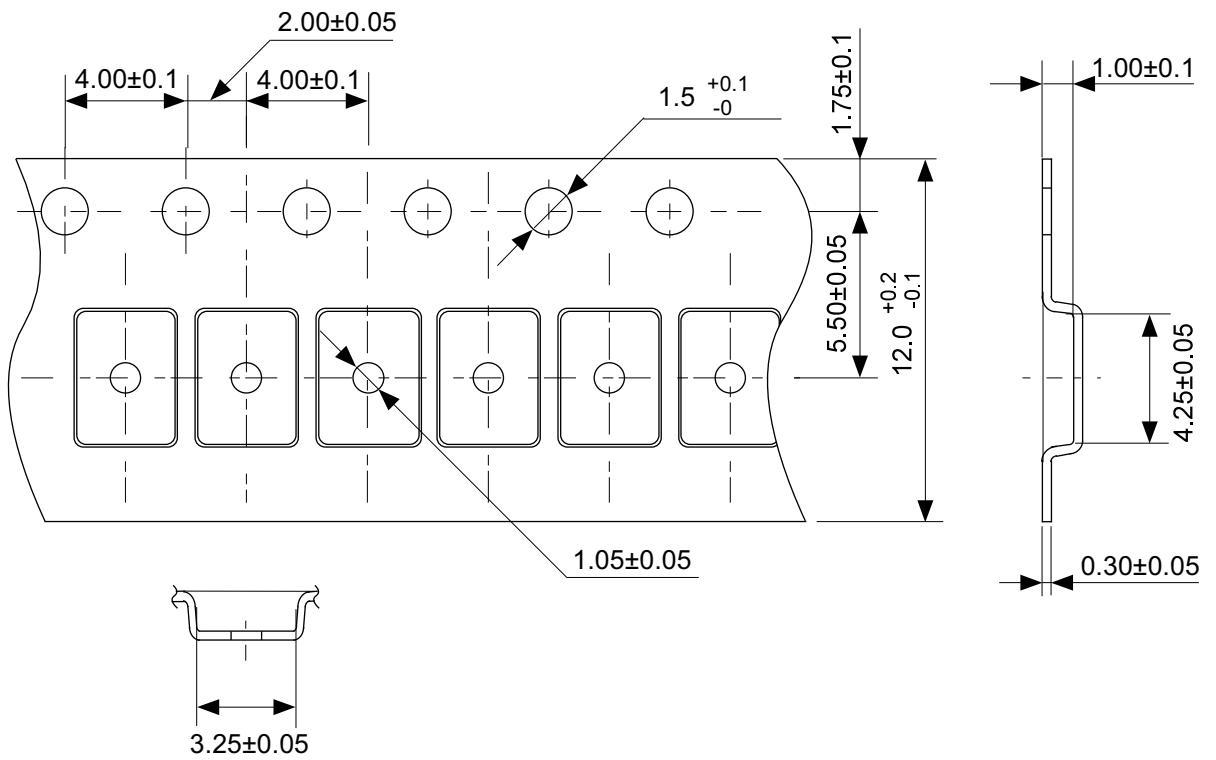
enlarged view

No. HSNT8-C-Board-SD-1.0



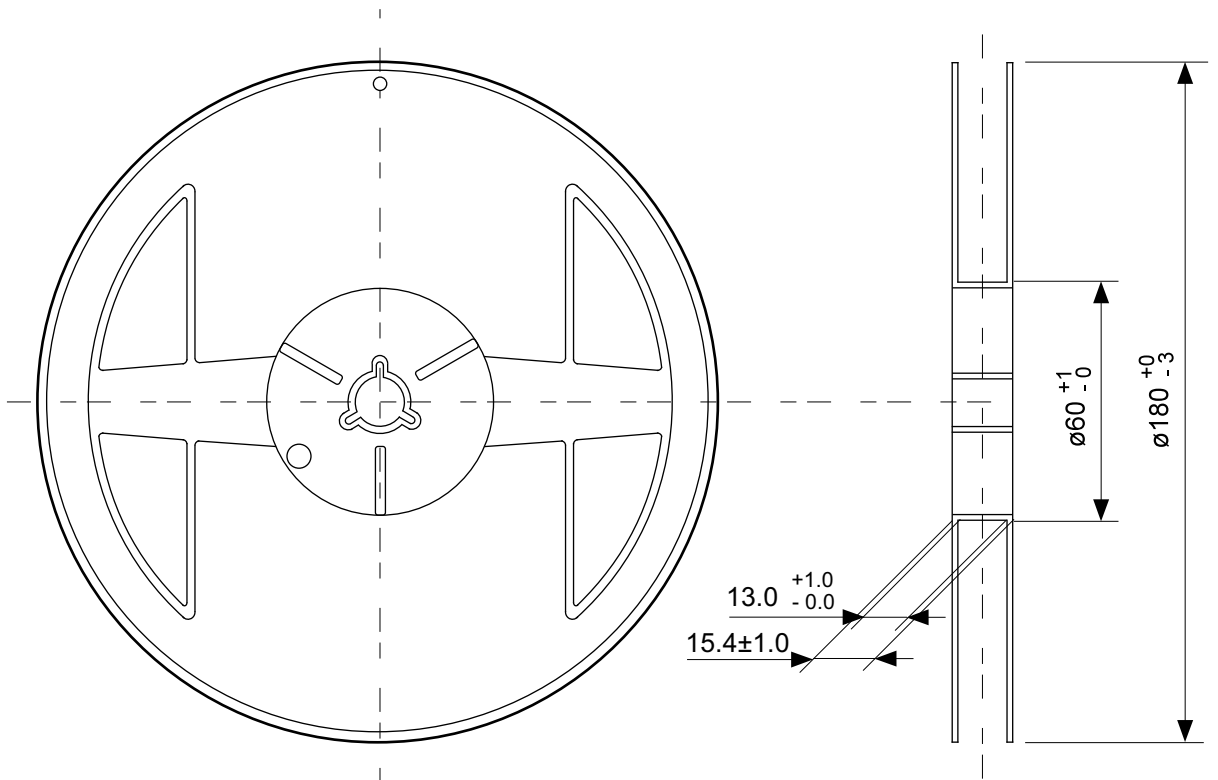
No. FP008-A-P-SD-2.0

TITLE	HTMSOP8-A-PKG Dimensions
No.	FP008-A-P-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	

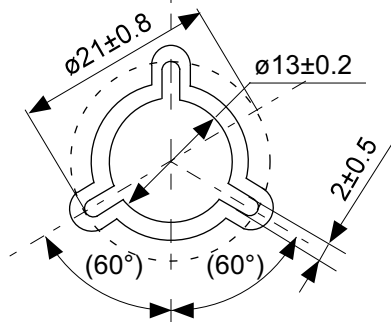


No. FP008-A-C-SD-1.0

TITLE	HTMSOP8-A-Carrier Tape
No.	FP008-A-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

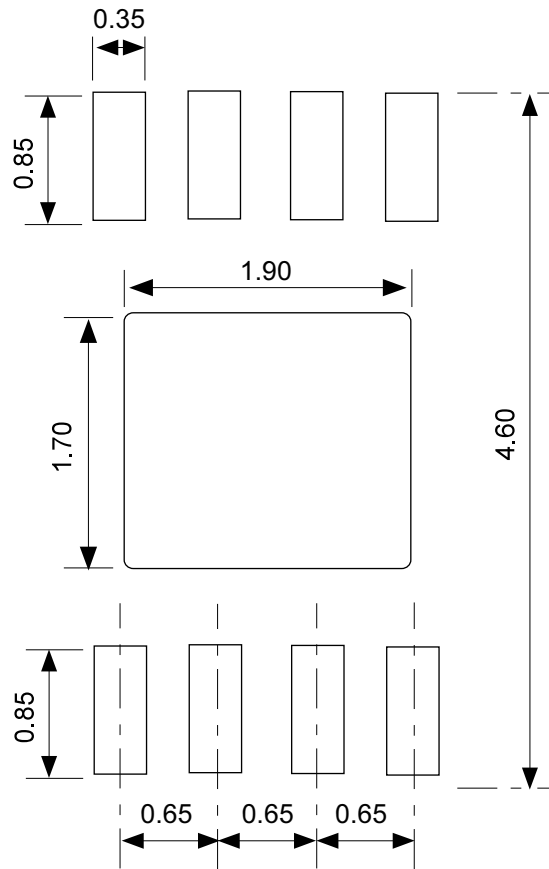


Enlarged drawing in the central part



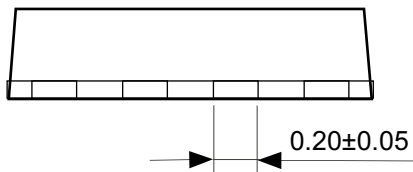
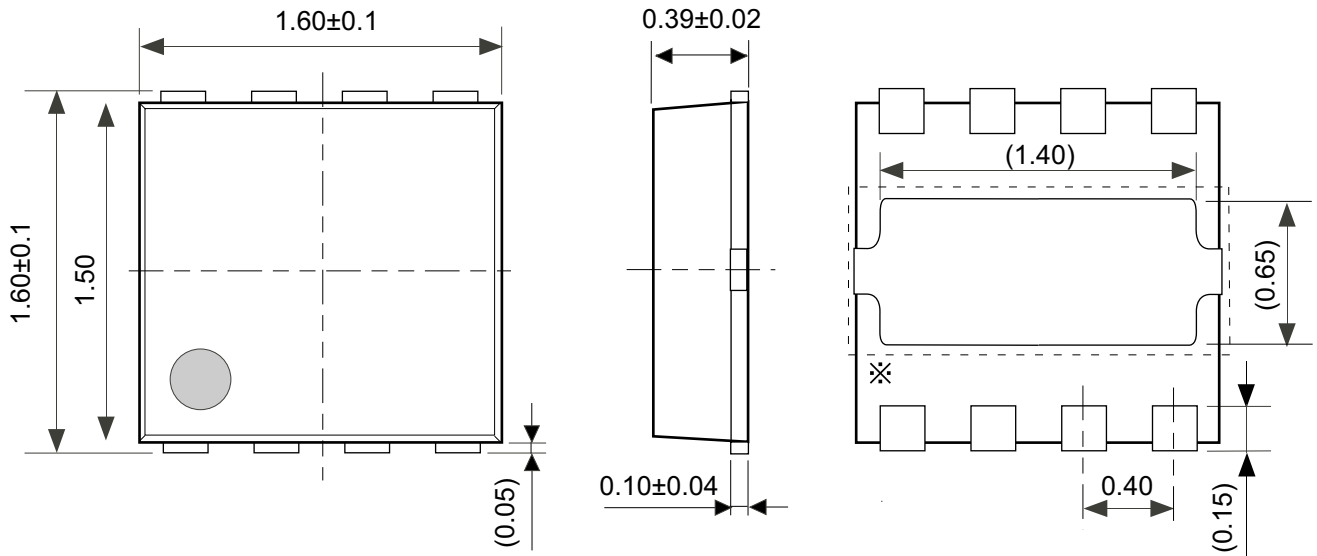
No. FP008-A-R-SD-2.0

TITLE	HTMSOP8-A-Reel		
No.	FP008-A-R-SD-2.0		
ANGLE		QTY.	4,000
UNIT	mm		
ABLIC Inc.			



No. FP008-A-L-SD-2.0

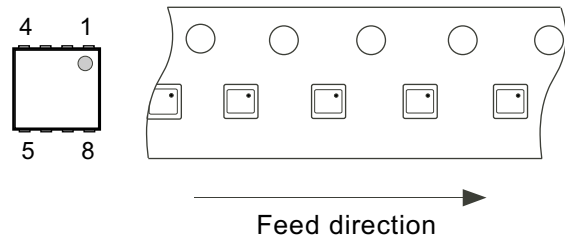
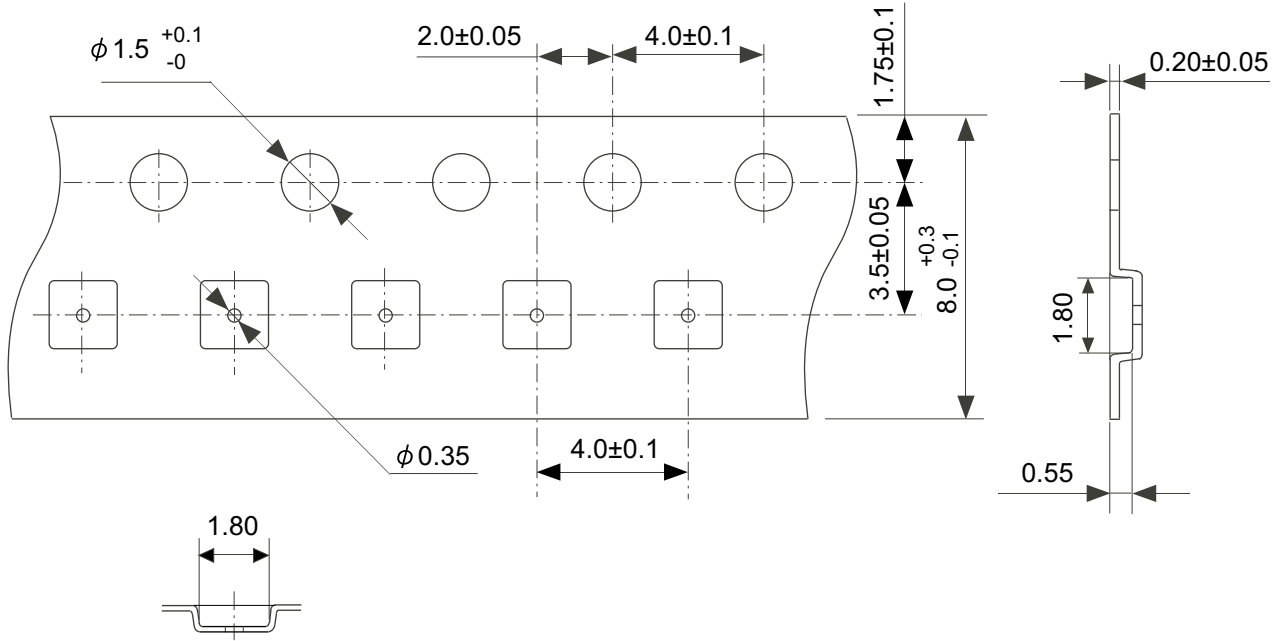
TITLE	HTMSOP8-A -Land Recommendation
No.	FP008-A-L-SD-2.0
ANGLE	
UNIT	mm
ABLIC Inc.	



\ast The heat sink of back side has different electric potential depending on the product. Confirm specifications of each product. Do not use it as the function of electrode.

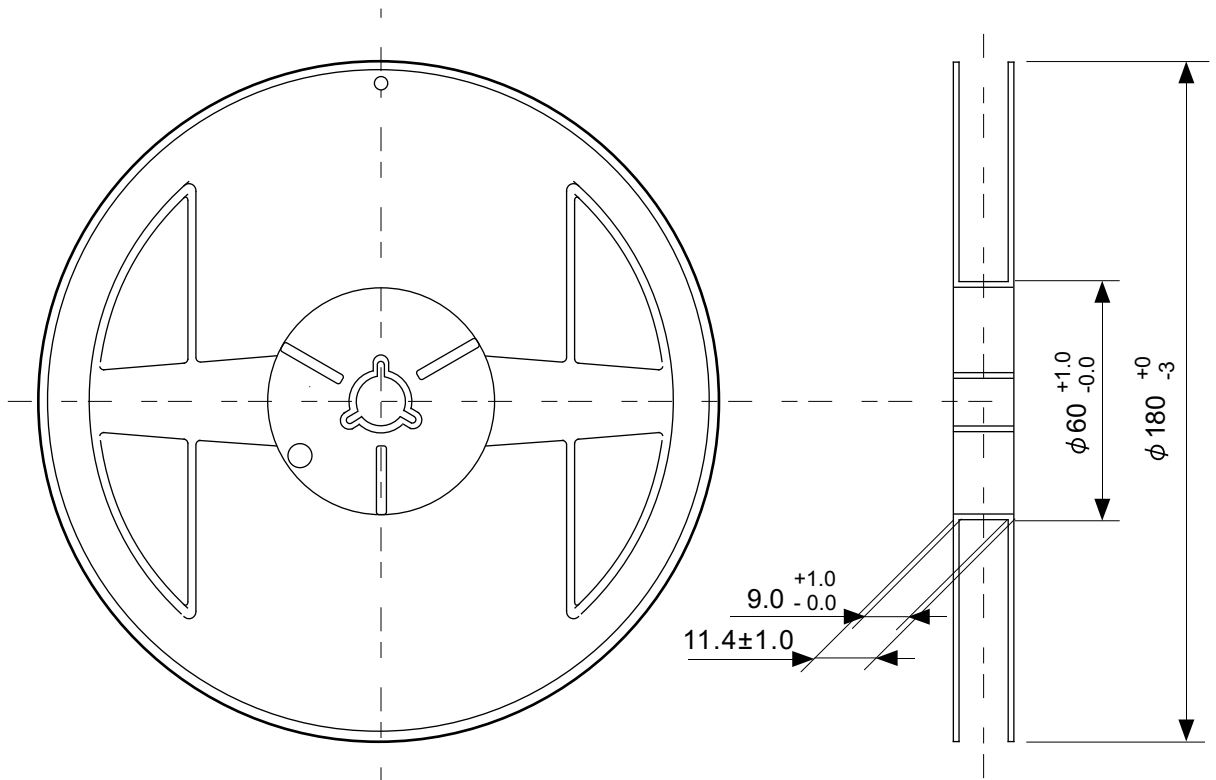
No. PY008-B-P-SD-1.0

TITLE	HSNT-8-C-PKG Dimensions
No.	PY008-B-P-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

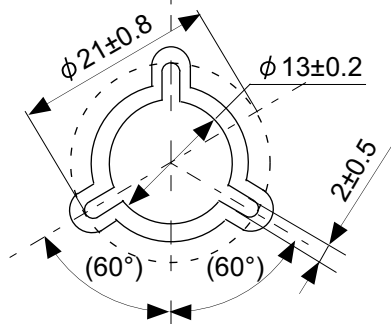


No. PY008-B-C-SD-1.0

TITLE	HSNT-8-C-Carrier Tape
No.	PY008-B-C-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	



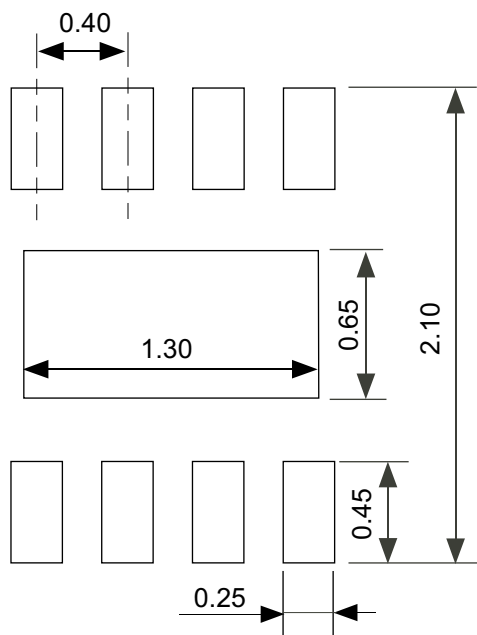
Enlarged drawing in the central part



No. PY008-B-R-SD-1.0

TITLE	HSNT-8-C-Reel		
No.	PY008-B-R-SD-1.0		
ANGLE		QTY.	5,000
UNIT	mm		
ABLIC Inc.			

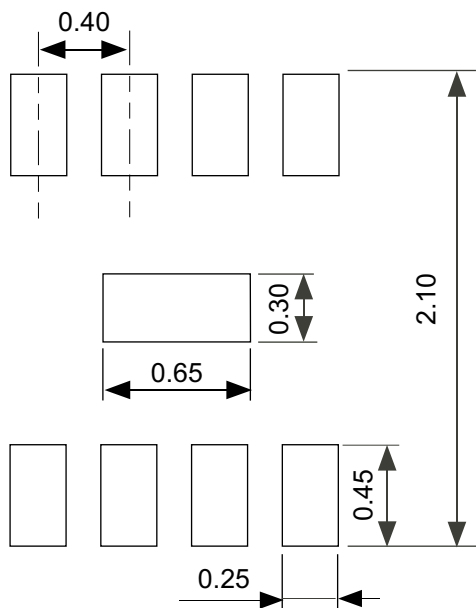
Land Pattern



Caution It is recommended to solder the heat sink to a board in order to ensure the heat radiation.

注意 放熱性を確保する為に、PKGの裏面放熱板(ヒートシンク)を基板に半田付けする事を推奨いたします。

Metal Mask Pattern



Caution ① Mask aperture ratio of the lead mounting part is 100%.
 ② Mask aperture ratio of the heat sink mounting part is 20%.
 ③ Mask thickness: t0.10 mm

注意 ①リード実装部のマスク開口率は100%です。
 ②放熱板実装のマスク開口率は20%です。
 ③マスク厚み : t0.10 mm

No. PY008-B-L-SD-1.0

TITLE	HSNT-8-C -Land Recommendation
No.	PY008-B-L-SD-1.0
ANGLE	
UNIT	mm
ABLIC Inc.	

免責事項 (取り扱い上の注意)

1. 本資料に記載のすべての情報 (製品データ、仕様、図、表、プログラム、アルゴリズム、応用回路例等) は本資料発行時点のものであり、予告なく変更することがあります。
2. 本資料に記載の回路例および使用方法は参考情報であり、量産設計を保証するものではありません。本資料に記載の情報を使用したことによる、本資料に記載の製品 (以下、本製品といいます) に起因しない損害や第三者の知的財産権等の権利に対する侵害に関し、弊社はその責任を負いません。
3. 本資料の記載に誤りがあり、それに起因する損害が生じた場合において、弊社はその責任を負いません。
4. 本資料に記載の範囲内の条件、特に絶対最大定格、動作電圧範囲、電気的特性等に注意して製品を使用してください。本資料に記載の範囲外の条件での使用による故障や事故等に関する損害等について、弊社はその責任を負いません。
5. 本製品の使用にあたっては、用途および使用する地域、国に対応する法規制、および用途への適合性、安全性等を確認、試験してください。
6. 本製品を輸出する場合は、外国為替および外国貿易法、その他輸出関連法令を遵守し、関連する必要な手続きを行ってください。
7. 本製品を大量破壊兵器の開発や軍事利用の目的で使用および、提供 (輸出) することは固くお断りします。核兵器、生物兵器、化学兵器およびミサイルの開発、製造、使用もしくは貯蔵、またはその他の軍事用途を目的とする者へ提供 (輸出) した場合、弊社はその責任を負いません。
8. 本製品は、生命・身体に影響を与えるおそれのある機器または装置の部品および財産に損害を及ぼすおそれのある機器または装置の部品 (医療機器、防災機器、防犯機器、燃焼制御機器、インフラ制御機器、車両機器、交通機器、車載機器、航空機器、宇宙機器、および原子力機器等) として設計されたものではありません。上記の機器および装置には使用しないでください。ただし、弊社が車載用等の用途を事前に明示している場合を除きます。上記機器または装置の部品として本製品を使用された場合または弊社が事前明示した用途以外に本製品を使用された場合、これらにより発生した損害等について、弊社はその責任を負いません。
9. 半導体製品はある確率で故障、誤動作する場合があります。本製品の故障や誤動作が生じた場合でも人身事故、火災、社会的損害等発生しないように、お客様の責任において冗長設計、延焼対策、誤動作防止等の安全設計をしてください。また、システム全体で十分に評価し、お客様の責任において適用可否を判断してください。
10. 本製品は、耐放射線設計しておりません。お客様の用途に応じて、お客様の製品設計において放射線対策を行ってください。
11. 本製品は、通常使用における健康への影響はありませんが、化学物質、重金属を含有しているため、口中には入れないようにしてください。また、ウエハ、チップの破断面は鋭利な場合がありますので、素手で接触の際は怪我等に注意してください。
12. 本製品を廃棄する場合には、使用する地域、国に対応する法令を遵守し、適切に処理してください。
13. 本資料は、弊社の著作権、ノウハウに係わる内容も含まれております。本資料中の記載内容について、弊社または第三者の知的財産権、その他の権利の実施、使用を許諾または保証するものではありません。本資料の一部または全部を弊社の許可なく転載、複製し、第三者に開示することは固くお断りします。
14. 本資料の内容の詳細その他ご不明な点については、販売窓口までお問い合わせください。
15. この免責事項は、日本語を正本として示します。英語や中国語で翻訳したものがあっても、日本語の正本が優越します。

2.4-2019.07



ABLIC

エイブリック株式会社
www.ablic.com